



M Ű E G Y E T E M 1 7 8 2

Budapesti Műszaki és Gazdaságtudományi Egyetem
Villamosmérnöki és Informatikai Kar
Elektronikus Eszközök Tanszéke

Bider Ádám

3D TOKOZOTT ESZKÖZÖK FLIP- CHIP ÖSSZEKÖTTETÉSEINEK ÉS MINŐSÍTÉSÜKHÖZ SZÜKSÉGES TESZTCHIFEK KIALAKÍTÁSA

KONZULENS

Rózsás Gábor

Dr. Bognár György

BUDAPEST, 2022

Tartalomjegyzék

1. Bevezetés	4
2. A flip chip technológia.....	6
Az UBM.....	6
A mikroméretű bumpok.....	7
A bump kialakításához használt anyagok és módszerek	7
Vákuum párologtatás	8
Galvanizálás.....	8
Ólommentes forrasz alapú bumpok	11
Réz oszlopok.....	11
3. A teszt struktúrák típusai	14
Eszközparaméterek meghatározására alkalmas struktúrák.....	14
Kapacitások.....	15
Áramköri paraméterek megállapítására alkalmas struktúrák.....	15
Gyártási folyamat minősítésére szolgáló struktúrák.....	16
Van der Pauw és görögkereszt struktúrák.....	16
Kontaktus ellenállások.....	16
Felhasított kereszt hídellenállások	17
Fallon létra	20
4. A teszt chip megtervezése.....	22
Illesztő ábrák.....	23
Litográfiát ellenőrző ábrák.....	24
A megtervezett tesztstruktúrák	24
5. A réz oszlopos mikrobumpok kialakítási technológiája.....	28
A spin-on glass réteg.....	28
A használt spin-on glass anyagok (A15, B20 SOG).....	29
A spin-on glass réteg kialakítási technológiája.....	30
A réz oszlopok kialakítási technológiája	36
6. Az elkészített prototípusok bemutatása	41
A felmerülő hibajelenségek	41
Az elkészített végleges struktúrák kiértékelése	44
7. Összefoglalás, későbbi kutatási célok.....	49
8. Irodalomjegyzék.....	50

1. Bevezetés

A mai korszerű elektronikus eszközökben egyre több funkciót integrálnak egyetlen rendszerchip (System on Chip) eszközbe. Ennek következtében azonban a félvezető lapka mérete egyre jobban növekszik, a kihozatal pedig egyre inkább csökken. A legmodernebb extrém ultraviola levilágítás (EUV) fotólitográfiai lépést alkalmazó gyártástechnológiák esetén a kihozatal akár 20% alá is csökkenhet. Ráadásul sokszor előnyösebb lenne (leginkább gazdasági, kihozatal szempontokat figyelembevéve) a rendszerchipen megvalósított részegységeket külön-külön, eltérő technológián megvalósítani. Ezekre a problémákra egy lehetséges megoldást a chiplet alapú, heterogén, szilícium köztes hordozót (interposer) és szilícium tokozás alapréteget (package substrate) alkalmazó, 3D rendszerintegráció nyújt. A heterogén rendszerintegrációval kialakított 2.5D és 3D tokozású eszközökben leggyakrabban úgynevezett flip-chip technológiával történik meg az összeköttetés megteremtése a chipletek és a szilícium anyagú köztes hordozó között. Látható tehát, hogy a félvezető áramkörtéchnológiában a kihozatal növelése kritikusan kiemelt tényezővé vált az elmúlt évtizedben. A 2.5D és 3D rendszerintegráció erre nyújt egy megoldást, de egy másik lehetséges megoldás a kihozatal növelésére a technológia pontos monitorozása, a technológiai folyamatok ellenőrzése és az elkészített félvezető eszközök elektromos tulajdonságainak a vizsgálata. Erre a célra, úgynevezett technológiai tesztábrákat tartalmazó tesztchip kialakítása szükséges.

Az Elektronikus Eszközök Tanszékén folyó kutatómunka keretében a mikroelektronikai rendszerintegrációhoz szükséges flip-chip technológia összeköttetési technológiájának a kidolgozását végeztem el. A projekt részeként szilícium szeletekre egy technológiai soron belül kell létrehoznunk aktív eszközöket és az elektromos kapcsolatot megteremtő mikrobumpokat. Ezzel lehetővé válhat a flip-chip technológia megvalósítása a tanszéki gép- és műszerpark segítségével. A megvalósított mikrobump technológiai vizsgálatára és minősítésére használt aktív eszközöket tartalmazó chip funkcióját betöltheti egy technológiai tesztábrákat tartalmazó minősítő tesztchip. A kutatási projekt keretében, tesztábrák tervezésével és kialakításával is foglalkoztam.

Dolgozatom célja a Budapesti Műszaki és Gazdaságtudományi Egyetem Elektronikus Eszközök Tanszék tisztatéri laboratóriumában a mikroelektronikai

heterogén rendszerintegrációban alkalmazandó mikrobump kialakítási technológia kidolgozása és a 2.5D / 3D tokozások összeköttetéseit minősítő teszchip (teszchiplet) megtervezése, előállítási technológiájának kidolgozása és annak részletes dokumentálása.

A kutatás további célja, a már elkészített tesztábrákat tartalmazó chipet, mikrobumpokkal, flip-chip technológia segítségével egy tokozás alaprétegére (package substrate) illesztjük, melynek eredményeként elkészülhet a komplett 3D struktúra. Ennek a technológiai lépéssornak a kidolgozása és az ehhez szükséges forrasz sapkák kialakítása a jövőbeli kutatások részét képezik.

2. A flip chip technológia

A Flip Chip technológia, ahogyan azt angolul a neve is mutatja, egy olyan kötéstechológiai megvalósítás, ahol az chipet aktív részével lefelé ültetjük a szubsztátra, azaz a hordozóra. Ez a forradalmi mértékű technológiai újítást először az IBM cég laborjaiban dolgozták ki, 1961-ben. Ez a technológiai újítás évtizedeken keresztül lehetővé tette a cég számára, hogy nagyteljesítményű félvezető eszközöket készítsen saját technológiával és értékesítsen az elektronikai piacon. Az 1990-es évek közepéig a technológia szigorúan titkos és jogvédett volt, mely hozzájárult a cég számára ahhoz, hogy a mikroprocesszorok világában, versenyelőnyét érvényesíthesse a többi félvezető gyártóval szemben. A 90'-es évek közepére azonban a versenytársak igénye is megnőtt a technológiára, a nagyüzemű félvezetőgyártók, mint például az AMD, Intel, Motorola licenzjogot fizettek az IBM-nek a technológia használatáért. Ennek köszönhetően a technológia széles, de egy viszonylag specifikus körben terjedt el a piacon. A Flip Chip legnagyobb előnye a bumpok, azaz kisméretű forraszgolyók használata. Amíg a versenytársak csakis a tokozás szélén történő kivezetési típust tudták alkalmazni (huzalkikötés technológia, wire-bond), hagyományos huzalozási technika segítségével, addig az IBM képes volt a chip teljes fizikai méreteit kihasználni a kivezetések megvalósítására, így jelentősen meg tudta növelni az egy adott felülethez tartozó be- és kivezetések számát. Kezdetben a bumpok átmérője nagyjából 250 μm -es volt, ezzel egy 10 mm x 10 mm-es lapkán akár 1500 kivezetés is elfért, ugyanakkor egy 14,5 mm x 10,5 mm-es lapkát ennél is több kivezetéssel is el tudtak látni. A számadatokból jól látható, hogy a kivezetések száma a felület nagyságával egyenes arányban nőtt, azaz, ha a lapka egyik oldalának paramétereit növeljük, azzal a kivezetések száma már nem csak lineáris, hanem négyzetes arányban változott meg. A következőkben a Flip Chip technológiában rejlő újításokat szeretném röviden ismertetni.

Az UBM

A bumpok, a forraszgolyók alatt kialakított fémezés réteg (angolul under-bump metallization, UBM) vált a technológia egyik kulcselemévé, ami a következő újításokat tartalmazta:

- egy csatlakozási réteg létrehozása a struktúrához
- egy diffúziós gát biztosítása a szennyező anyagokkal szemben

Az IBM-nél a technológiát eredetileg BLM-nek hívták (Ball Limiting Metallurgy), az UBM elnevezés és a pontos, mai napig alkalmazott metódus csak később, a többi gyártó bevonásával alakult ki [1]. A bump alatti fémezésnek, mint azt fent is említettem, több szerepe van. Összeköttetés teremtés a kivezetésekkel, diffúziós gát, a tapadás biztosítása és a szennyező anyagok bejutásának megakadályozása. Az UBM-et úgy kell kialakítani és olyan anyagösszetételt kell választani, hogy az időtálló, megbízható, a különböző hőmérsékleti, nedvesség körülményeknek és az elektromágneses zavaroknak is ellenálló legyen. Leggyakrabban titán (Ti), titánwolfrám (TiW) ötvözetből áll. Az UBM-et, azaz az aláfémezést manapság az anyag porlasztásával készítik el rétegről-rétegre, hiszen összehasonlítva a párologtatással ez a technika nagyobb megbízhatóságot biztosít és stencil nyomtatással szemben kisebb méretek is elérhetőek [1].

A mikrométerű bumpok

A bump anyag leválasztásának fő technológiái a galvanizálás, stencil nyomtatás, párologtatás, előkészített forrasz gömbök beillesztése és a C4NP (Controlled Collapse Chip Connection New Process) technológia. Ahogy azt már korábban is említettem a sokkal nagyobb számú kivezetések miatt volt nagy sikere a bump technológiának, illetve magának a flip-chip technológiának, azzal, hogy a chip teljes felületét ki tudták használni a ki- és bevezetések kialakításához. A kialakítási technológiák közül, mint azt később látni fogjuk a galvanizálás tekinthető a legmegbízhatóbb és legjobb megoldásnak az opciók közül.

A bump kialakításához használt anyagok és módszerek

A bump fém anyagválasztás több tényezőtől is függ, hasonlóan a korábban látott UBM-hez. Az összefüggés a kettő között logikusan adódik. Tipikus bump anyag a különböző ólmos forrasz anyagok (SnPb) és ólommentes ötvözetek (SnAg, SAC).

Az anyagválasztás tehát függ:

- a forrasz olvadás pontjától,
- az UBM és a bump közötti termikus és mechanikai tulajdonságaitól (pl.: hőtágulási tényező különbségek),
- a választott bump process-től,

- a további szerelési lépésektől és
- a teljes tokozástól várt elvárásoktól.

Szükséges az egységes bump magasság és eloszlás a felületen, a reflow folyamatok miatt. [1] Ebből kifolyólag kontrollálni kell a technológiai lépések során a bump méreteket és a forrasztás összetételét. A maximális reflow hőmérséklet pár 10 K-val a forrasztás olvadási pontja felett van. Ezzel a reflow módszerrel az összes összeköttetés egyszerre alakul ki, ez azonban azt a veszélyt tartalmazza magában, hogy egy modern IC nem fog működni, ha akár csak 1 rossz bump is készül. Tehát jól érzékelhető, hogy ez a lépés is nagyon alapos tervezést igényel.

Vákuum párologtatás

Az eredeti IBM flip-chip bonding technológiája, a C4 technológia (Controlled Collapse Chip Connection) ezzel a technológiával készült. Széles választékú forrasztási anyagokat lehetséges ezzel a módszerrel leválasztani, azonban ennek a technológiának a szeletméretek növekedése vetett véget. A 200 mm (8 inch) átmérőjű szeletre való váltás után a homogenitás minőségének romlása és a termelés árának növekedése miatt leváltották ezt a technológiát. [1] Később a C4 technológiát, a C4NP technológia váltotta (Controlled Collapse Chip Connection New Process) azonban ezzel az új technológiával se lehetett a galvanizálás nyújtotta minőséget biztosítani.

Galvanizálás

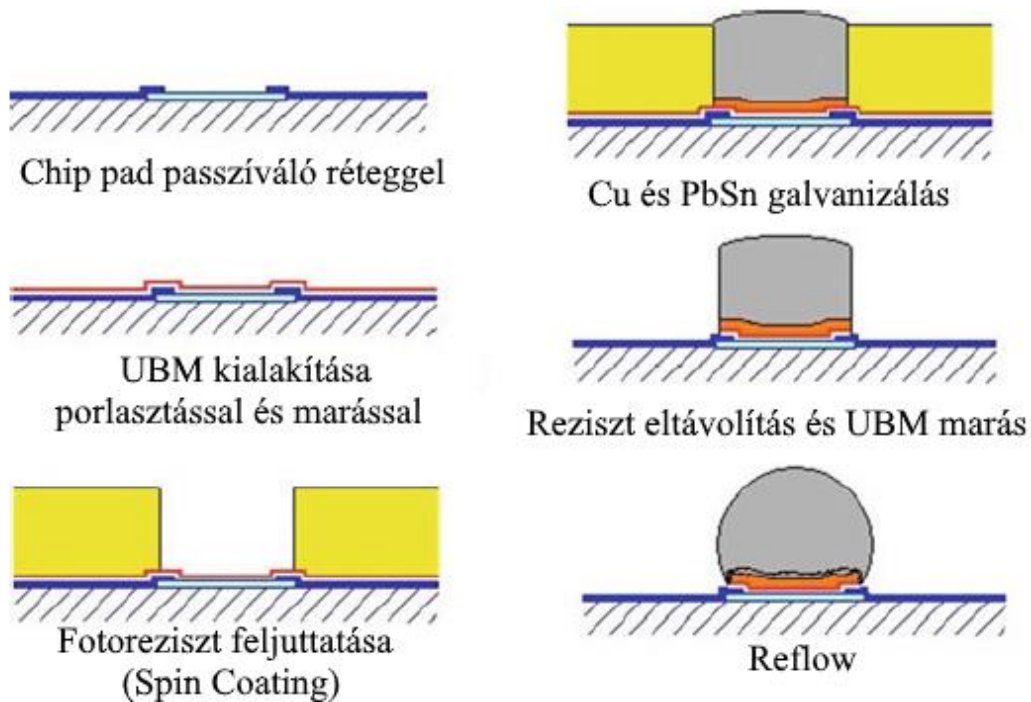
A legelterjedtebben használt és a legjobb minőséget biztosító bump kialakítási technológia. Angol elnevezése alapján ECD (electro chemical deposition), azaz elektro kémiai leválasztás, ami mutatja a galvanizálás elektrolízishez közeli kapcsolatát. Egy lassú folyamat, anyagtól függően 0,2-1 $\mu\text{m}/\text{perc}$ a rétegnövesztés sebessége. [1] Fajtaikat tekintve, lehet állandó áramú, állandó feszültségű, illetve impulzus galvanizálás. A finomabb, vékonyabb pitch méretek esetén az egységes, sima, porozitás (lyukacsosodás) mentes rétegnövesztés miatt az impulzus galvanizálás az alkalmazott galvanizálási folyamat, így innentől specifikusan erről fogok írni. Elnevezése, az impulzus galvanizálás a létrejövő térerősség kialakításának módjából adódik, ebben az esetben nem állandó árammal, hanem rövid áramimpulzusokkal történik a galvanizálás.

Az egyik legfontosabb paraméter ebben az esetben az elektromos térerő eloszlása a szeleten, mivel ez hozza létre az áramot, ami a galvanizáláshoz szükséges. Ebből

kifolyólag a szelet több pontján, valamint a szelet kerületén – a fotorezisztet onnan eltávolítva – gyűrűs elektródákat kötnek a szelethez, azon keresztül áramot vezetnek.

Az egyenletes bump eloszlás a hordozó felületén fontos, így előfordul, hogy olyan felületre is kerül bump, ahol nem lesz alatta chip, ezeket a bumpokat „dummy bumps” -nak nevezzük. [1] Az itt leírt szempontokat betartva, egyenletes bump eloszlás, létrehozott áramsűrűség eloszlás, a 300 mm (12 inch) átmérőjű wafer esetén a bumpok hasonlóságának, homogenitásának hibája $\pm 5\%$ -on belül lesz. [1]

Régebbi, ma már nem használatos megoldásoknál, PbSn galvanizálás esetén az elektrolitba ón és ólom sókat oldanak, amik szétválasztódnak az anionjaikra és kationjaikra. Az elektrolitba kénsavat is adnak, azért, hogy növelje az oldat vezetőképességét. Az Sn^{2+} és Pb^{2+} pozitív töltésű kationok a katódra, a hordozóra vándorolnak és a rákapcsolt feszültség hatására kiválnak a szelet felületén. Ez a reakció úgy teljesül, hogy a kationok elektronokat vesznek fel a katódról és így fémmé redukálódnak. Fontos megjegyezni itt, hogy probléma lehet az, hogy a fém ionok kémiai kötésekkel komplex molekulákkal kapcsolódhatnak, így megnehezítve a fémmé redukálásukat a szelet felületén. Az adalékokkal befolyásolni tudjuk, hogy a fém leválasztás megfelelő minőségű legyen. Az adalékok a galvanizálás többféle tulajdonságán képesek javítani, mint az elkészült réteg homogenitása, vagy a galván oldat nedvesítőképesége, ezekre a dolgozat későbbi fejezetében látunk is példát. Tipikusan jóval kisebb koncentrációban szükséges őket hozzá adni a galván oldathoz, mint az oldatot képező vegyületeket. Logikusan a galvanizálást fel lehet gyorsítani az áramsűrűség növelésével, azonban az áramsűrűség korlátozva van, mivel nagyobb áramok esetén a galvanizálási folyamat irányítása és a galván oldat kontrollálása nagy kihívássá válik. A szubtraktív technológiákkal vagy a lift-off eljárással szemben az ECD bump technológia precízen követi a fotoreziszt mintáját a laterális dimenzióban (oldalirányban). [1] Ez az ECD technológia széles választékú hordozóra, korábban leválasztott anyagra és mintára alkalmas, mint a félvezetők például Si, SiGe, GaAs és InP vagy kerámia, illetve kvarc [1]. Emellett fontos, hogy a passzíváló, maszkoló anyagoknak is széles köre használható, SiO_2 , Si-oxy-nitrid, Si-nitrid vagy polimerek (Polyimid-PI, Benzociklobutén-BCB). A teljes bump technológiát fel lehet osztani elemi lépésekre. Elsőnek az UBM porlasztása történik meg, majd a litográfia követi ezt a lépést, ezután a bump galvanizálás következik, a fotoreziszt eltávolítása a következő lépés, végül pedig a differenciális marás, ahogy az a 2.1 ábrán látható.



2.1. ábra: Forrasz bump kialakítási folyamata galvanizálással [1]

Ebben az eljárási folyamatban a tapadást, a diffúziós gátat és a nedvesíthető réteget a galvanizálás miatt a porlasztott UBM biztosítja, illetve egy vastag folyékony vagy száraz film rezisztet juttatnak a szelet felszínére felpörgetik spin-coating eljárással. A galvanizálás eredményeül a forrasz kinézete elsőnek gömbökhöz hasonló: egy alámaródott gömbszerű forma. Ezt a maszkoló rétegek alkalmazása okozza. Azonban a maszkoló rétegek eltávolítása és egy reflow folyamat után kialakulnak a gömb formájú bump-ok. Az UBM/bump határfelületén kialakulnak a fémek között vegyületek (IMC – inter metallic compound), amik a bump jó tapadását biztosítják az UBM-hez a továbbiakban. A gomba szerű alakzat előnyös, mivel így a fotoreziszt lehet sokkal vékonyabb, mint a végső bump magassága, illetve a forrasz anyagunk a reziszt oldalfala között galvanizálódik, kisebb felületen, így gyorsítva a folyamatot [1]. Másfelől hátrányos, mivel így a galvanizálás kontrollálhatósága még nehezebbé válik, ezzel a finomabb bump osztás esetén a kívánt forma galvanizálása egyre nagyobb kihívást jelent. A fotoreziszt vastagsága átlagosan 25-60 μm között van, amíg finomabb osztások esetén körülbelül 100 μm vastag rezisztet használunk.

Ólommentes forrasz alapú bumpok

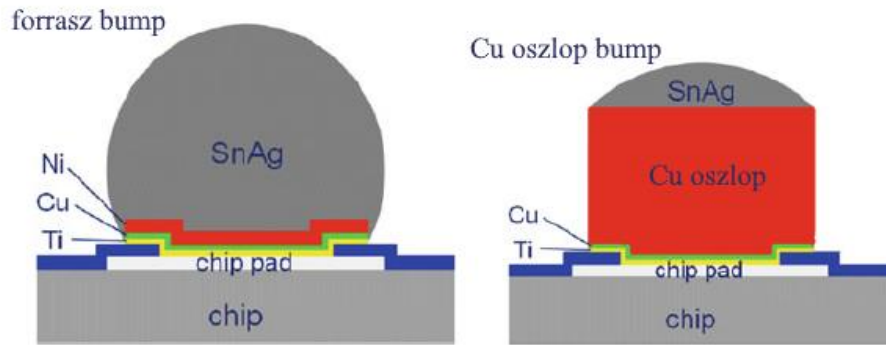
A korábbi mikroelektronikai alkalmazások esetén leggyakrabban használt bump anyag. A legfőbb előnye a többi anyaggal szemben az egyenletlen és vagy érdes felületek összekötése, amivel a könnyebb összeszerelést biztosítja. Mindkét oldalnak feltétele a nedvesíthető felület az összeköttetés kialakításánál. Annak érdekében, hogy a forrasz anyagunk csak ott folyjon, ahol mi szeretnénk, úgynevezett forrasz maszkokat alkalmazunk. Ezek a forrasz maszkok nem nedvesíthető felületek. A készülék megbízhatóságát a forrasz anyag rugalmassága biztosítja. Abban az esetben, ha a chip és a szubsztrát hőtágulási együtthatója között nagy eltérés van, akkor a forrasz nem tekinthető rugalmasnak, ilyenkor underfill alkalmazása szükséges. Az underfill anyagok epoxy polimerek. A filler anyagok azért szükségesek (tipikusan kicsi SiO₂ részecskék), hogy lecsökkentsék a polimer hőtágulási együtthatóját, ami alapból sokkal nagyobb, mint más szerves anyagoknak, mint az Si-nek vagy más fémeknek. A forrasz összeköttetés ebben az esetben a reflow folyamat során alakul ki, aminek a hőmérséklete pár 10 °C-al a forrasz elméleti olvadáspontja felett van. Folyatószer alkalmaznak a technológia során, hogy eltávolítsa az oxidokat az összeszerelési és forrasztási lépések során. A folyatószer lehet szerves, vagy szerves savak vagy szerves gyanták. A J-STD osztályozás a folyatószeret osztályozza a folyatószer aktivitása és a folyatószer maradékának tulajdonságai alapján. A létező osztályok az alábbiak: L= alacsony vagy nincs folyatószer és maradék aktivitás, M= közepes folyatószer és maradék aktivitás és H= magas folyatószer és maradék aktivitás.

Réz oszlopok

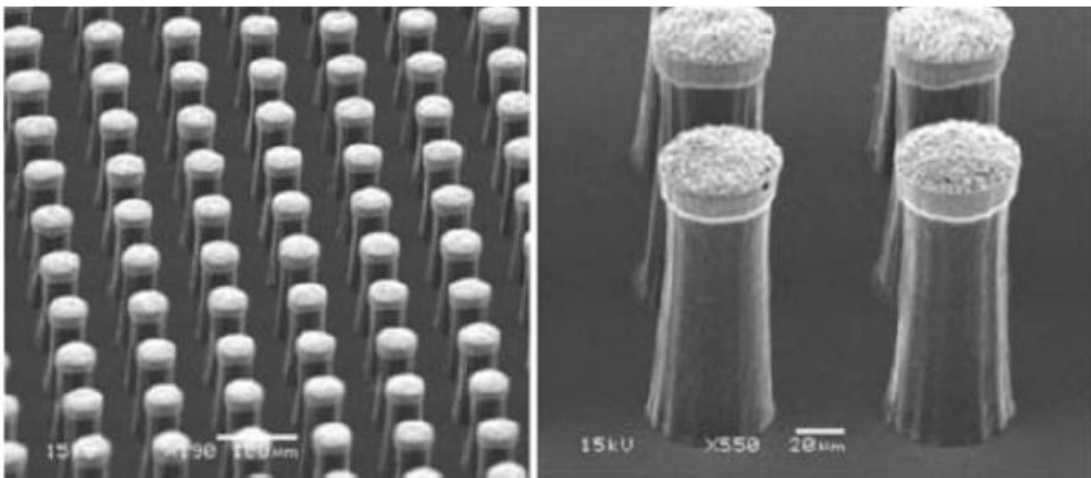
A réz körülbelül tízszer jobb villamos és termikus tulajdonságokkal rendelkezik, mint az ón-ólom alapú forraszok. Ebből kifolyólag jó alternatívának jelentkezik a szokványos PbSn bumpokkal szemben az ólommentes bumpok között. Ezért érhetően teljesítményelektronikák esetén alkalmazott leginkább, amikor az igazán kicsi összeköttetésen nagy áramok folynak. Ez kifejezetten fontos finom bump osztás esetén, ami csökkenti a bumpok alap méretét és növeli az ellenállásukat. A réz oszlopok jobban ki vannak téve az elektronm

igrációnak a többi ólom mentes bumpmal szemben, főként a fent említett nagy áramú alkalmazások esetén, ahol kis bump méreteket használnak. Az elektronmigráció az olyan anyagszállítási folyamat, ami az ionok fokozatos mozgását eredményezi a

vezetőkben, a lendületátadás hatására a vezető elektronok és a diffúziós fém atomok között. Ekkor a nagy energiájú elektronok szóródnak a vezetőanyag atomjain és az energia átadás (kinetikus energia átadása, impulzus átadás, ebből adódik a neve) a kristályrács megbontásával járhat, kristályrácsatommagokat / fémrács atommagokat szakítanak ki az anyagból, azokat mozgásra kényszerítve. Ez a jelenség fontos a nagy áramsűrűségű alkalmazások esetén, például teljesítményelektronikák esetében. Ahogy a csíkszélesség egyre jobban csökken a mikroelektronikában, úgy nő ennek a hatásnak a fontossága. A réz bumpok, illetve réz huzalozási rétegek kénsavas környezetben, szerves szuppresszor és gyorsító adalékok hozzáadásával választódnak le. Ez eredményez fényes, sima réz kristályosodást. A réz oszlopok esetén nem alkalmaznak reflow folyamatokat, így magas oldalarány értékeket biztosít, anélkül, hogy önmagában a bump magasságát csökkentené, a PbSn bump-okkal ellentétben. Elsőnek egy vékony fém réteget porlasztanak a passzíváló felületre és a pad-ekre a szilícium hordozón. Ez a fémes réteg, az UBM gyakorlatilag, tartalmaz egy tapadást biztosító Ti vagy TiW réteget, egy Cu alap réteget, ami a vezetést és a kiindulási réteget biztosítja a későbbi galvanizáláshoz. Végül erre a fém rétegre spin-coating technológiával vastag (40 – 100 μm) fotoreziszt réteget juttatnak. Az előhívás és leválasztás után a kialakulható üregeket az alap Cu rétegben réz galvanizálással befoltozzák. A szubsztráttal történő összeköttetés kialakításához egy forrasz sapkával látják el az oszlop tetejét, vagy a bonding padet. Tehát ez a technológia igényli a fotolitográfia és a galvanizálás egyesítését, integrálását. A réz oszlopok kialakítása során alkalmazott fotoreziszt esetén fontos, hogy az ne rontsa a galvanizálás minőségét és hogy a galvanizálást követően megfelelően le lehessen oldani a szeletről. A reziszt eltávolítást környezetbarát oldószerrel végzik. A réz oszlopok iránti érdeklődés a 3D integráció előretörésével erősen növekszik, ezekhez az alkalmazásokhoz a TSV (Through Silicon Vias) „szilíciumon keresztüli via” technológia fontos lépés. Ennek a technológiának a Deep-RIE, vagyis a mély reaktív ion marás (Deep Reactive Ion Etching) a módszere, amivel a viákat kialakítják a szilícium hordozóban. A végső kihívásokat a technológiában a szilícium passziválása, a vián belüli alap réz réteg leválasztása és a réz kitöltés leválasztása okozza.



2.2. ábra: Egyszerű forrasz bump (bal) és réz oszlop forrasz sapkával (jobb) struktúrák felépítése [1]



2.3. ábra: 80 µm magas réz oszlopok forrasz sapkával ellátva 100 µm pitch esetén [1]

3. A teszt struktúrák típusai

Ebben a fejezetben a különböző CMOS gyártási folyamat minősítésére alkalmas tesztstruktúrákat foglalom össze és mutatom be. Ezek közül kiválasztom azokat melyeket később a teszt chipen meg is valósítok. Fontos előre tudni, hogy bizonyos teszt struktúrák a tanszéki laboratóriumban nem valósíthatóak meg, mivel a tisztatéri laboratóriumban, jelenleg csak nMOS vagy pMOS technológia áll rendelkezésre, így ezek a laboratórium vizsgálatára nem alkalmasak, ezeket a teszt struktúrákat ebben a dolgozatban nem részletezem. Általánosan a teszt ábrákat 5 nagyobb kategóriában lehet besorolni, annak függvényében, hogy milyen paramétereket lehetséges velük meghatározni, milyen hibákat tudnak felderíteni. Ezek felsorolás szintjén a következők.

- Eszközparaméterek meghatározására alkalmas struktúrák
- Áramköri paraméterek megállapítására alkalmas struktúrák
- Gyártási folyamat minősítését szolgáló struktúrák
- Kritikus hibák kimutatására alkalmas tesztábrák
- Megbízhatóság vizsgálatára alkalmas struktúrák

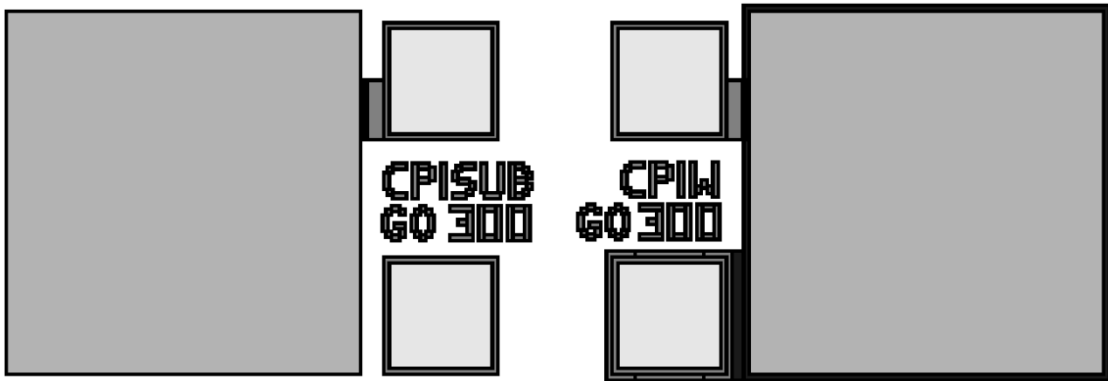
A továbbiakban a listán végig haladva mutatom be a különböző teszt struktúrákat külön kitérve a teszt chipen megvalósított elemekre.

Eszközparaméterek meghatározására alkalmas struktúrák

Azokat a paramétereket, amelyeket az áramköri elem modellezéséhez és szimulációjához tudunk használni eszközparamétereknek nevezzük. Az eszköz paraméterek meghatározásakor a cél, hogy megfelelő és elegendő fizikai információt gyűjtsünk ahhoz, hogy a félvezető eszközünket modellezni tudjuk. Erre tipikus példa egy MOS FET tranzisztor paramétereinek meghatározása. Ebből kifolyólag belátható, hogy magában az egyedülálló MOS FET tranzisztor egy nem szigorú értelemben vett tesztstruktúra. Belőle I_D-U_{DS} vagy akár I_D-U_{GS} karakterisztika és a küszöbfeszültségről (V_T) tudunk információt szerezni, és ezzel minősíteni az adott technológiával legyártott tranzisztorokat. Ennek a módszernek a hátránya az, hogy valóban le is gyártjuk a tranzisztorokat, és ezzel tudjuk minősíteni őket, ebből következően nem szigorúan követve a teszt struktúrák alapvető funkcióját.

Kapacitások

A kapacitásokat a gate-oxid paramétereinek meghatározására lehet legjobban használni. Frekvenciafüggő C-V méréssel meghatározható az oxid pontos vastagsága is. Az oxid minősítésére további paramétereket (pl.: felületi állapotok oxidtöltések sűrűsége, mozgóképes ionok) lehet meghatározni akár C-V méréssel, akár más mérésekkel. Ezen túl a kialakított kapacitásokat általában azonos névleges értékre tervezzük, így sok kapacitás létrehozása esetén (azonos chipen) gyártási technológiai szórásra is lehet következtetni, becslést adni rá.



3.1. ábra: Kapacitások layout terve [3]

Áramköri paraméterek megállapítására alkalmas struktúrák

Ezekkel a paraméterekkel a teljes integrált áramkör tulajdonságait lehetséges leírni. Ezek a paraméterek tipikusan a maximális működési frekvencia, vezetőképesség vagy az átlagos teljesítmény. Természetesen ezeket az adatokat egy kész áramkör segítségével is meg lehet szerezni, azonban ez túl bonyolult és nagyon időigényes, így tesztstruktúrákat találtak ki, amelyek segítségével az áramkör viselkedését lehetséges szimulálni. Ezek közül is leggyakrabban a maximális működési frekvenciát szokás megállapítani, mivel ez a legkritikusabb egy adott integrált áramkörrel kapcsolatban. Ezt a mérés tipikusan ring-oszcillátorral valósítják meg.

A ring-oszcillátor egy páratlan (és jellemzően prím) számú, sorba kapcsolt inverterből álló kapu, amelynek a kimenete vissza van csatolva a bemenetére, így a kimenete oszcillál a logikai alacsony és a logikai magas feszültségszintek között. Az oszcillátor oszcillációs frekvenciájának mérésével könnyen meghatározható az gyártási folyamattal készülő eszközeink maximális működési frekvenciája.

Gyártási folyamat minősítésére szolgáló struktúrák

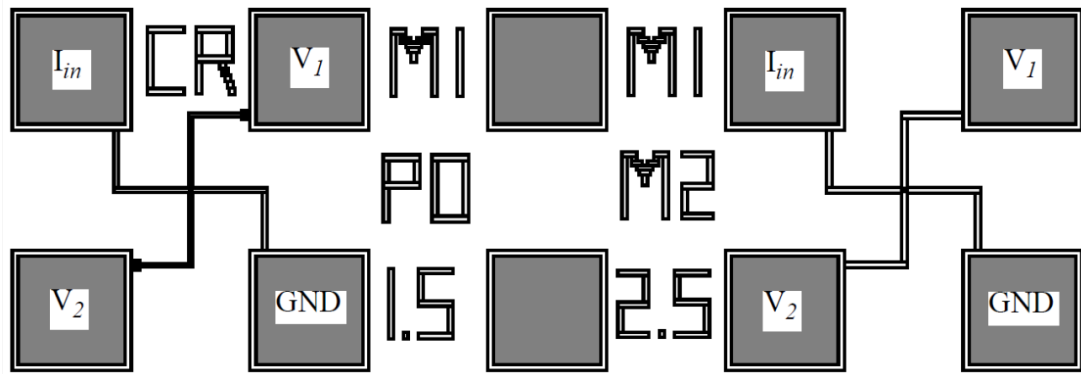
Ezek a tesztábrák, teszt struktúrák, mint a nevük is mutatja magát a gyártási folyamatot hivatottak minősíteni. Ezeket a technológiai folyamatokat statisztikai vizsgálatokkal lehet legegyszerűbben minősíteni, ezért nem csak egy adott szeleten érdemes, hanem akár több gyártásból származó egyező mérőstruktúrákból minél többet elemezni és a kapott adatokat egymással összevetni. Ezeknél a minősítő vizsgálatoknál beszélhetünk akár optikai ellenőrzésről is az elektronikai mérések mellett.

Van der Pauw és görögkereszt struktúrák

A rétegellenállás mérésére az úgynevezett Van der Pauw struktúra volt az első használatos struktúra, azonban a mérés maga körülményes, feltétel a homogén vastagság és ellenállása az anyagnak, 4 tűs méréséből adódóan szintén szükséges a 4 tűnek elegendő hely biztosítása is. Van der Pauw struktúra esetén lóhere alakú a tesztábránk, ennek a továbbfejlesztése az úgynevezett görögkereszt struktúra, aminek segítségével mérhető a vékony rétegek és a diffúziós rétegek is.

Kontaktus ellenállások

Ezekkel a mérő struktúrákkal az integrált áramkörön található különböző rétegek között lehet megmérni a kontaktus ellenállást, emellett a rétegek között elillesztés is lehet vizsgálni. A méret csökkenés előrehaladtával a kontaktus ellenállások értéke rohamosan elkezdett növekedni, nagyon kis felületű kontaktusok esetén már összehasonlítható a MOS FET tranzisztorok esetén használatos bekapcsolási ellenállással a drain és a source között bekapcsolt állapotban. Ebből kifolyólag fontos a kontaktus ellenállások megmérése is a technológiai folyamat minősítéséhez.



3.2. ábra: Kereszt alakú kontaktus ellenállások [3]

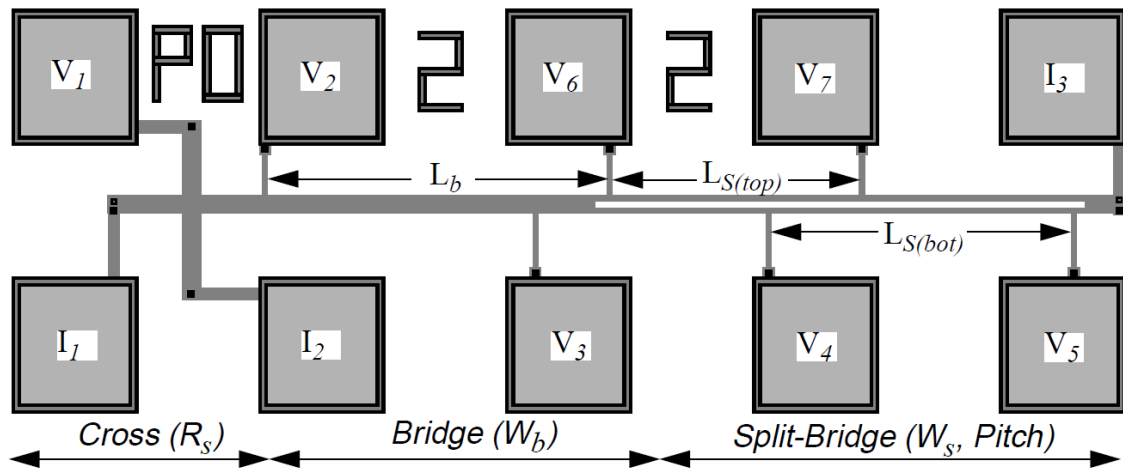
A 3.2 ábrán két kontaktus ellenállás mérésére alkalmas teszt struktúra látható, a struktúrák mellett a rövidítések a struktúra tulajdonságait mutatják (például jobb oldalon az M1 és M2 jelzés két fém réteg rövidítését jelentik ezzel mutatva, hogy a tesztábra két fémezési réteg között található ellenállást hivatott megmérni). Ezeket a kontaktus ellenállásokat négyvezetékes méréssel érdemes megmérni a kis ellenállásukból adódóan. Ennek a struktúrának nagy a szórása így sok azonos tesztstruktúra vizsgálatára van szükség ahhoz, hogy pontos következtetésekre lehessen jutni az ellenállások minőségével kapcsolatban. A fajlagos ellenállás meghatározása V1, V2 mérőpont pár közötti V feszültség mérésével történik, ezalatt állandó I áram folyik az I_{in} és GND jelölésű mérőpontok között. A a kontaktus keresztmetszetének területe jelenti.

A fajlagos ellenállás így számolható ezekből az adatokból:

$$\rho_c = \frac{V}{I} * A$$

Felhasított kereszt hídellenállások

Ez a teszt struktúra már egy összetett struktúra ennek segítségével sok gyártási paramétert lehet egyszerre vizsgálni, így nagyon hasznos és előszeretettel használt. Szintén elmondható, mint korábban, hogy ennél a struktúránál is nagy a szórás így szintén érdemes több struktúrát megvizsgálni a pontos következtetések érdekében.



3.3. ábra: Felhasított kereszt híd ellenállás struktúra [3]

A 3.3 ábrán található struktúra három elkülöníthető részből áll így elérve azt, hogy több gyártási paraméter is vizsgálható vele. Jobbról haladva elsőnek egy görög kereszt struktúra látható, majd egy híd struktúra végül pedig egy felhasított híd teststruktúra. A híd, illetve felhasított híd vastagságából adódóan még a csíkszélesség szórását is meg lehet határozni ezzel a tesztábrával. Illetve mérni lehet az adott technológiával elérhető minimális csíkszélességet, csíktávolságot, ami megadja az integrált áramkörök méretcsökkenésének a határát, az adott gyártó soron létrehozható legkisebb méretet. Ezeken felül a korábban tárgyalt paramétereket is képes mérni a struktúra, mint a rétegellenállás vagy az adalékolás minőségét. Mérésekkel a három rész struktúrát egyesével lehetséges kezelni, így a minősítő paramétereket is külön-külön lehet számolni.

A rétegellenállás kiszámításához elsőnek a Van der Pauw egyenletet kell megoldani.

$$R = \frac{V1 - V2}{I_{12}}$$

Az egyenletet megoldva már ki tudjuk számítani a rétegellenállást.

$$R_{sq} = R * \frac{\pi}{\ln 2}$$

A teljes híd alapján a csíkszélességet is meg tudjuk állapítani az alábbi összefüggés segítségével

$$W_b = \frac{R_{sq} L_b I_b}{V_b}$$

I_b az I_1 -ből az I_3 -ba folyó áramot jelzi, V_b a V_2 és a V_3 között mérhető feszültséget jelenti. L_b pedig a 3.3 ábrán látható hosszt jelenti.

A felhasított hídelemek esetén az előző egyenlethez hasonlóan kell a számításokat végezni, azonban külön-külön a felső és az alsó elemre egyaránt ki kell számolni a csíkszélességet.

$$W_{s(alsó)} = \frac{R_s L_{s(alsó)} I_b}{V_{b(alsó)}}$$

$$W_{s(felső)} = \frac{R_s L_{s(felső)} I_b}{V_{b(felső)}}$$

$W_s(alsó)$, $L_s(alsó)$, $W_s(felső)$, $L_s(felső)$ a felhasított híd szélessége és hossza (a teszt pinek közötti távolságok) az alsó, illetve a felső híd-szakasz esetén. $V_s(alsó)$ és $V_s(felső)$ a V4-V5, valamint a V6-V7 feszültségek. A nevezőkben lévő 2-es szorzó azon a feltételezésen alapul, hogy az áram egyenlően oszlik meg az alsó és a felső ágak között.

A két vezeték közti távolságot S -el jelöljük, ezt a korábban kiszámított paramétereinkkel az alábbi módon tudjuk kiszámolni.

$$S = W_b - W_{s(alsó)} W_{s(felső)}$$

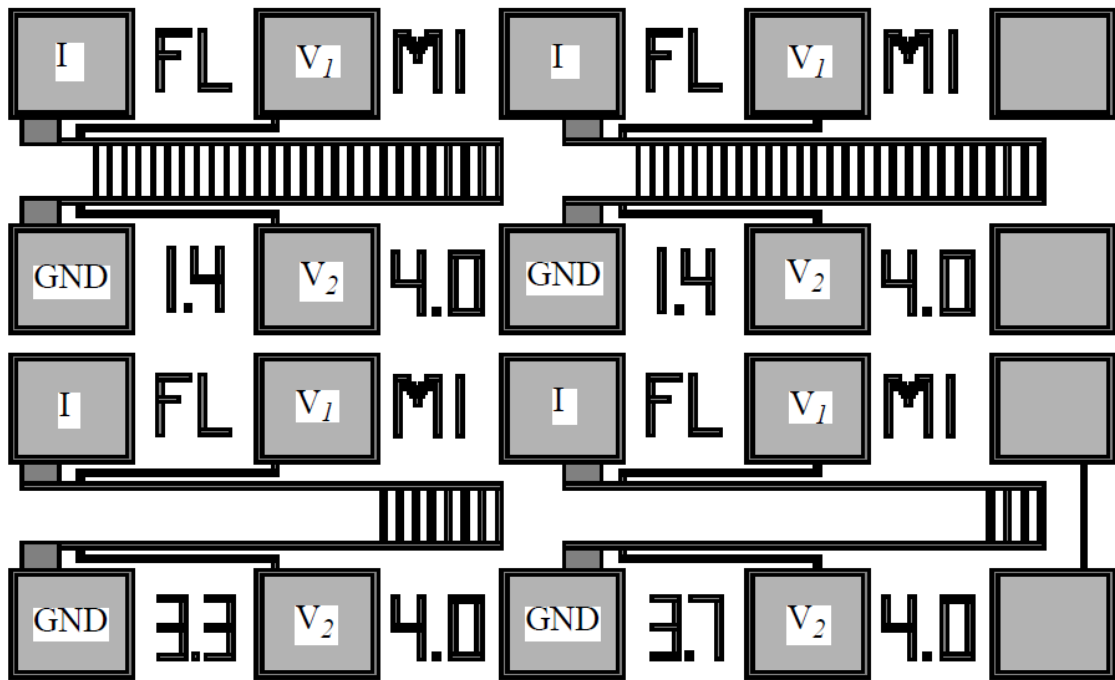
A lépcsőt pedig P -vel jelöljük, amit az alábbi képlet alapján tudjuk kiszámítani.

$$P = S + \frac{W_{s(alsó)} + W_{s(felső)}}{2}$$

Az olyan rétegek vizsgálata esetén, mint a például a diffúzió, ahol nem értelmezhető a lépcső fogalma, ott a kereszt híd struktúra nem tartalmaz felosztott hídágot, csak egy meghosszabbított középső hídrészt, melynek előnye, hogy növeli a mérési pontosságot.

Fallon létra

A fallon létra olyan teszt struktúra, aminek segítségével egyszerűen és kis helyfoglalással meg lehet határozni az adott technológia minimális csíkszélességet. Ennek a teszt struktúrának másik nagy előnye, hogy az eredményt nagy bizonyossággal tudjuk megmondani, nincs nagy szórása.



3.4. ábra: Fallon létra struktúra [3]

A Fallon létra esetén két ágat összekötnek a keresztirányú vezetékek (létrafokok) egymástól azonos távolságban fokozatosan csökkenő méretben. A 3.4 ábrán látható Fallon létra struktúra esetén az alsó két létra a mérés kalibrálásának érdekében lesz létrehozva. A kalibráló létrák mindig kevesebb fokot tartalmaznak. Tipikusan jobbról balra haladva a létrafokok 0,1 μm -el keskenyebbek, mint az előtte lévő. Így könnyedén megállapítható, hogy mi a minimális csíkszélesség. Ennek a megállapítása nem optikai módon történik, hanem a sikeresen létrehozott létrafok csökkenti a Fallon létra ellenállását, ennek a jelenségnek a használatával tudjuk számolni is ezt. A főágba áramot folytatva, majd a főágak között eső feszültséget megmérve kapunk egy ellenállás értéket. A mért ellenállásértékeket egy diagramra felvezetve lineáris összefüggés fog adódni, és ahol már nem változik az ellenállás értéke, onnantól kezdve nem sikerült megvalósítani a kisebb csíkszélességeket.

$$\text{meredekség} = \frac{R_1 - R_0}{lw_{1rajzolt} - lw_{0rajzolt}}$$

$$eltolás = R_0 - meredekség * lw_{0rajzolt}$$

A fenti két összefüggés segítségével már ki tudjuk számolni a legkisebb csíkszélességet a teljes Fallon létrán a mér ellenállás függvényében.

$$lw_{mért} = meredekség * R_{mért} + eltolás$$

Az R_1 és R_0 a kalibráló létrákon mért ellenállások értéke, $lw_{1rajzolt}$ és $lw_{0rajzolt}$ legkisebb alkalmazott csíkszélesség az egyes kalibráló létráknál.

4. A teszt chip megtervezése

A chipeket n és p típusú 2 inches szeletekre terveztem, a szelet típustól eltérő diffúzióval. A tanszéki tisztatéri laboratóriumban a külön nMOS és pMOS eszközök létrehozására alkalmas technológiai folyamatok közül a legfontosabb, a gyártási paramétereket befolyásoló oxidáció, diffúzió és a fémezés. Továbbá a chipet úgy terveztem, hogy azon mikrobumpok létrehozása is lehetséges legyen, majd a mikrobumpokkal flip-chip bondingot lehessen végezni. A korábban felsorolt struktúrákat és azoknak a layout tervét a CleWin4 nevű szoftver segítségével készítettem el. A tanszéki technológiát figyelembe véve és a maszkgyártás korlátait ismerve a minimális csíkszélességet 2-3 μm értékre becsültem.



4.1. ábra: Az elkészített maszk rétegek

A 4.1 ábrán látható az 5 maszk réteg rövidített neve és színkódja, amiket terveztem. A gyártási folyamatban történő felhasználási sorrendben felsorolva.

DIFF – Az n vagy p diffúziós réteg maszk

CONT – A kontaktus ablak maszk

MET – A fém réteg maszk

SOG – A spin-on glass réteg maszk

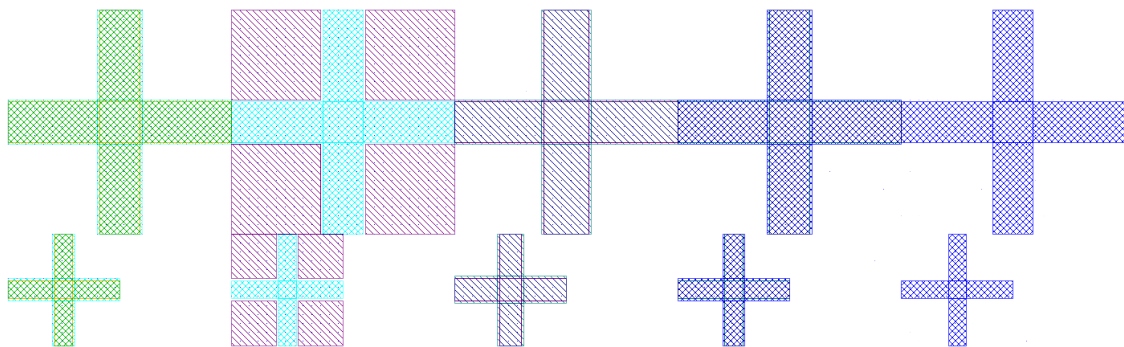
BUMP – A mikrobumpok maszkja

Az utolsó két maszk réteg az SOG, illetve BUMP maszkok már a mikrobumpok kialakításához szükséges rétegek, nem képezik szerves részét a teszt struktúráknak. A kontaktus rajzolatok minden esetben $220 \times 220 \mu\text{m}$ -es négyzet kontaktus, melyek tetejére kerül a kör alakú $100 \mu\text{m}$ sugarú réz oszlopos mikrobump. A kontaktusok közötti távolság $250 \mu\text{m}$ minden esetben. A chip elkészítését követően a kontaktusok segítségével, a mikrobumpokon keresztül lesz lehetséges a tesztábrák mérése.

Illesztő ábrák

Az illesztést segítő, azt felgyorsító illesztő ábrákat is elhelyeztem a chipen. Többféle illesztő ábra létezik, én ezek közül az úgynevezett kereszt alakú illesztő ábrákat alkalmaztam. A felső nagyobb keresztetek $100 \times 100 \mu\text{m}$ az alsók $50 \times 50 \mu\text{m}$ szélesek. Két réteg illesztésekor az ábrák közötti keresztetek eltérő méretűek, köztük egy rés található, melynek szélessége a nagyobb és a kisebb méretű ábráknál is $5 \mu\text{m}$

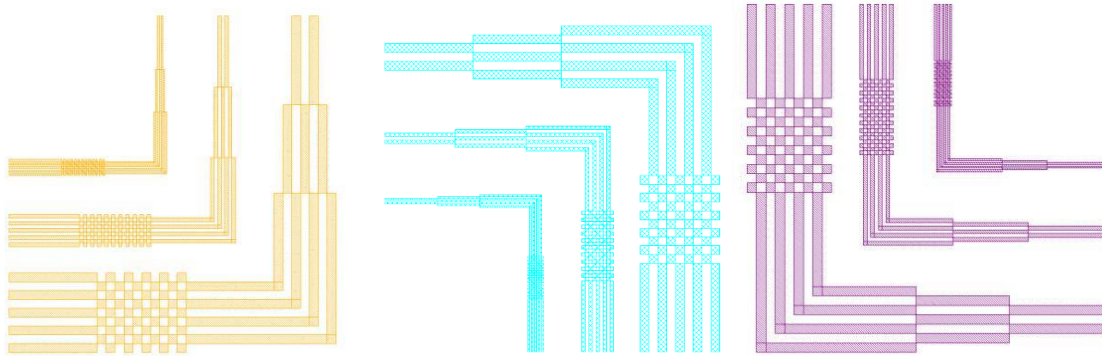
Tökéletes illesztés esetén a rés vastagsága mindenhol megegyezik az egész struktúra mentén. A litográfiai folyamat során a mintázott rétegen látható ábra nagyobb vagy kisebb is lehet, mint az eredetileg rajzolt, azonban a résnek köszönhetően a szeleten megmunkált minta minden esetben a következő illesztendő maszkon található kereszt közepén helyezkedik el és tisztán látható.



4.2. ábra: Kereszt alakú illesztő ábrák

Litográfiát ellenőrző ábrák

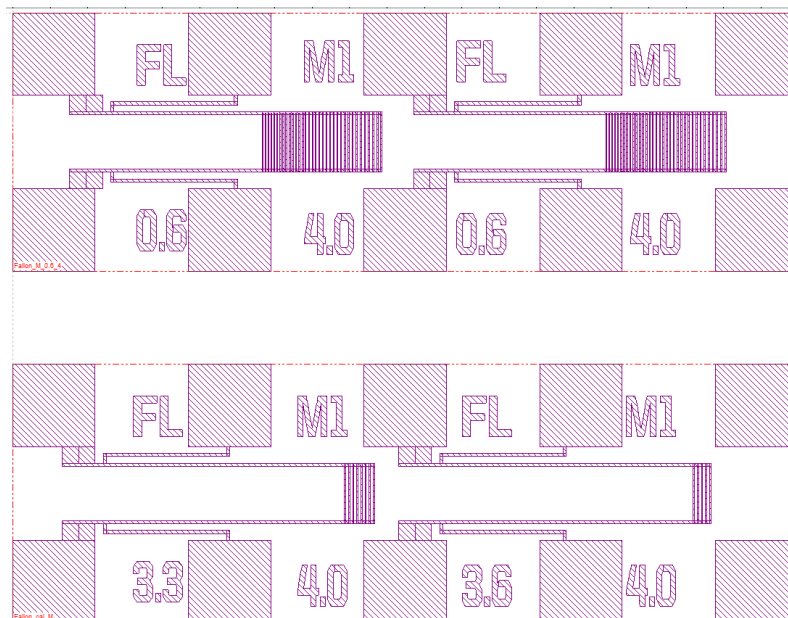
Az illesztő ábrákhoz hasonlóan a litográfia ellenőrzésére is nagy szükség van. Ennek céljából a chip négy sarkába a különböző technológiai lépéshez tartozó ellenőrző ábrát helyeztem el. Ezekkel optikailag lehet ellenőrizni a litográfiai lépésünket a különböző maszkok esetén. Az ábrák 1,2, illetve 5 μm szélességűek.



4.3. ábra: A litográfiát ellenőrző ábrák

A megtervezett teststruktúrák

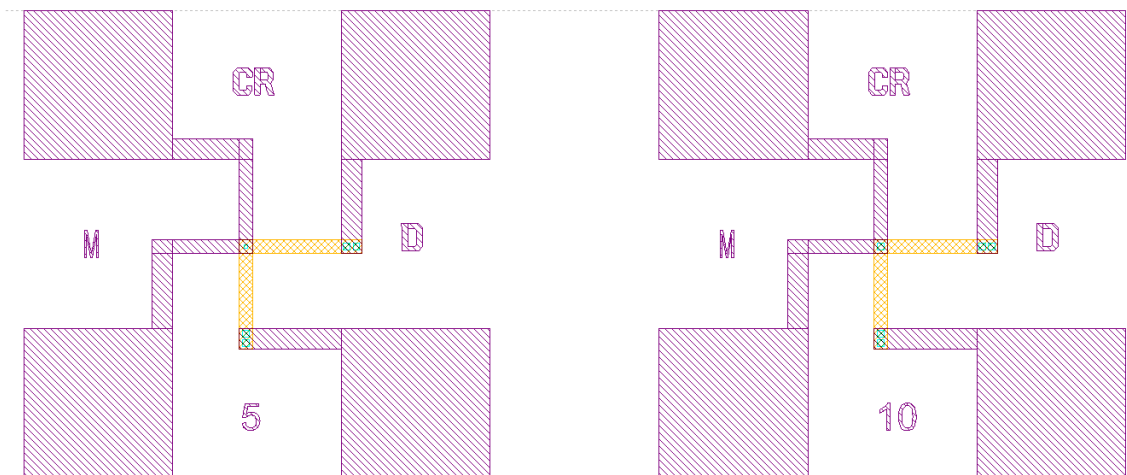
A korábbi fejezetben bemutatott teststruktúrák közül többet is megvalósítottam a teszt chipen, ezeknek a layout tervét szeretném röviden bemutatni. Elsőnek a fém réteg minősítésére Fallon létrát hoztam létre. A Fallon létra alatt a kalibráló párja található.



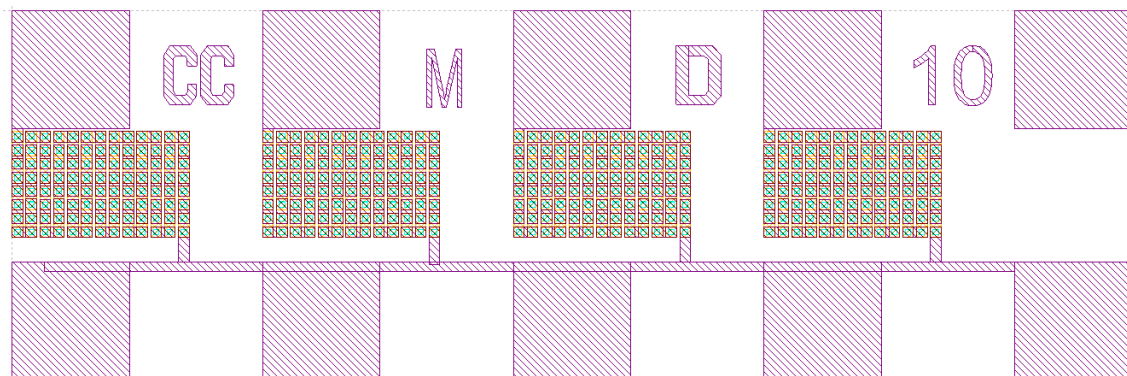
4.4. ábra: Fém réteg Fallon-létrája

A kontaktusok minősítésének céljából kettő fajta teszt struktúrát is létrehoztam. Ezekkel az ábrákkal a diffúziós réteg és a fém réteg között kontaktusok minőségét lehet vizsgálni.

Ezen teszttábra esetén $3\ \mu\text{m} \times 3\ \mu\text{m}$, $5\ \mu\text{m} \times 5\ \mu\text{m}$, illetve $10\ \mu\text{m} \times 10\ \mu\text{m}$ és $15\ \mu\text{m} \times 15\ \mu\text{m}$ méretű kontaktus ablakok alakítják ki az összeköttetést. Ezt a fajtát Kelvin kereszt kontaktusellenállás teszttábrának nevezik. Ezen túl még további egyfajta kontaktuslánc teszttábrát is kialakítottam, ami segítségével $10\ \mu\text{m} \times 10\ \mu\text{m}$ méretű kontaktusokat lehet egyidejűleg vizsgálni, összesen 60 darabot.

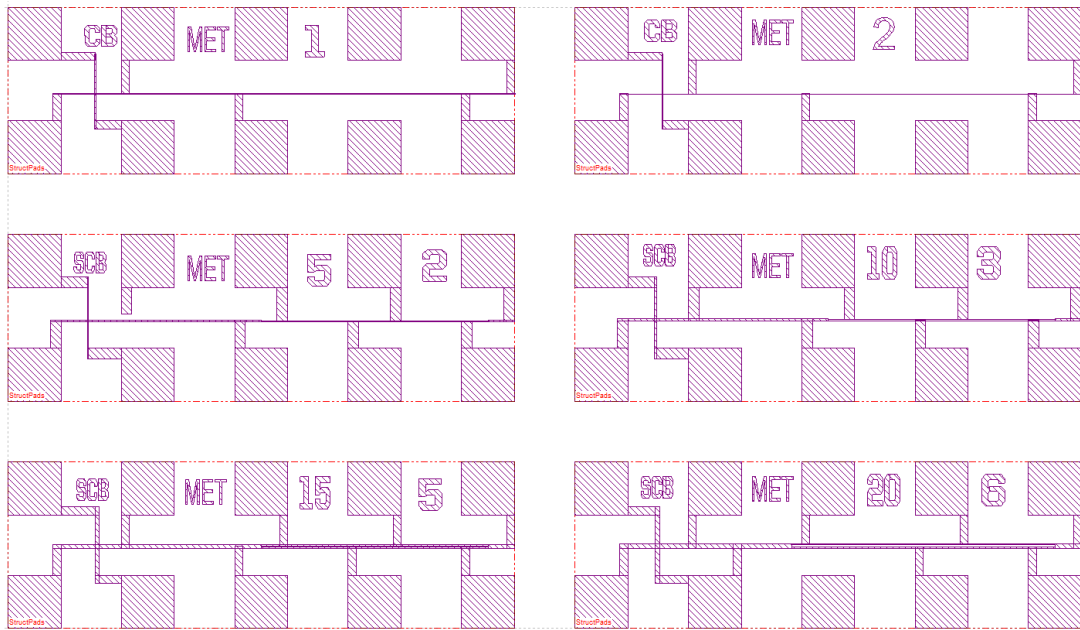


4.5. ábra: Kelvin kereszt teszt struktúra a fémezési és diffúziós réteg között

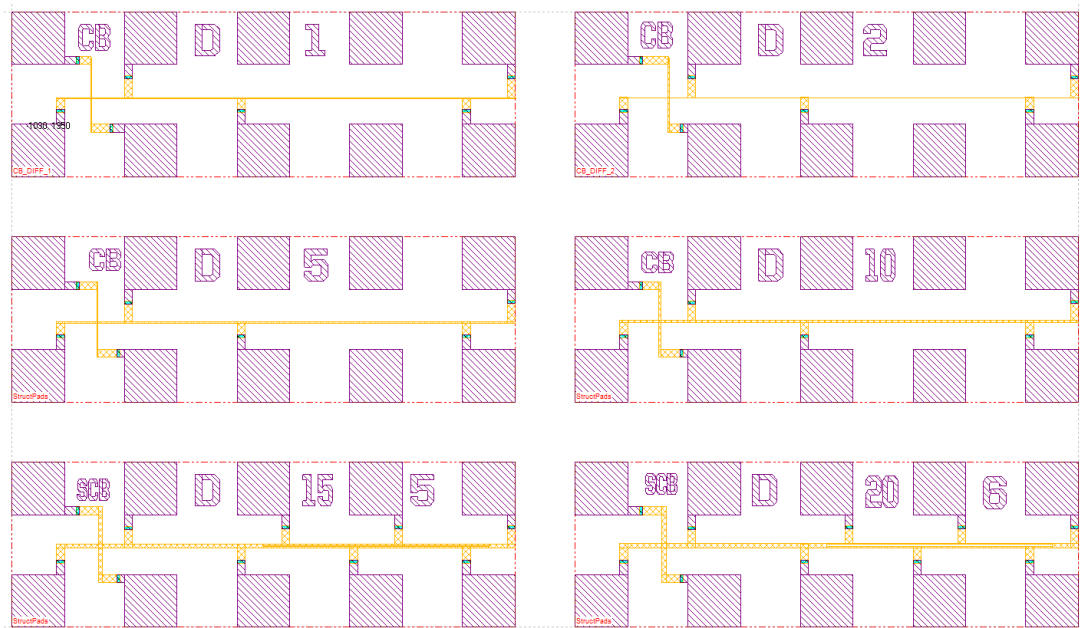


4.6. ábra: Kontaktus lánc tesztstruktúra a fémezési és diffúziós réteg között

Ezen kívül két külön réteg felhasított kereszt-híd teszt struktúráját is megterveztem. Ezek a rétegek a fémréteg és a diffúziós réteg. Ezzel a réteggel meghatározható az adott réteg fajlagos ellenállása, valamint a kialakított csíkszélesség és csíktávolság gyakorlati pontossága. A paraméterek kiszámolása a korábbi fejezetben található képletek segítségével lehetséges. A chipre, a minél pontosabb adatok számításának céljából 6 SCB (Split-Cross-Bridge, felhasított kereszt-híd) került megtervezésre különböző szélességek kialakításával. A szélességeket a struktúrán elhelyezett számok jelölik μm -ben kifejezve.

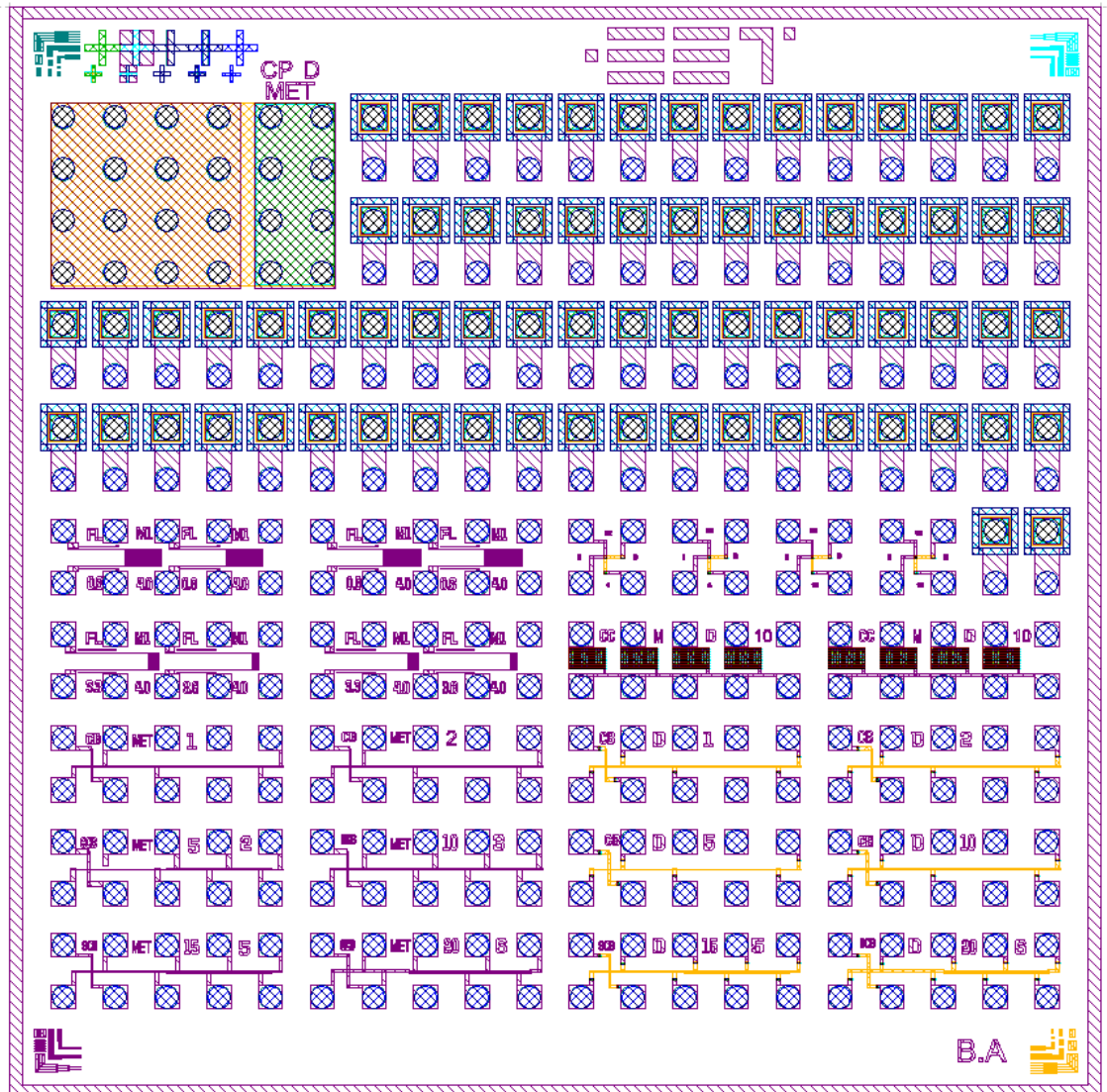


4.7. ábra: A fém réteg felhasított kereszt híd struktúrája



4.8. ábra: A diffúziós réteg felhasított kereszt híd struktúrája

Az előbb bemutatott teszt struktúrákat elhelyeztem a chip területén majd a maradék helyet egyszerű dióda struktúrával és egy nagyobb kapacitással töltöttem fel, annak érdekében, hogy megmaradjon a réz oszlopos mikrobumpok mátrixos elrendezése a teszt chipen. A teljes layout-ot a 4.9. ábra mutatja.



4.9. ábra: A teszt chip teljes layout terve

5. A réz oszlopos mikrobumpok kialakítási technológiája

Az előző fejezetben bemutatam az általam tervezett teszt chip layout struktúráját, a következő részben a teszt chip minősítő ábráinak a méréséhez szükséges gyártási technológiát szeretném bemutatni. A teszt chipet flip-chip technológiánál alkalmazott réz oszlopos mikrobump összeköttetési technológiával készítem el.

A spin-on glass réteg

A réz oszlopos mikrobumpok (Cu pillar) kialakítása előtt szükségünk van egy szigetelő rétegre. Erre a célra az úgy nevezett Spin-On Glass (SOG) anyagokat használom. Ezeket az anyagokat a félvezető technológiában első sorban a többszintű fémzési réteg kialakításánál használják, hogy a vezető rétegek (fémzések) egymástól teljesen el legyen szigetelve egy dielektrikum, szigetelő anyag által és a vezető rétegek között a viák teremtsék meg a kontaktust. A többrétegű fémzések esetén a kontaktusok kialakításánál a legelterjedtebb módszer a kémiai gőzfázisú leválasztással történő oxid rétegek készítése. Az így készített oxid réteg alatt azonban a topográfia jelentősen eltér az oxid réteg felső felületéhez képest. A második fémzési réteget erre az oxid rétegre kell leválasztani, ami esetén az eltérésekből adódó pontatlanság jelentős probléma lehet. Ezt a problémát a Spin-On anyagok használatával könnyen meg lehet oldani. Abban az esetben, ha az oxid réteg tetejére feljuttatunk egy spin-on glass (SOG) vagy spin-on polimer anyagot, az növeli a homogenitását a felületnek és javítja az integritását is.

A félvezető laboratóriumban elérhető eszközök közül az SOG réteg kialakításához csupán egy spin coater centrifugára, egy beszárításhoz szükséges „hot plate” -re, illetve a hőkezeléshez egy kályhára van szükség. Ezek természetesen mind rendelkezésre állnak a tanszéki laboratóriumban. A technológia nem igényel különös teljesítményű eszközöket, például egy diffúziós kályhával össze hasonlítva jóval kisebb teljesítményű kályha is megfelelő a spin-on oxid réteg kialakításához. A hőkezelés ugyan kétféleképpen de csupán 400-800 C°-os tartományban történik. A spin-on glass anyag felpörgetése a spin coater segítségével történik itt a pörgetési sebesség és a pörgetési idő is szabályozható, a pörgetési sebesség az 1500-4000 rpm tartományban mozog, amíg a felpörgetési idő a 20-30 másodpercet vesz igénybe. A használt spin-on glass anyagot ismerve, annak viszkozitásával kiszámítható a szükséges rétegvastagsághoz a kívánt

pörgetési sebesség és idő. Ehhez a gyártó általában csatol egy grafikont, aminek segítségével leolvasható az eredmény. Fontos azonban kiemelni, hogy a tanszéki félvezető laboratóriumban történő gyártáshoz a szükséges technológiai paramétereket finom hangoltam a megfelelő minőségű réteg kialakításának érdekében. Ezeket a későbbi fejezetrészekben részletezem is.

A spin-on oxid réteg kialakításához kétfajta anyagot használtam, mindkét anyag a Filmtronics gyártótól való és szilikát alapú vegyületek, jelölésük az A15 és B20 SOG. Ezeknek az anyagoknak a tulajdonságait együtt mutatom be egy későbbi fejezetrészen, a két külön spin-on glass egymásra nagyon hasonló viselkedésben, legfőbb különbségük a viszkozitásukban van, így vastagabb, illetve vékonyabb oxid rétegek kialakítására is alkalmasak együtt. A SOG rétegek kialakítási technológiájában így a két külön polimer esetén a különbség a felpörgetés során volt csak.

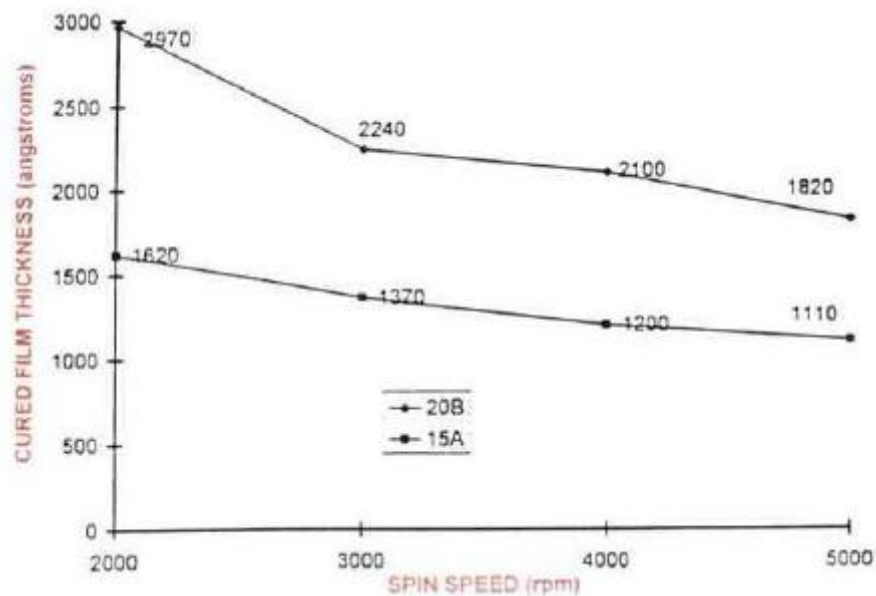
A használt spin-on glass anyagok (A15, B20 SOG)

A szigetelő réteg gyártási technológiájához tartozó kísérletek során két féle spin-on oxid réteget hoztam létre két külön SOG anyag segítségével, ezek a Filmtronics A15 és a Filmtronics B20 voltak. Mindkét SOG a szilikát alapú anyagok közé tartoznak, nem tartalmaznak egyéb adalék anyagokat, mint bór vagy foszfor. Ebből következően az SOG szerkezetében nem található semmi atom, illetve atom csoport, ami csillapítaná a mechanikai feszültséget, így ezek a tisztán szilikát alapú spin-on oxid rétegek a leghajlamosabbak a rétegben történő repedések kialakulására. Az A15, illetve B20 SOG megfelelő az 50-300 nm vastag oxid rétegek létrehozásában, a vékonyabb 100-160 nm rétegek esetén az A15 SOG alkalmazása szükséges, amíg a vastagabb 180-300 nm vastag oxidot a B20 SOG alkalmazásával lehet készíteni. Az A15, B20 SOG szennyeződések tartalma kevesebb mint 50 ppb (part per billion) az olyan anyagokból, mint a vas, nikkel, réz, magnézium, cink, tehát jó minőségű szigetelő réteg leválasztására megfelelő választás a két anyag. A kialakult szigetelő réteg minőségét, elektromos tulajdonságait legjobban a hőkezelés határozza meg. Mindkét SOG esetén a hőkezelést minimum 425 C°-on kell végezni a beszáritást követően, ennél magasabb hőmérsékleten is lehet végezni a hőkezelést, akár 1000 C°-on. Minél magasabb hőfokon történik a hőkezelés annál jobb elektromos tulajdonságokkal fog rendelkezni a kialakult oxid réteg. Fontos itt megjegyezni, hogy a felpörgetett SOG alatt egy alumínium réteg lesz a teszt chipen, ami magas hőmérsékletű hőkezelés esetén elkezd bediffundálni a szilícium rétegbe, akár

eutektikumot is alkotva vele. Ez természetesen elkerülendő, így a kísérletek során alacsonyabb 450-550 C°-on végeztem a végső hőkezelési lépést.

A spin-on glass réteg kialakítási technológiája

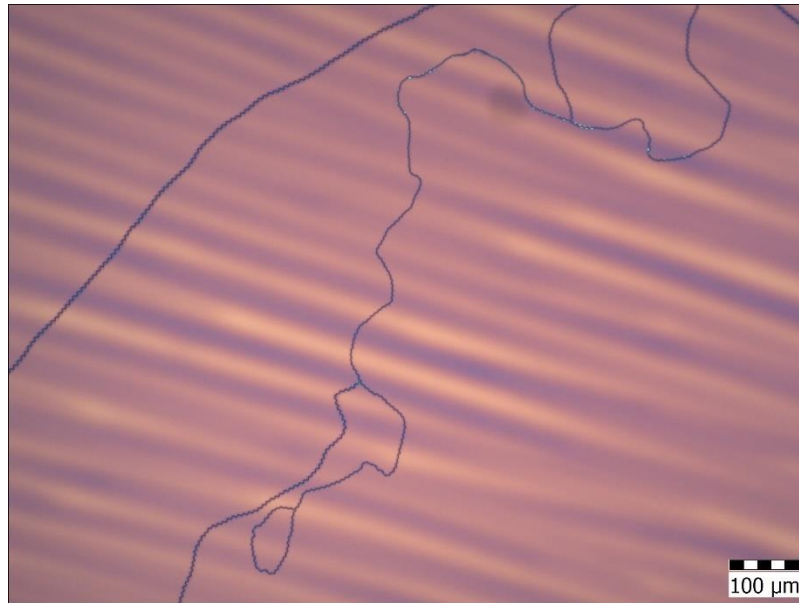
A kísérletek során négy különböző vastagságú szigetelő réteget hoztam létre a két különböző Spin-On Glass anyaggal (15A,20B) kettő-kettő darabot egyenként. A szigetelő rétegek elkészítésének első lépése a spin-on glass anyag feljuttatása a szeletre. Ezt a lépést spin coating technológiával valósítottam meg. Ebben a lépésben az SOG anyagot felcseppentem az Si szelet felszínére, majd kontrollált pörgetési sebesség mellett adott ideig centrifugálva elterül a kívánt vastagságban. A kívánt vastagság eléréséhez a gyártó által megadott grafikonról le lehet olvasni a szükséges pörgetési sebességet, a pörgetési idő minden esetben 25 másodperc volt.



5.1. ábra: Grafikon a szükséges pörgetési sebesség megállapításához

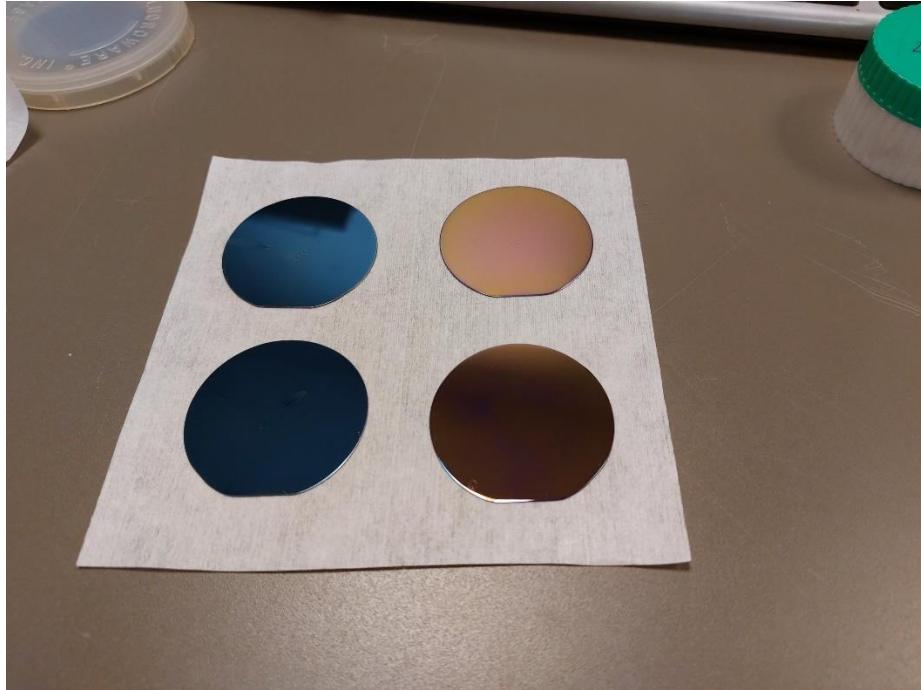
Következő lépésben a szilíciumra felpörgetett spin-on oxid egy rövid hőkezelésen esik át. Ez a technológia lépés 3 lépcsőben valósul meg. A hőkezelést egy hotplate segítségével végeztem el. A beszáritás 3 lépcsője 3 különböző hőmérsékletű hőkezelést jelent, elsőnek 75 C°-on, majd ezt követően 140 C°-on végül pedig 240 C°-on történik meg a hőkezelés. Mind három lépcső esetén 2 percre tart a folyamat. A végső oxid réteg elkészítéséhez már csak egy utolsó hőkezelést kell végezni a szeleteken. Ezt a technológiai lépést egy kályhában végeztem 425-550 C°-on. Mint korábban említettem, ez a hőkezelési lépés határozza meg legjobban a kialakuló oxid réteg elektromos tulajdonságait, amit az általam elkészített réteg későbbi alkalmazása miatt viszonylag

alacsony hőmérsékleten végeztem, így egy termikus módon növesztett SiO₂ réteghez képest rosszabb elektromos tulajdonságokkal rendelkeztek a spin-on oxid rétegek. Ezen kívül szintén kritikus paraméter az összes hőkezelés esetén a fűtési, illetve hűtési gradiens.



5.2. ábra: Repedezett spin-on oxid réteg mikroszkópos képe

A 5.2 ábrán megfigyelhető az alkalmazott spin-on oxid anyag használatakor előforduló leggyakoribb hiba. A kísérlet során 20B típusú SOG-t alkalmaztam, 3000 rpm pörgetési sebesség mellett történt a felcentrifugálás, majd 250 C°-on a beszáritási lépés. Nagyon fontos tudni, hogy a spin-on oxid gyártása során a repedezéseket, leginkább a gyors hőmérséklet változási gradiens okozza. A hibát pont ez okozta a 5.2 ábrán látható kísérlet esetén, a végső kályhában történő 1 órás 450 C°-on történő hőkezelés után egyből kivettem a szeletet a kályhából, ennek a hősoknak a következtében azonnal berepedezett. Ebből kifolyólag, a következő kísérletek során ugyan alacsonyabb hőmérsékleten történt az utolsó hőkezelési lépés azonban nagyon lassú fűtési, illetve hűtési gradienst állítottam be a kályhán, 5 C°/perc gradienssel melegedett fel 450 C°-ra a kályha, majd ezt követően 1 órán keresztül ezt a hőmérsékletet tartotta. Ugyanígy fontos, hogy a lehűlés is lassan történjen meg, ennek elérésnek érdekében a kályha az 1 órás 450 C°-os ciklust követően kikapcsolt és a saját termikus állandója szerint lassan hűlt le. A kályhából már csak a környezeti 22 C°-ot elérve vettem ki a szeleteket.

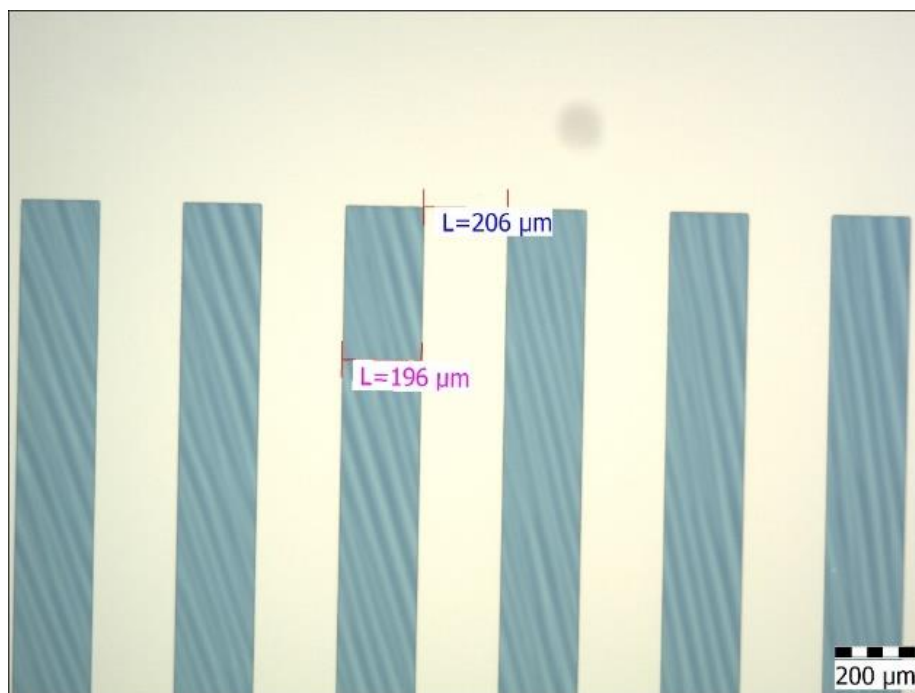


5.3. ábra: Az elkészült oxid rétegek

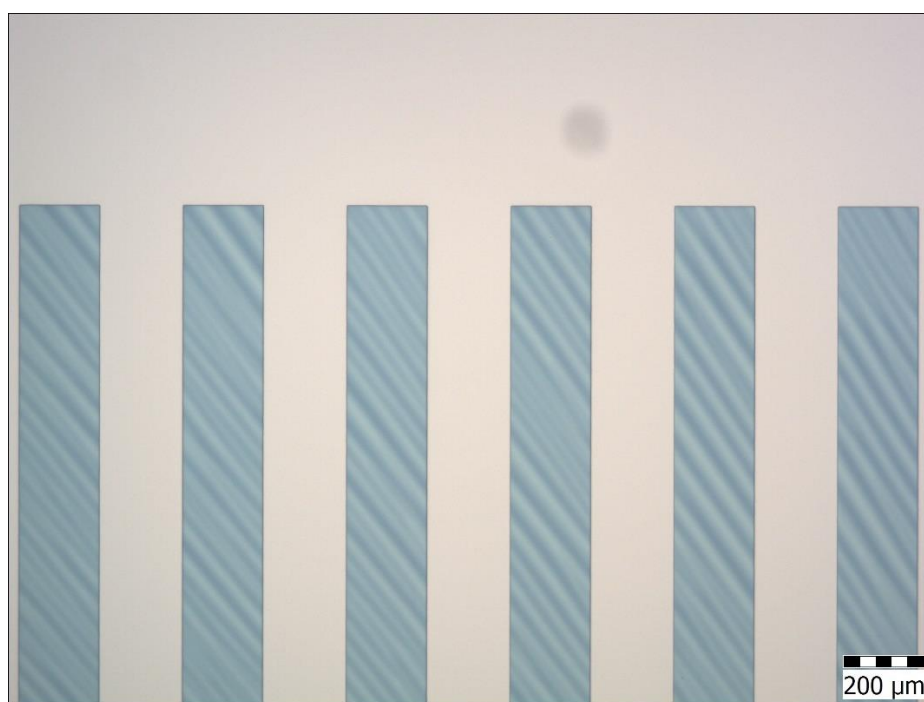
A kályhából kivéve a szeleteket már látható volt, hogy nem keletkezett egyik szelet esetén se repedés az oxid rétegben. A réteg berepedezése a leggyakoribb probléma az A15 és B20 spin-on oxid anyagok fajtája esetén. A legnagyobb kihívás ennek a jelenségnek az elkerülése és a folyamat optimalizálása volt annak érdekében, hogy ez az oxid ne repedezzen meg. A kísérletek elvégzése során fontos tapasztalat volt, hogy a hiba elkerüléséhez a végső hőkezelési lépés kapcsán a hűtési és fűtési meredekség a legkritikusabb paraméter. A sikeres kísérletek esetén, amit a 5.3 ábra mutat, a fűtési gradiens $5\text{ C}^\circ/\text{perc}$ volt. Ezen kívül megfigyelhető a szeleteken, hogy különböző színűeknek tűnnek. Ez abból adódik, hogy a SiO_2 színét meghatározza az oxid réteg vastagsága, tehát valóban 4 eltérő vastagságú oxid réteget sikerült létrehozni. Az oxid réteg színskála segítségével már ránézésre is lehet becslést adni, hogy milyen vastag az elkészített réteg. A kékes, sötét kék szín a 100-180 nm tartományban látható, ezek a szeletek találhatóak a 5.3 ábra jobb oldalán, az ábra bal oldalán látható két szelet színei pedig a 200-300 nm vastag oxid réteghez párosíthatóak. A hőkezelést követően tehát, megállapítható, hogy homogén, repedezés mentes, a felülethez jól tapadó spin-on oxid réteget sikerült elkészíteni négy különböző vastagsággal. A pontos oxidvastagságot, rétegvastagság mérő segítségével állapítottam meg.

A vastagság méréshez, a réteget mintázni kellett, ehhez a legideálisabb egy vonalas struktúra, ahol a szilícium és a szilícium dioxid közötti „oxidlépcsőt” lehet mérni. Így ilyet alakítottam ki. A kialakított mintázat 200 μm széles egymástól középvonalasan 300 μm távolságra elhelyezkedő mikrofinék alkotják. A mintázat elkészítéséhez az AZ1505 típusú pozitív folyékony fotorezisztet alkalmaztam. Az oxid réteg vastagságát a félvezető laboratóriumban található Taylor Hobson Talystep felületi profilométer segítségével végeztem. A mérési eredmények növekvő sorrendben a következők: 135 nm, 160 nm, 260 nm, 295 nm. A 100 nm alatti vastag oxid rétegeket az A15 típusú, a 260, 295 nm vastag oxid rétegeket a B20 típusú spin-on oxid anyaggal készítettem. A 160 nm, illetve 295 nm vastag rétegeket 2000 rpm pörgetési sebességgel centrifugáltam a szelet felszínére, ez az eredmény azonos a gyártó által mellékelt grafikonnal. A 260 nm, illetve 160 nm vastag oxid rétegeket terv szerint 4000 rpm pörgetési sebességgel centrifugáltam a szelet felszínére, azonban a műszer pontatlan beállítása miatt a réteg vastagság inkább a 3500 rpm pörgetési sebességhez tartozó vastagsággal azonos. Ez az eltérés csupán a spin coater pontatlan beállításából adódik, a spin-on oxid rétegek hőkezelése mind a négy szelet esetében teljesen azonos volt.

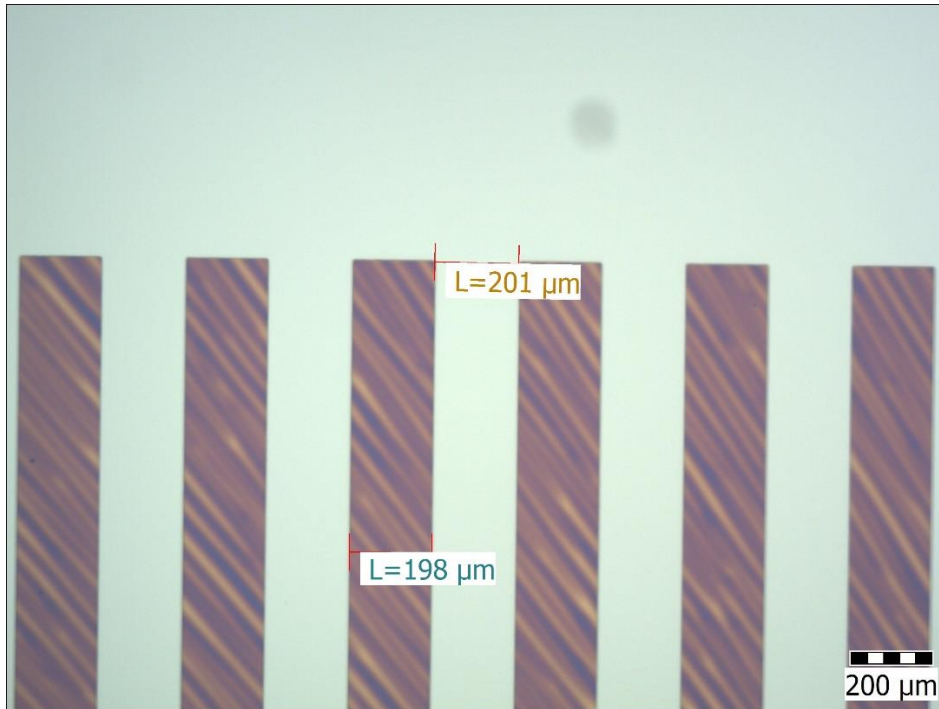
A vastagság mérést követően mikroszkóp alatt is megvizsgáltam a mért szeleteket, a mintázat pontosság ellenőrzésének érdekében. Jól látszik a különböző oxid vastagságok esetén az eltérő szín a mikroszkópos felvételeken is. A vastagabb oxid rétegek az aransárgás, lilás színben jelennek meg, amíg a vékonyabb rétegek világos, illetve sötétkék színűnek látszódnak.



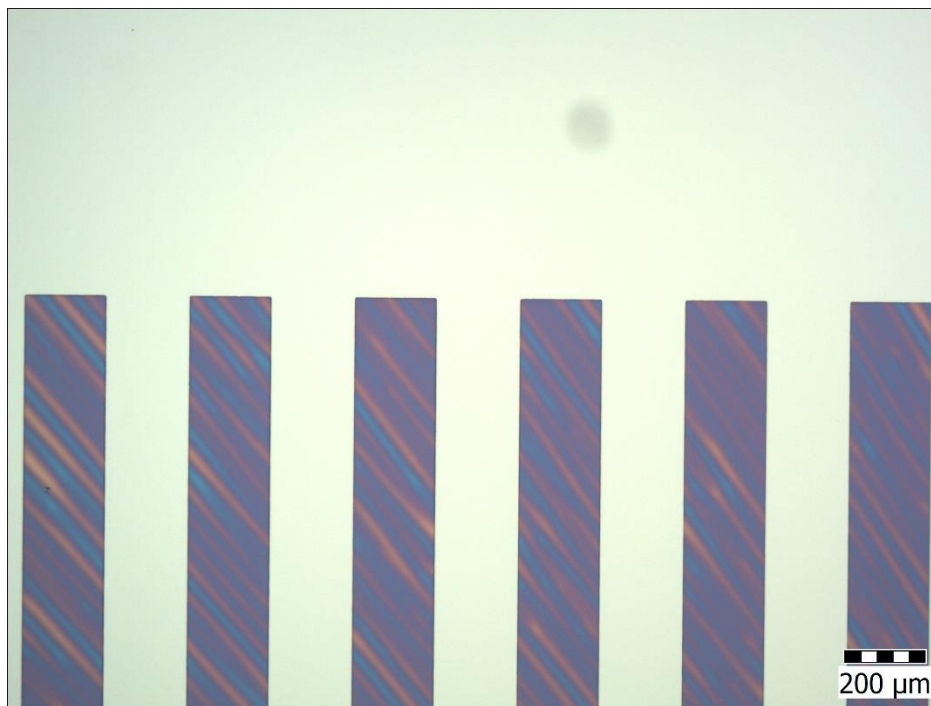
5.4. ábra: A 135 nm vastag oxid mintázat



5.5. ábra: A 160 nm vastag oxid mintázat



5.6. ábra: A 260 nm vastag oxid mintázat



5.7. ábra: A 295 nm vastag oxid mintázat

Az ábrákon (5.4-5.7) jól látható, a kialakított 200 µm széles egymástól középvonalasan 300 µm távolságban lévő sávos mintázat. Ezt követően marási rátát is számoltam, ennek átlagos értéke 190 nm/perc, majd a négy kísérlet eredményeit táblázatban is összefoglaltam.

5.1. táblázat: A kísérletek eredményei táblázatosan összefoglalva

SOG típus	Pörgetési sebesség	Mért rétegvastagság	Marási idő
15A	3500 rpm	135 nm	48 s
15A	2000 rpm	160 nm	49 s
20B	3500 rpm	260 nm	71 s
20B	2000 rpm	295 nm	95 s

A kísérletek kiértékelése után elmondható, hogy ezek a rétegek erre a célra megfelelnek, a tervezett technológiába a lépéssor beültethető.

A réz oszlopok kialakítási technológiája

A korábbi részben bemutatott szigetelő SOG réteg elkészítését követően már megkezdhető a teljes technológia lépéssor utolsó része, a réz oszlopos mikrobumpok kialakításának a technológiája.

A réz oszlopok kialakításhoz első lépésben a szeletre egy vékony titán, illetve és egy réz réteget kell kialakítani. Ez a két vékonyréteg együtt alkotja az UBM-et (under bump metalization) ezek két külön szerepet töltenek be, a titán elsősorban a tapadást biztosítja a szilícium hordozóhoz, illetve a későbbi galvanizálás során gát („barrier”) réteget képez a réz atomokkal szemben. A réz réteg szintén a későbbi galvanizáláshoz szükséges, mint kiindulási réteg („seed layer”). Mindkét réteget vákuum gőzöléssel juttatjuk a szeletre, egy vákuumcikluson belül. A vákuum gőzölést a tanszéki félvezető laboratórium tisztaterében található Balzers vákuum gőzölővel végeztem. A műszerben a vákuum harangban kialakuló vákuumot két szivattyú segítségével állítjuk elő. Első lépésben egy úgynevezett elővákuumot hozunk létre, ami egy forgó lapátos szivattyú segítségével alakul ki, ezt követően az erős vákuumot már egy olajdiffúziós-szivattyú segítségével állítjuk elő. A vákuum, illetve a megfelelő nyomás a megfelelő minőségű rétegnövekedés érdekében fontos. A harang alatt találhatóak a spirálok, illetve a

csónakok, amikben a nagy tisztaságú 99.999% -os anyagokat pellet, vagy huzal formában használjuk. Továbbá szintén a vákuum harang alatt található még egy forgatható szelet tartó, ami a gőzölés során a homogén leválasztódás érdekében forog állandó sebességgel. A csónakokban lévő pelletek és a spirálok hőközlés során gőzfázisba viszik a párologtatni kívánt anyagunkat. A leválasztás során a gőzölés folyamatát egy rétegvastagság mérővel, illetve egy kémlelő ablakkal tudjuk megfigyelni. A réz oszlopok elkészítéséhez tehát elsőnek egy titán (Ti) vékony réteget gőzöltünk a szeletekre, majd egy réz (Cu) réteget választottunk le. A Ti réteg vastagsága 80 nm amire további 130 nm vastagságú Cu réteg került.

Ezt követően a réz oszlopok mátrixának a mintázatát alakítottam ki az AZ 125nXT negatív vastag fotoreziszt lakk segítségével. A mintázat kialakításához tehát az első lépés a lakk szeletre juttatása. Ezt egy úgy nevezett spin coating eljárással végezzük a tanszéki laboratóriumban, ahol állítható lépésekben megadott ideig és megadott sebességgel pörgethetjük a szelet tartót ezzel elérve a megfelelő vastagságú lakk réteget. Az első lépésként nagyon lassú 100 rpm sebességgel 40 másodpercig a szelet felszínére folytatjuk egy pipettából a fotoreziszt lakkot. Ekkor a szelet közepére kerül a lakk inhomogén vastagsággal. Ezt követően egy szétterítési fázis következik, ahol a szelet közepéről elterítjük a lakkot a szelet majdnem teljes felszínén. Ez 400 rpm sebességgel történik 10 másodpercig. Ennek eredményeként a szelet felszínén már mindenhol található a fotoreziszt lakk, azonban a vastagság közel sem homogén. Az 50 µm vastag fotoreziszt réteg esetén ezt követően egy újabb 1500rpm sebességű 1 másodperces terítési fázist is beiktattam, ami a vastagabb 100 µm lakk vastagság esetén már nem szükséges (ennek hatására a vastagabb lakk réteg esetén a vastagság beállítási lépés hosszabb idejű lesz).

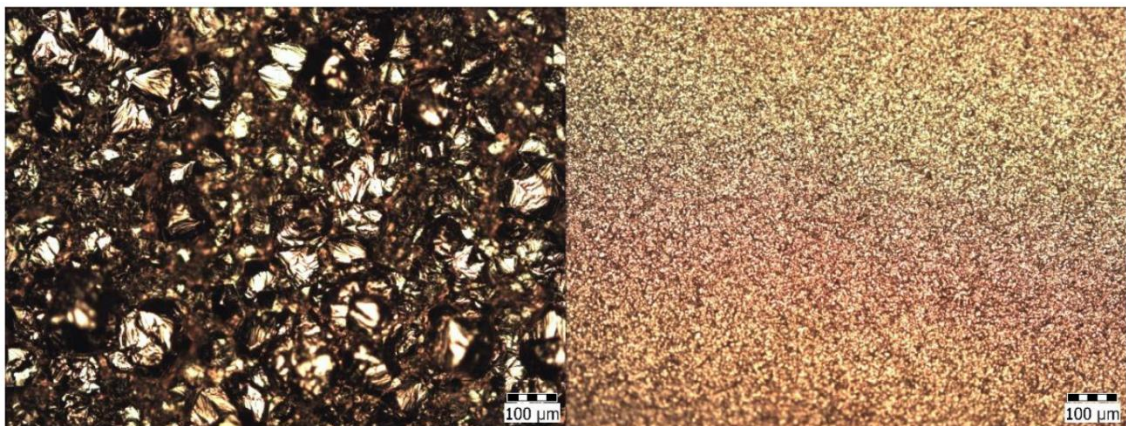
Fontos megjegyezni, hogy a későbbi lépések miatt, illetve természetesen a minőség miatt, nagyon fontos a homogén rétegvastagság. Inhomogén lakk vastagság esetén nem csak a később kialakított mintázatban lehetnek eltérő magasságú oszlopok, hanem a levilágításnál a vastagság különbségek miatt nem lesz tökéletes kontaktus a befogó szerkezet és a szelet között. Ennek hatására levilágításkor a diffrakció jelensége felerősödik, ami azt eredményezi, hogy túl nagy dózist kap a szelet egy része, de akár a teljes szelet is. A túl hosszú megvilágítás hatására polimerizálódnak azok a területek, ahol a mintázatnak kéne lennie és akár a teljes lakk réteg is, ezzel galvanizálásra alkalmatlanná válhat a szelet, a lakk réteget el kell távolítani róla és esetlegesen újra kell kezdeni a

lakkozási folyamatot. Látván, hogy mennyire fontos a rétegvastagság beállítása a következő lépése a spin coating eljárásnak a legkritikusabb. Könnyen belátható, hogy a különböző vastagságú lakk rétegekhez különböző pörgetési sebesség szükséges, hogy kiegyenlítse a teljes felszínen a réteget. A pörgetési sebesség kísérletezései során a 100 µm cél vastagság eléréséhez a 640 rpm sebesség felelt meg legjobban, míg az 50 µm vastag lakk réteg esetén ennél gyorsabb 970 rpm forgatási sebességet kellett választani. Az 50 µm vastag lakk réteg esetén a vastagság beállítás pörgetési ideje 15s, amíg 100 µm vastagság esetén 20s. Így a vastagság beállítási spin coating lépés után már csak a még nagyobb homogenitás beállítása miatt és a szelet szélén megvastagodott lakk réteg „ledobása” maradt. Ezt egy nagy sebességű, de nagyon rövid ideig tartó pörgetési lépéssel oldottam meg.

Mivel a használt 125nXT lakk nem igényel pár perces pihentetést, levegőztetést, következő lépésként a beszáritási lépés, angolul „soft bake” következik. A soft bake lényege, hogy hőközlés hatására a fotoreziszt lakkban található maradék oldószerek elpárologjanak és távoznak a lakkból. Én ezt a technológiai lépést 130 C°-on végeztem, azonban a hőközlés idejét szintén kísérleti úton határoztam meg. Logikusan adódik, hogy vastagabb lakk rétegek esetén a hőközlés ideje hosszabb a vékonyabb lakkok hőközlésénél, mivel ekkor nagyobb mennyiségű lakk van a szelet felszínén így nagyobb mennyiségű oldószernak is kell távoznia, illetve hosszabb úton. A 100 µm vastagságú lakk esetén a legideálisabbnak a 11 perc adódott eredményül, ebben az esetben a lakkban található oldószerek távoztak és nem roncsolódott a lakk a hőközléstől.

Ezt követően a fotoreziszt lakk UV megvilágítása és előhívása következik. A fotoreziszt lakknak az adatlapja szerint megállapítható az adott reziszt vastagsághoz szükséges dózis ez a laboratóriumban található Karl Suss MJB3 maszkillesztő berendezés specifikációjának ismeretében (350 W-os higany lámpa 405 nm hullámhosszon $20 \frac{mW}{cm^2}$ fényintenzitással) megadja a szükséges megvilágítási időt. Ez a mi szeleteink esetében a 100 µm vastagságú lakk esetén 8 percre adódott. Ezt a paramétert is a többi lakk adatoktól függő paraméterhez hasonlóan kísérletekkel lehetett pontosan meghatározni. A megvilágítás után már csak a fotoreziszt előhívása maradt lépésként a galvanizálás előtt. Ehhez az AZ MIF826 előhívó lett alkalmazva. Az előhívóban adott ideig kis kevergetéssel a szeletről leoldja a nem megvilágított részekben az AZ 125nXT lakkot. Az előhívás során a hívót (MIF826) 1,5-2 percenként cseréltem, frissítettem.

A réz oszlopos mikrobumpok kialakításának következő lépése maga a réz oszlopok galvanizálása. A korábbi galvanizálások eredményéből kiindulva kijelenthető, hogy a legegyszerűsebb galvanizált felület $25 \frac{mA}{cm^2}$ áramsűrűség esetén érhető el. Ezzel az áramsűrűséggel a galvanizálás $43 \frac{\mu m}{h}$ növekedési sebességgel történik. [6] A kezdeti réz oszlop galvanizálási kísérletek során a nagy réz szemcsék kialakulását tapasztaltam. Ez a réz oszlopok kialakításakor komoly problémát okozhat. Abban az esetben, ha a nagyobb szemcsék a réz oszlopunk legfelső rétegében alakul ki, akkor a felső felülete inhomogén lesz, ami a kontaktus létrehozásakor problémát okozhat, súlyosabb esetben kis raszter osztás esetén akár rövidre is zárhatja a réz oszlopokat. Ennek a problémának elkerülése érdekében és az egyenletesebb réz felület eléréséhez a galvanizáláshoz további adalékanyagot adtam hozzá. Ez az adalék anyag a Janus Green nevű por alapú vegyület. Az adalék anyag hozzá adásával az eddig is használt $25 \frac{mA}{cm^2}$ galvanizálási áramsűrűség esetén már csak átlagos $42 \frac{\mu m}{h}$ rétegnövekedési sebesség tapasztalható [6]. Tehát az adalék anyag hozzá adásával megnövekedett a galvanizálási idő, azonban ez a csökkenés a sebességben nem lényegesen számottevő, a homogén felület érdekében szükséges vállalni. Az 5.8. ábrán a hozzáadott adalék anyag hatása látható.



5.8. ábra: A hozzá adott adalékanyag hatása a galvanizálás során lerakódó szemcse méretek csökkenése (balra az adalékanyag nélkül, jobbra az adalékanyag hozzá adásával készült felvétel)

[6]

A galvanizálási folyamatunknál fontos, hogy a réz oszlopok kialakításhoz a maszkmintázaton túl a fotoreziszt lakk vastagsága is fontos paraméter. A lakk vastagságával azonos magasságú réz oszlopok kialakítására vagyunk képesek. Emellett az iparban túlméretezést is szoktak alkalmazni, ami azt jelenti, hogy vastagabb lakk réteg mellett galvanizálják az adott méretű réz oszlopokat (pl. 100 µm magas réz oszlopok

esetén 110-120 μm vastag fotoreziszt réteget alkalmaznak). Ezt a véletlen gomba forma („mushroom shape”) galvanizálás elkerülésének érdekében teszik. A gomba forma elnevezés a laterális nézetből a galvanizált struktúra formája adja. A reziszt magasságot elérve természetesen magától nem fejeződik be a galvanizálási folyamat, így vertikális irány mellett, horizontális irányban is megkezdődik a Cu réteg leválasztása és végeredményben gomba alakú lesz a galvanizált struktúra. Ez a réz oszlopos mikrobumpok esetén elkerülendő struktúra.

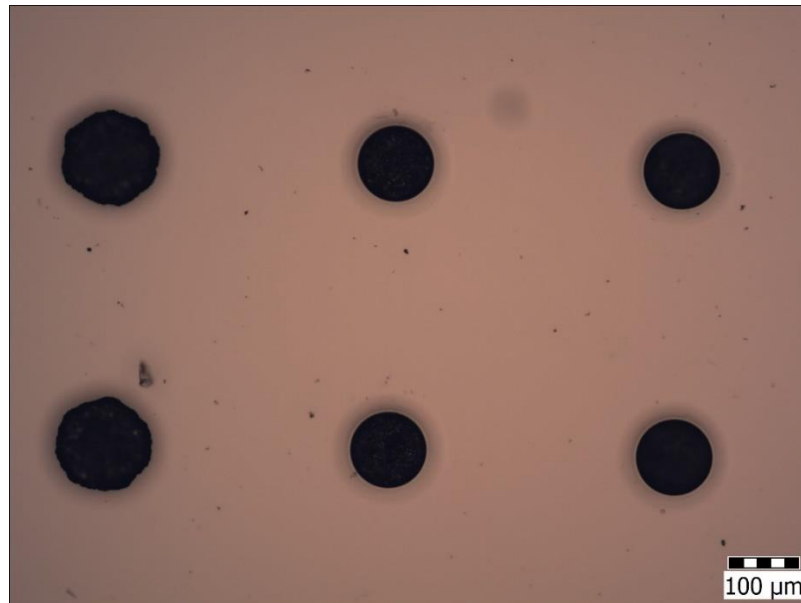
6. Az elkészített prototípusok bemutatása

A teljes flip-chip teszchip gyártási technológiai legfontosabb egysége a flip-chip mikrobumpok kialakítási technológiája. Különösen a tanszéki laboratóriumban történő megvalósítása mikrobump gyártási technológiának, hiszen ez a technológia nem állt rendelkezésre. A tanszéken kialakítható mikrobumpok kikísérletezése és kialakítása saját kutatási munkám volt. A korábbi fejezetben leírt rézoszlop kialakítási technológia alapján több kísérletet is elvégeztem különböző magasságú Cu oszlopok kialakítására a tanszéki laboratóriumban. A kísérletek során tapasztalt hibajelenségeket és megoldásokat szeretném a következő részben bemutatni.

A felmerülő hibajelenségek

Ebben a fejezetrészben a réz oszlopok kialakítása közben felmerülő hibákat és hibajelenségeket szeretném bemutatni. Az első galvanizálási kísérlet során az első kiküszöbölésre váró probléma már jelentkezett is. A galvanizálás eredményeként csak az oszlopok egy részén történt meg a galvanizálás, több oszlop helyén nem kezdődött meg a galvanizálás, mintha a mintázat nem lett volna megfelelő. A problémát az jelentette, hogy a szeletet a galvanizálás előtt, ha szárazon tároltuk, majd ezután helyeztük a befogószerkezetbe és kezdtük meg a galvanizálást, akkor már a galván oldat nem tudta nedvesíteni megfelelően a felületet és a mikro-oszlopok helyén lévő lyukakban levegő buborékok maradtak, amik ezzel maszkolták a szeletet. A jelenség a magasabb mikro-oszlopok esetén fordul leginkább elő, a mechanizmusát értve ez logikusan adódik. Ennek a problémának a megoldása hosszú távon a galván oldatban olyan felület aktív adalékanyag hozzá adása, ami segíti a felület nedvesítését (pl. Nátrium Lauril Szulfát). A probléma megoldására voltak próbálkozások ultrahangos rezegtetéssel, plazmatisztítással is. Azonban a legjobb megoldás az volt, ha nedves környezetben tároltuk a szeleteket, így a galvanizálás előtt még mindig jól nedvesíthető volt a szelet felszíne és képes volt a mikro lyukakba befolyjni a galván oldat és megkezdődni rendesen a galvanizálás. A problémát mutató 6.1. ábrán jól látható, hogy azokon a területeken, ahol nedvesíteni tudta a felületet a galván oldat megindult a galvanizálás és végig is ment, azonban mivel a szelet felszínén több helyen ez nem történt meg jóval kisebb felületen történt a galvanizálás. A kisebb felületből adódóan pedig nem a tervezett $25 \frac{mA}{cm^2}$ áramsűrűséggel történt a galvanizálás, aminek eredményeképp az elkészült réz oszlopok minősége

romlott, illetve a gyorsabb galvanizálási sebesség miatt voltak olyan kísérleti eredmények, ahol megkezdődött az oldalirányú növekedés is és az oszlopok helyén az úgy nevezett gomba forma „mushroom-shape” állt elő.

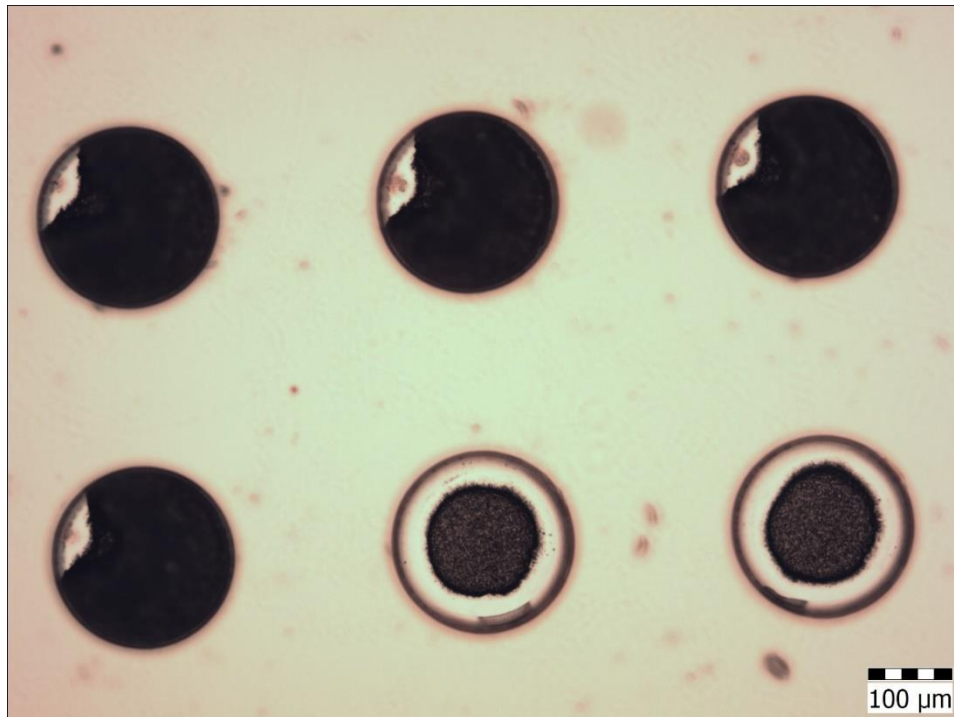


6.1. ábra: A túlnövés jelensége „mushroom shape”, a bal oldali oszlopok esetén megkezdődött a horizontális növekedés is

Összehasonlítás érdekében látható, a középső és jobb oldalon lévő oszlopok esetén a várt eredmény. A levegő buborék maszkolásából történő kisebb galvanizálási felület eredménye a hibajelenség. A nedvesítési problémára megoldásként a nedves tárolás tűnt a leghatékonyabb és legegyszerűbb módszernek, ennek használatával elkészítettem egy sikeres, hibátlan 50 μm magas Cu pillar prototípust. Ennek a struktúrának a kiértékelése később olvasható.

Az első sikeres 50 μm magas prototípus elkészítése után próbálkoztam magasabb minta elkészítésével is, hiszen a használt AZ 125nXT fotoreziszt kifejezett előnye, hogy akár vastagabb réteget is lehetséges készíteni. A 100 μm és ennél magasabb réz oszlopok galvanizálása esetén újabb probléma merült fel, inhomogén lett a galvanizálás eredménye. Miután sikerült a kívánt 100 μm vastag lakk réteget elkészíteni a már korábban használt és az 50 μm -es oszlopoknál megfelelően működő galvanizálási paraméterekkel kezdődött meg a galvanizálás. Természetesen mivel kétszer olyan magas oszlopok galvanizálása történt ezért kétszer annyi ideig tarott a folyamat. Azonban a folyamat végeztével és az eredmények vizsgálatánál újabb probléma került elő. A réz oszlopok galvanizálása nem sikerült a szelet teljes felületén megfelelően. Adott helyeken a mintázatnak megfelelő lyukaknak csak egy részében kezdett el a leválasztódás így nem

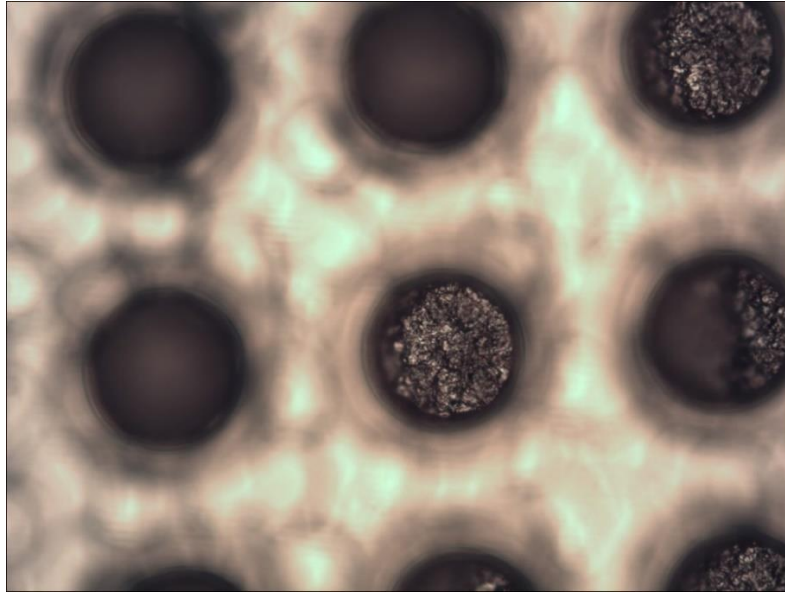
megfelelő Cu pillar jött létre. A problémát egy anyagcsere probléma okozta, a mélyebb 100 μm -es lyukakban a galván oldat nem tudott rendesen cserélődni, így bizonyos részeken nem sikerült a galvanizálás, esetleg félbe maradt.



6.2. ábra: Az anyagcsere hiba jelensége mikroszkópos felvételen

Jól látható a 6.2. ábrán, hogy bizonyos helyeken nem tudott elkezdődni a leválasztódás, ehhez hasonló képet kapunk a nedvesítési hiba jelenség kiértékelésekor is. A probléma megoldására a galván oldat keverése vagy folytatása jelentette, ezzel előidézve egy folyamatos anyagcserét.

A tisztatéri laboratóriumban található egyik főzőedénybe terv szerint elhelyezzük a tömbi réz forrást és a szeletünket a tű befogó segítségével bele tartjuk, illetve a főzőpohár alján hagyunk annyi helyet, hogy ott egy keverőbabát el lehessen helyezni. Ekkor a keverőbabát egy mágneses keverésre is alkalmas precíziós hotplate segítségével forgatni tudjuk melegítés nélkül. Ekkor már a korábbinál jobb eredményt kaptam, azonban továbbra is foltokban hibás a leválasztódás és nem megfelelő oszlop készült. Ennek a kísérletnek az eredménye látható a 6.3. ábrán.

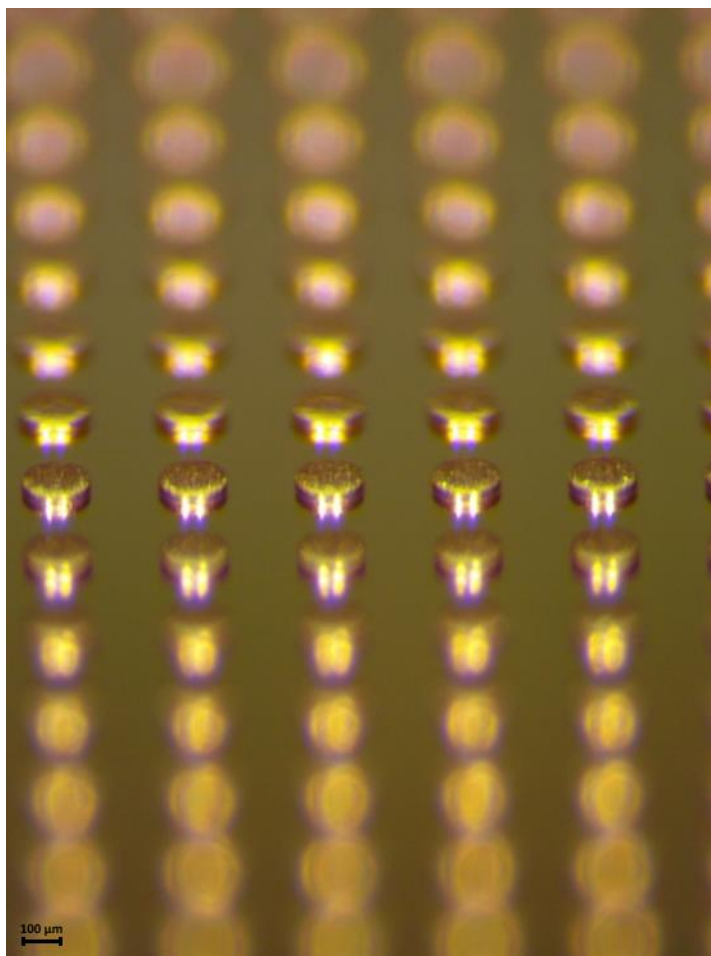


6.3. ábra: Az anyagcsere hibajelenség a galván oldat keverése esetén

A képen megfigyelhető, hogy a bal oldali oszlopok esetén megfelelően történt a galvanizálás, azonban környékükön már nem, a jobb oldali oszlop esetén látható, hogy csak az oszlop felében kezdődött meg a leválasztódás. A mechanizmus után kutatva azt találtam, hogy vastag fotoreziszt lakkok esetén a szeletre felvitt mintázatban található oldószerek térfogat százalékos mennyisége jóval több mint vékony fotoreziszt lakkok esetén. Ezek az oldószerek a galvanizálás során kiválnak és módosítják a leválasztódást és a galvanizálási sebességet is, emiatt kaptam a fent látható galvanizálási eredményeket. Ennek a problémának a megoldására a fotoreziszt réteg kialakításakor a megvilágítási lépés, illetve az azt megelőző rövid hőkezelési lépést („soft bake”) kellett finom hangolni a kívánt 100 μm magas réz oszlopok galvanizálásához.

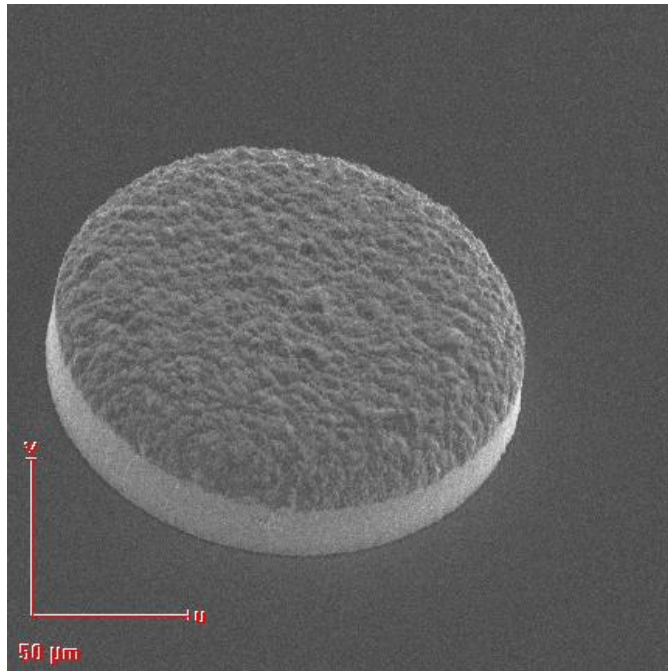
Az elkészített végleges struktúrák kiértékelése

Ebben a fejezet részben a korábban felsorolt összes hiba jelenség kiküszöbölése után elkészített sikeres és végleges réz oszlop struktúrákat szeretném bemutatni és értékelni.



6.4. ábra: Mikroszkópos felvétel 50 μm magas réz oszlookról döntött szögben

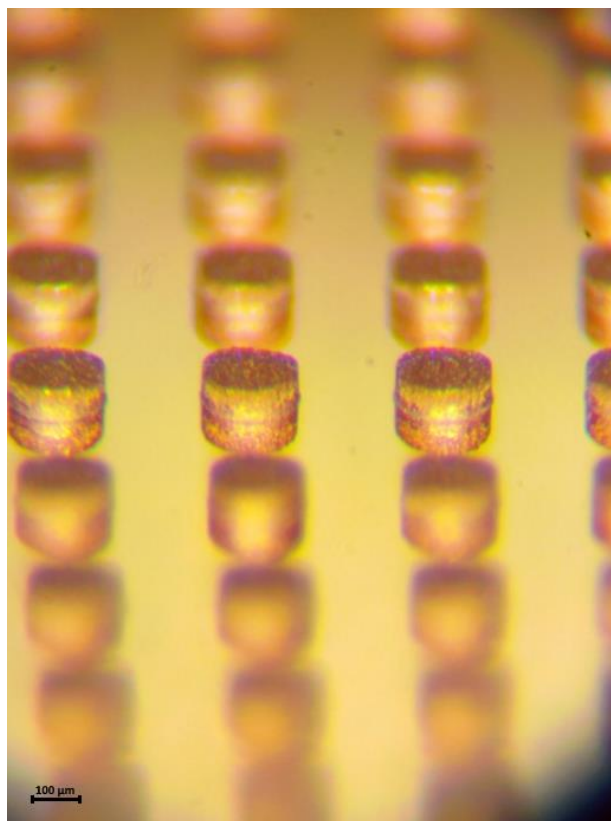
A 6.4. ábrán jól látható, hogy szép homogén és határozottan egyenes oldalfalú réz oszlopokat sikerült galvanizálni. Kijelenthető, hogy a galvanizált réz jól tapad a felülethez, és nem porózus (lyukacsos). A 6.5. ábrán pásztázó elektronmikroszkóppal (SEM) készített felvételen jól megfigyelhető a szemcseméret és az oszlop oldalfalának meredeksége. A később bemutatott prototípusok esetén is hasonló jó minőségű oszlopokat sikerült elkészíteni. Az oszlopok magasságát mikroszkóp segítségével, illetve szelet vastagságmérővel is megmértem, mindkét módszerrel azonos magasságokat mértem (50,85, illetve 100 μm).



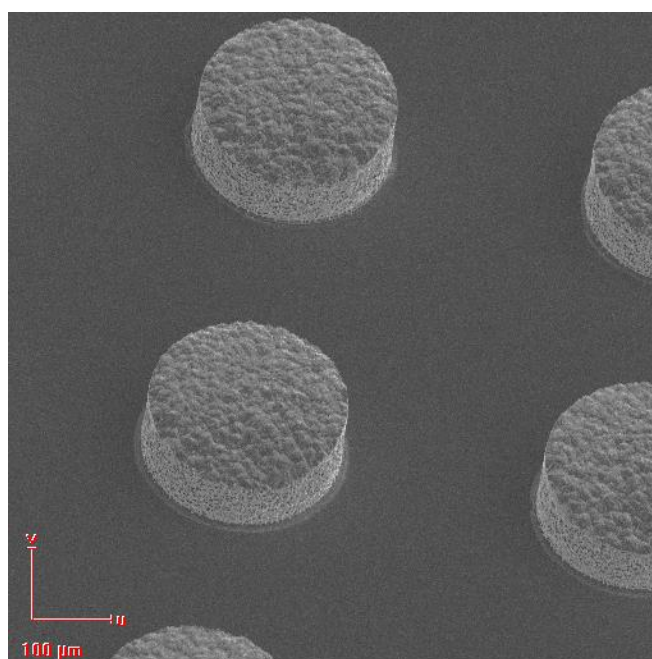
6.5. ábra: Pásztázó elektronmikroszkópos felvétel az 50 μm magas réz oszlopról

Ezt követően a korábbi fejezet részben felsorolt hibák kiküszöbölése után tehát a megfelelő hőkezelési és levilágítási idővel elkészítettem kettő 100 μm magas réz oszlop prototípust is.

A 6.6. és 6.7. ábrán látható az első megfelelően optimalizált technológiai paraméterekkel elvégzett kísérlet eredménye. Terv szerint 100 μm magas réz oszlopok elkészítése volt a cél, azonban a galvanizáció idejét nem tartottam be pontosan, korábban lett megállítva a galvanizáció, így csupán 85 μm magas réz oszlopokat tudtam készíteni az 200 μm átmérőjű 50x50 oszlop mátrix mintázattal.



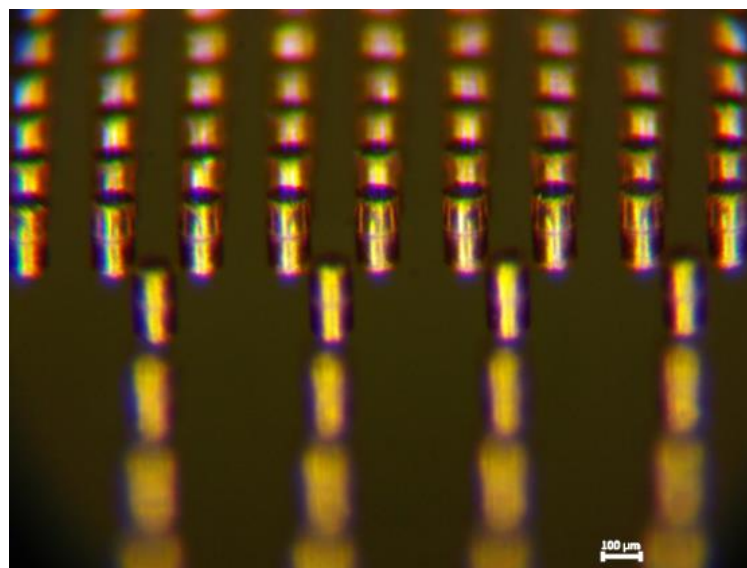
6.6. ábra: Mikroszkópos felvétel a 85 μm magas réz oszlopkról döntött szögben



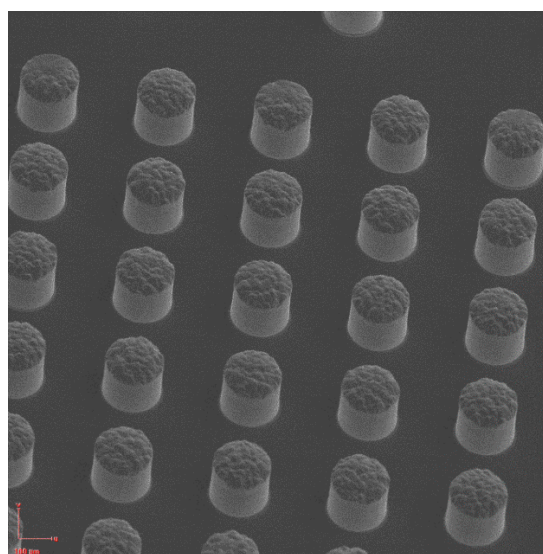
6.7. ábra: Pásztázó elektronmikroszkópos felvétel a 85 μm magas réz oszlopkról döntött szögben

A készített felvételeken jól látható, hogy valóban nagyon kicsi a szemcse méret és nem porózus a réz réteg. Ezek mellett kijelenthető, hogy ebben az esetben is a réz megfelelően tapad a felszínhez. A következő prototípus elkészítése során céлом volt a kisebb átmérőjű és valóban 100 μm magas réz oszlopok elkészítése, így a technológiai

paramétereknek nem változtatva, elegendő ideig galvanizáltam a következő mintát. Ennek a kísérletnek az eredménye a 6.8 és a 6.9. ábrán látható. A felvételeken jól látható, hogy ezt a prototípust a kisebb átmérőjű oszlopokat tartalmazó mintázattal alakítottam ki. Az elkészített oszlopok már valóban 100 μm magasak voltak, ezt a mikroszkóppal és vastagság mérővel is ellenőriztem. A 100 μm átmérő és 100 μm magasságnak köszönhetően jóval magasabbnak érezhető ez a prototípus, mint a korábbi, amellet, hogy csupán 15 μm magasság különbség van köztük. Ezentúl kijelenthető egyértelműen, hogy ebben az esetben is a réz megfelelően tapad a felszínhez és az leválasztott réz kis szemcséjű nem porózus.



6.8. ábra: Mikroszkópos felvétel a 100 μm magas réz oszlookról döntött szögben



6.9. ábra: Pásztázó elektronmikroszkópos felvétel a 100 μm magas réz oszlookról döntött szögben

7. Összefoglalás, későbbi kutatási célok

A dolgozat során elsőnek bemutattam a flip-chip technológiát és azt felépítő struktúrákat előnyeik és hátrányaik szempontjából, majd a teszchipen található tesztábrák tervezési irányelveit ismertettem. Megterveztem a teljes teszchip layout/maszktervét, ami alapján elkészíthető a chip. Ezt követően bemutatom a teljes technológiai legfontosabb egységének a flip-chip mikrobump kialakítás technológiájának saját kutatásommal elért eredményeit.

A kutatás további célja, a már elkészített tesztábrákat tartalmazó chipet, mikrobumpokkal, flip-chip technológia segítségével egy tokozás alaprétégére (package substrate) illesztjük, melynek eredményeként elkészülhet a komplett 3D struktúra. Ezt követően a teszchipen található tesztstruktúrák mérését is el lehet végezni, a tisztatéri laboratóriumi gyártás minősítésének céljából. A teljes technológiai lépéssornak a kidolgozása és az ehhez szükséges forrasz sapkák kialakítása a jövőbeli kutatások részét képezik

8. Irodalomjegyzék

- [1] Ho-Ming Tong, Yi-Shao Lai- C.P Wong, New York Springer:Advanced Flip Chip Packaging, 2013
- [2] Direct Connection and Testing of TS and Microbump devices for 3D-IC Integration, FormFactor, Livemore California, July 2013
- [3] David Rodriguez: Electrical testing of a CMOS baseline process, University of California, Berkley August, UCB/ERL M94/63 1994
- [4] A.J. Walton: *Microelectronic Test Structures* Edinburgh Microfabrication Facility Department of Electrical Engineering Kings Buildings University of Edinburgh Edinburgh, EH9 3JL, UK
- [5] K.N Tu, Hsiang-Yao Hsiao, Chih Chen, Transition from flip chip solder joint to 3D IC microbump: Its effect on microstructure anisotropy, Elsevier Microelectronics Reliability Volume 53, Issue 1, January 2013 Pages 2-6
- [6] Rózsás Gábor, Bognár György, Takács Gábor, Plesz Balázs, Koncentrátoros napelemek hűtésére szolgáló hátoldali kontaktusba integrált mikroméretű hűtőcsatornák kialakítási technológiája
- [7] Hajdu Ádám, Retkes Tamás, Weidisch Tamás Endre: Félvezető alapú, 3D tapintásérzékelő MEMS eszköz fejlesztése (TDK dolgozat)
- [8] Hajdu Ádám: Technológiai monitorozó chip továbbfejlesztése, a bemérés feltételeinek megteremtése, alternatív technológiai lépéssorrend kidolgozása (önálló laboratóriumi beszámoló)