

# 2021

Tudományos Diákköri Konferencia dolgozat

## PLL megoldások hardveres implementálása és elemzése



**Tóth Balázs**

Dr. Divényi Dániel

Dr. Raisz Dávid

BME Villamos Energetika Tanszék

MVM Smart Power Laboratórium

2021.10.29.

## TARTALOM

Összefoglaló .....	3
Abstract .....	4
1 Bevezetés .....	5
1.1 A PLL felépítése .....	5
1.2 Matematikai alapok.....	6
1.3 PI szabályozó méretezése.....	6
1.4 Szoftveres szimuláció .....	7
2 Legegyszerűbb PLL kialakítások.....	9
2.1 dqPLL .....	9
2.2 ddsrfPLL .....	9
2.3 $\alpha\beta$ PLL .....	11
2.4 Hibrid PLL.....	12
3 Harmonikus immun PLL-ek.....	14
3.1 Mozgóátlag alapú szűrő .....	14
3.2 MAFSRF és a MAFDDSRFPLL.....	15
3.3 Előszűrt MAFPLL (PMAFPLL).....	16
3.4 Enhanced PMAFPLL Type 1 és 2 .....	18
3.4.1 Type 1 .....	18
3.4.2 Type 2 .....	19
3.5 PI szabályozó méretezése MAF szűrő esetén.....	19
3.5.1 Szűrő a zárt hurokban.....	19
3.5.2 Szűrő a visszacsatolás előtt .....	20
3.6 MSHDCPLL .....	20
3.7 DN $\alpha\beta$ PLL .....	22
4 Hardveres tesztkörnyezet.....	24
4.1 Háromfázisú feszültség emulátor .....	24
4.1.1 State Sequencer .....	24
4.1.2 Harmonics.....	25
4.2 dSpace MicroLabBox .....	25
4.3 Dewetron sokcsatornás hálózati analizátor .....	25
5 Hardveres vizsgálat.....	26
5.1 Frekvenciaválaszok összehasonlítása szimmetrikus feszültségállapot esetén.....	26

---

5.2	Amplitúdóhiba vizsgálata .....	26
5.3	Fázishiba vizsgálata.....	27
5.4	Fázis- és amplitúdóhiba egyidejű fennállásának vizsgálata .....	28
5.5	10% amplitúdójú ötödik felharmonikus torzítás hatásának vizsgálata .....	29
5.6	Zajos feszültség hatásának vizsgálata .....	30
5.7	Eredmények értékelése.....	31
6	Összefoglalás .....	33
	Irodalomjegyzék .....	34
F1	Függelék .....	35
F1.1	PLL-ek Matlab Simulink modelljei .....	35
F1.2	Szoftveres környezetben végzett mérési eredmények .....	38

## ÖSSZEFOGLALÓ

A megújuló energiatermelés elterjedésével jelentősen megnőtt a hálózatra csatlakozó teljesítményelektronikai eszközök száma, ami irányítástechnikai szempontból új kihívások elé állította a villamosenergia-rendszert. A teljesítményátalakítók szabályozásának elengedhetetlen része a folyamatos szinkronizáció: ennek helytelen működése a termelő lekapcsolódásához vezethet, ezzel termelés kiesést idézve elő. Fontos, hogy a szinkronműködés mindig, így hálózati zavarok és csökkent feszültségminőséggel járó állapotok során is megvalósítható legyen, ami az egyszerű fáziszárt hurok (PLL) modellek továbbfejlesztésével érhető el.

Munkám első részében a nemzetközi irodalomban fellelhető PLL algoritmusok közül választottam ki azokat a megoldásokat, melyek lefedik a modern inverteres rendszerekben használt PLL-ek fejlődési irányait<sup>1</sup>. A PLL-eket először szoftveresen modelleztem és vizsgáltam Matlab Simulink környezetben. A dolgozat második részében a Simulink modelleket hardveresen implementáltam a BME-MVM Smart Power Laboratóriumban, dSpace MicroLabBox laboratóriumi tesztkörnyezet alkalmazásával. Így valós idejű méréseket és tesztek végzettem valódi fizikai környezetben. A PLL-ek teszteléséhez háromfázisú hálózat emulátort alkalmaztam. A mérések során a következő zavarójeleket vizsgáltam: feszültségamplitúdó és a fázisszög pillanatszerű megváltozása, felharmonikus torzítás, aszimmetria és fészraj. A zavarok hatására a PLL-ek frekvencia és szöghelyzet kimenetén megjelenő változásokat vizsgáltam, arra keresve a választ, hogy különböző PLL-ek milyen mértékben képesek zavarás mellett gyors és pontos működésre.

A dolgozat célja bemutatni, hogy a különböző PLL struktúrák segítségével mennyiben javítható az inverteres rendszerek szabályozásának működése zavarokkal terhelt hálózati viszonyok esetén és képet alkotni arról, hogy az egyes megvalósítások milyen negatív tulajdonságokkal rendelkeznek. Az eredmények a szinkronműködés biztosítása mellett az inverterek védelmi algoritmusai szempontjából relevánsak.

## ABSTRACT

As renewable energies are extensively utilized, the amount of grid connected power electronics is increasing rapidly, which creates new challenges for the control and stability of the electricity grid. Synchronization plays a fundamental role in the control of the grid-connected power converters: inaccurate synchronization leads to outage and thus to loss of produced energy. It is essential that the synchronization can be performed even during abnormal grid conditions and in situations with decreased voltage quality. This goal can be achieved by improving simple Phase-Locked Loop (PLL) algorithms.

In the first part of the study, I show examples of the PLL algorithms that can be found in the international literature, thereby covering the solutions found in modern power converter systems. First, I built the Simulink models according to the theoretical schemes and analysed the algorithms in Matlab Simulink simulations.

In the second part of my work, I implemented the Simulink models in a hardware environment, using dSpace MicroLabBox. This test system made it possible to conduct real-time measurements in a real physical environment.

For experimental testing of the PLLs, I used a three-phase grid emulator to create grid disturbances, such as voltage sags, sudden phase changes, unbalance, harmonic distortion, and white noise. These disturbances were applied to a symmetric three-phase system. The estimated frequency and phase-angle responses of the PLLs during the grid faults were recorded to evaluate the accuracy and speed of each PLL algorithm.

The purpose of this study is to present the possibilities of increased reliability in the control of power converters during abnormal grid voltages using enhanced PLL-based algorithms. The work also intends to show the drawbacks of each solution – this knowledge is critical for designing the internal control and protection algorithms of the inverters.

## 1 BEVEZETÉS

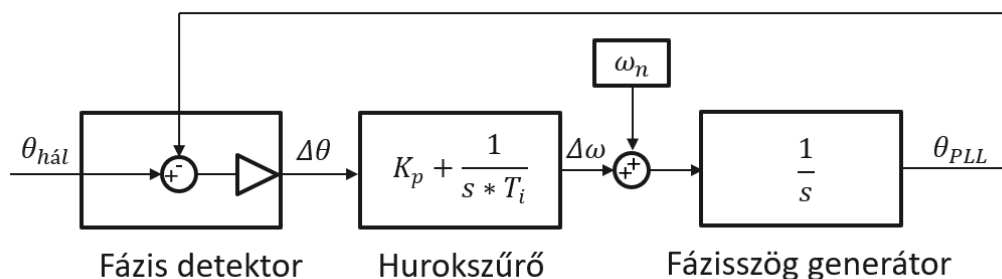
A villamosenergia-hálózaton megjelenő megújuló energiaforrások, mint például a nap- vagy szélenergia, megbízható és stabil integrálásához elengedhetetlen a modern teljesítményátalakítók folyamatos fejlesztése. Ezeknél a termelőknél fontos kérdés a szolgáltatás minősége. A teljesítményátalakítók vezérlésének alapja a hálózati feszültség szöghelyzetének gyors és pontos megtalálása. Ezt a célt szolgálja a fáziszárt hurok, továbbiakban PLL. Fontos, hogy a PLL szimmetrikus hálózat viszonyok mellett és zajos hálózati állapotok esetén is képes legyen pontos működésre. A gyengült feszültségminőségi állapotok a szinkronizáció, így az inverter vezérlésének helytelen működéséhez vezetnek.

A zavartalan működés és a termelés folytonosságának fenntartása mellett az inverteres termelőegységek szabályozása napról napra jobban befolyásolja a villamosenergia-rendszer dinamikáját. A jövőben elkerülhetetlen lesz az inverterek beavatkozása a hálózat üzemirányításába zavaros hálózati állapotok esetén. Felmerülhetnek olyan helyzetek, ahol a rendszer biztonsága érdekében, a termelőegységnek a lehető leggyorsabban le kell kapcsolódnia a hálózatról. Ilyen a szigetüzem, amikor az elosztott termelők a középfeszültségű hálózat kiesése alatt is betáplálnak a hálózatba. A szigetüzem rengeteg problémát tud okozni, ezért detektálása kifejezetten fontos feladat. A detektálásnál beszélhetünk többfajta védelmi elvről [2], melyek között található olyan, ami megköveteli a frekvencia minél gyorsabb és pontosabb mérését. Ez növeli az igényt a legkorszerűbb PLL struktúrák alkalmazására [3].

A dolgozatban háromfázisú PLL-ek kerülnek bemutatásra. Szemben az egyfázisú modellekkel, melyek a jel alapharmonikus feszültségének a szöghelyzetét követik, a háromfázisú modellek a feszültség-rendszer pozitív sorrendű feszültségének szöghelyzetét hívatottak megállapítani. A modern teljesítményátalakítók vezérlése az  $\alpha\beta$ - vagy dq-koordináta-rendszerben van kialakítva és PID szabályozókat tartalmaz (ez főként csak arányos és integráló tagot jelent, a deriváló tag alkalmazása csak indokolt esetben éri meg [4]), ezért célszerű a PLL-t is ennek megfelelően tervezni. Megemlítendő, hogy a szinkronizáció épülhet frekvenciázárt hurokra (FLL) [5] is, ami akkor indokolt, ha a vezérlés a dq-síkon rezonáns szabályozókat tartalmaz.

### 1.1 A PLL felépítése

A PLL felépítése látható az 1. ábrán, elemei a fázisdetektor, a hurokszűrő és a fázisszög-generátor.



1. ábra: az általános PLL blokk diagramja

A fázisdetektorban található konstans a dolgozatban található struktúrákban rendszerint 1. A dolgozatban bemutatott minden PLL esetén a hurokszűrő egy PI szabályozó. A szabályozó kimenetén jelenik meg a  $\Delta\omega$  szögsebesség, amihez hozzáadódik a névleges szögsebesség. A fázisszög-generátor feladata előállítani a szög értékét radiánban, ezt a feladatot egy integrátor látja el. A PLL kimenetén megjelenik a becsült szöghelyzet, ami a fázisdetektorban levonásra kerül a szöghibából.

## 1.2 Matematikai alapok

A szimmetrikus háromfázisú feszültségrendszer fázisai forgóvektorokkal reprezentálhatóak. A teljesítményátalakítók irányításánál kézenfekvő ezt matematikai úton úgy alakítani, hogy könnyebben kezelhető rendszerhez jussunk. A szimmetrikus háromfázisú rendszert a Clarke-transzformáció segítségével fel tudjuk írni, az alábbi módon:

$$\overrightarrow{f(t)} = \frac{2}{3} \left[ e^{j0} f_a(t) + e^{j\frac{2\pi}{3}} f_b(t) + e^{j\frac{4\pi}{3}} f_c(t) \right] \quad (1.1)$$

Ez az átalakítás átvezet az  $\alpha\beta$ -koordinátarendszerbe, ahol most már elegendő két, időben változó vektor, a hálózati feszültség jellemzésére (amennyiben a zérus sorrendű összetevőtől eltekinthetünk):

$$\overrightarrow{f(t)} = f_\alpha(t) + jf_\beta(t) = \overrightarrow{f(t)} * e^{j[\theta_0 + \int \omega(\tau) d\tau]} \quad (1.2)$$

Célunk, hogy olyan mennyiségekkel tudjuk jellemezni a hálózati feszültséget, amelyek ideális esetben DC jellegű, oszcillációtól mentes jelek, mert azokat a PI szabályozó maradó hiba nélkül tudja kezelni. Az  $\alpha\beta$ -síkból a Park transzformáció vezet át a dq-koordinátarendszerbe, amely esetén a koordinátarendszer forog  $\omega$  szögsebességgel, így a benne lévő  $f_d$  és  $f_q$  vektorok DC jelek.

$$f_d + jf_q = (f_\alpha + jf_\beta) * e^{-j\varepsilon(t)} \quad (1.3)$$

A Clarke és Park transzformáció együttesen elvégezhető egyetlen lépésben, így könnyen eljuthatunk az abc feszültségvektoroktól a dq feszültségvektorokhoz:

$$\frac{2}{3} \begin{bmatrix} \cos \varepsilon(t) & \cos \left[ \varepsilon(t) - \frac{2\pi}{3} \right] & \cos \left[ \varepsilon(t) - \frac{4\pi}{3} \right] \\ \sin \varepsilon(t) & \sin \left[ \varepsilon(t) - \frac{2\pi}{3} \right] & \sin \left[ \varepsilon(t) - \frac{4\pi}{3} \right] \end{bmatrix} \quad (1.4)$$

## 1.3 PI szabályozó méretezése

A szabályozó beállítása nagy hatással van a PLL működésére, mert befolyásolja a pontosságot és a válaszidőt is. A  $k_p$  és  $k_i$  paramétereket a PLL linearizált, kisjelű helyettesítőképe alapján számoltam. A zárt kör átviteli függvénye:

$$W_{CL} = \frac{2\xi\omega_n + \omega_n^2}{s^2 + 2\xi\omega_n s + \omega_n^2} = \frac{k_p s + k_i}{s^2 + k_p s + k_i} \quad (1.5)$$

Az átviteli függvény válasza függ  $\xi$  csillapítási tényezőtől és a  $T_{st}$  beállási időtől. Ezeket szabadon, az alkalmazásnak megfelelően lehet a kívánt értékre megválasztani és ezek alapján már megadhatóak a PI szabályozó paraméterei:

$$k_p = \frac{9,2}{T_{st}} \quad (1.6)$$

$$k_i = \frac{21,16}{\xi^2 T_{st}^2} \quad (1.7)$$

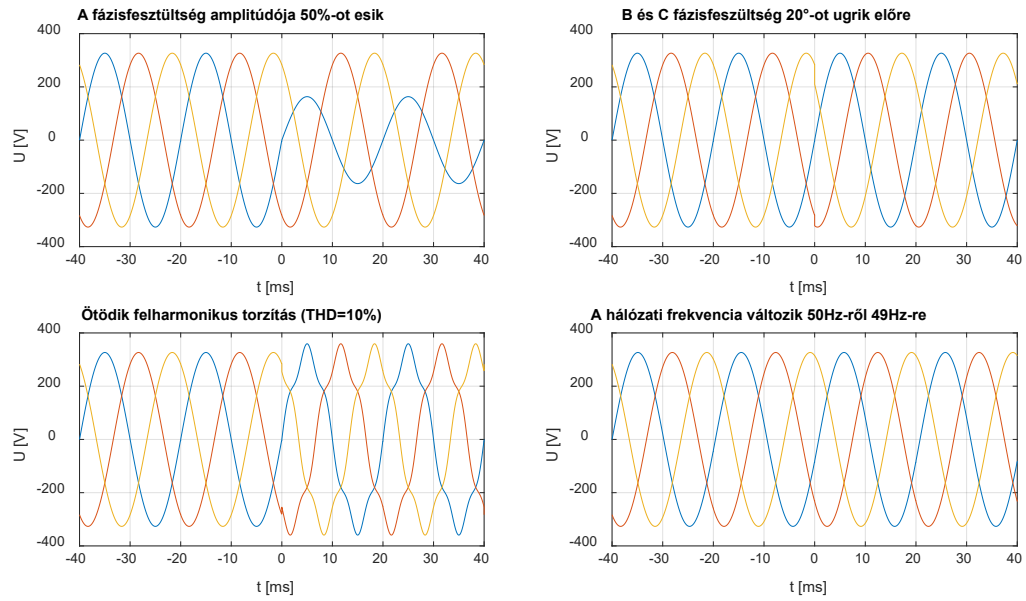
A dolgozatban szereplő PLL-eket  $\xi = \frac{1}{\sqrt{2}}$  és  $T_{st} = 100 \text{ ms}$  értékek alkalmazásával hangoltam.

#### 1.4 Szoftveres szimuláció

Az összes megépített szoftveres modellt diszkrét időben implementáltam,  $T_s = 50 \mu\text{s}$  mintavételi idővel (ezt a hardveres környezetben alkalmazott valós-idejű számítógép időlépcsője indokolja). A PLL-ek tesztelését szoftveres esetben is minden, később ismertetett struktúrára elvégeztem, viszont ennek az eredményeit a dolgozat során csak részleteiben közlöm. Ennek oka, hogy a szoftveres és a hardveres eredmények között említésre méltó kritikus eltérés nem mutatkozott. A szoftveres eredmények előállításához a Simulink SimScape Power Systems toolboxban található Three Phase Programmable Source blokkot használtam. A blokk kifejezetten erősáramú hálózatok forrásának modellezésére lett kialakítva.

A felparaméterezéshez a pozitív sorrendű feszültség amplitúdó, fázis és frekvencia értékét kell megadni. A blokkon belül van lehetőség a jel amplitúdóját, fázisát és frekvenciáját időben változtatni, illetve tetszőleges rendszámú felharmonikus tartalmat hozzáadni az egyik fázishoz. A szoftveres tesztelés során négy különböző vizsgáló jellel teszteltem a PLL-ek működését, ezek láthatóak az 2. ábrán. A feszültségek viszonylagos egységben értendők. Az első esetben az 'A' fázis amplitúdója pillanatszerűen a felére csökken. A második esetben a 'B' és 'C' fázisban történik egy  $20^\circ$ -os fázisugrás. Harmadik esetben mindhárom fázis egy  $\text{THD} = 10\%$ -os felharmonikus feszültséggel van torzítva, amely a fázisoknak megfelelően el van tolva  $\pm 60^\circ$ -kal, így kapjuk az ábrán látható jelalakot. A negyedik esetben a hálózati frekvenciát  $50 \text{ Hz}$ -ről  $49 \text{ Hz}$ -re csökkentjük.





**2. ábra: Vizsgált hálózati zavarok**

## 2 LEGEGYSZERŰBB PLL KIALAKÍTÁSOK

### 2.1 dqPLL

A szimmetrikus háromfázisú rendszert a dq-koordináta-rendszerbe transzformáljuk és az ott keletkező  $V_{dq}$  feszültségvektort két részre bontjuk. A  $V_q$  vektort a PI szabályozó bemenetére adjuk. A  $V_{dq}$  feszültségvektor kifejezése:

$$V_{sd} = \hat{V}_s \cos(\omega_0 t + \theta - \rho) \quad (2.1)$$

$$V_{sq} = \hat{V}_s \sin(\omega_0 t + \theta - \rho) \quad (2.2)$$

$$\frac{d\rho}{dt} = \omega(t) \quad (2.3)$$

$\omega_0$  az a hálózat körfrekvenciája,

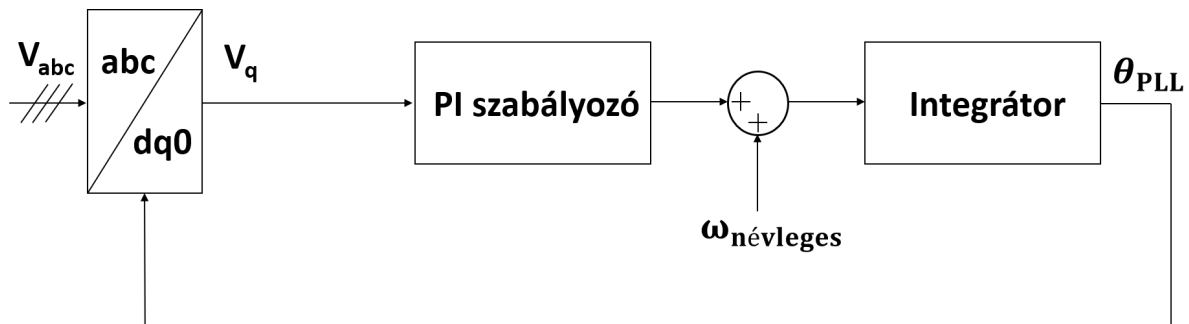
$\hat{V}_s$  a hálózat fázisfeszültségének csúcsértéke,

$\theta$  a hálózat kezdőfázisa,

$\rho$  a PLL kimenetén megjelenő körfrekvencia

Célunk a  $V_q$  szabályozása, mert ez a vektor tartalmaz információt a PLL szögének hibájáról.  $V_q$  értéke akkor nulla, ha a PLL kimenetén megjelenő szöghelyzet megegyezik a hálózati szöghelyzettel. Ezzel ellenkező esetben, amikor a vektor értéke változik, a PI szabályozó feladata annak nullába vezérlése.

A Simulink modell a 3. ábra alapján építettem meg. A PI szabályozót a Simulinkben az átviteli függvényének segítségével definiáltam. A PI szabályozó kimenetéhez adódik hozzá a beállított kívánt hálózati frekvencia, amiből aztán az integrátor képezi a visszacsatolandó szöghelyzetet.



3. ábra: a dqPLL blokkdiagramja

A dqPLL nem képes hálózati hiba esetén lekövetni a hálózati szöget, minden esetben egy kétszeres frekvenciájú szinuszos oszcilláció jelenik meg a kimeneten. Ennek megfelelően beállási gyorsaságról sem lehet beszélni ezeknél az eseteknél. A névleges frekvencia változtatásánál a frekvenciában és a szöghelyzetben is kis mértékű túllövés figyelhető meg.

### 2.2 ddsrfPLL

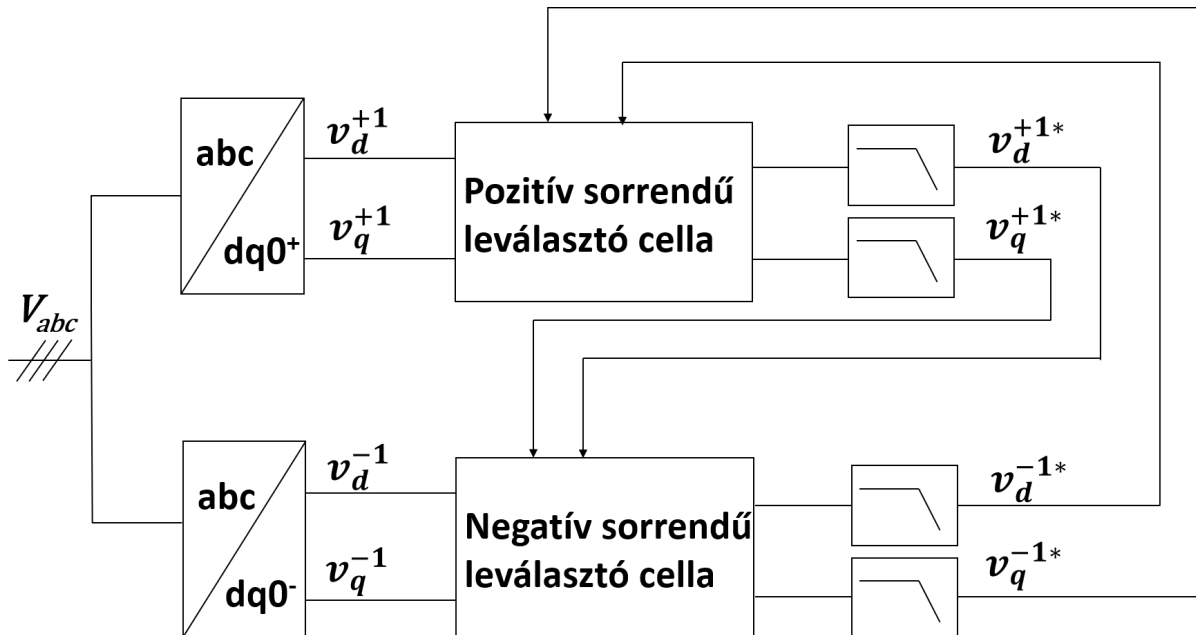
A ddsrfPLL (*Decoupled Double Synchronous Reference Frame PLL*) célja az egyes fázis feszültségek amplitúdójának és fázishelyzetének megváltozásából eredő aszimmetrikus hálózati feszültség viszonyok esetén fellépő helytelen működést megszüntetni. Amennyiben a háromfázisú feszültségrendszer aszimmetrikus, a pozitív és negatív sorrendi összetevők egymásra hatnak. A pozitív sorrendű feszültség egy, a névleges frekvencia kétszeresének megfelelő oszcillációs tagot ad hozzá a

negatív sorrendű taghoz, a negatív sorrendű pedig ennek megfelelően a pozitívhoz. A pozitív sorrendben megjelenő nem kívánatos oszcilláció hatására a dqPLL nem képes követni a hálózati feszültség szögét. Ezt a problémát kompenzálendő, a ddsrfPLL egy olyan alrendszer tartalmaz, ami a két sorrend egymásra gyakorolt hatását hivatott leválasztani. Az alapgondolat az, hogy létrehozunk két dq-koordinátarendszert, egyik a pozitív irányba forog (az óramutató járásával ellentétesen)  $\omega$  szögsebességgel, a másik pedig a negatív irányba (az óramutató járásával megegyezően)  $\omega$  szögsebességgel. Az így kapott rendszerek matematikai leírását mutatják a (2.4)-(2.5) egyenletek [6].

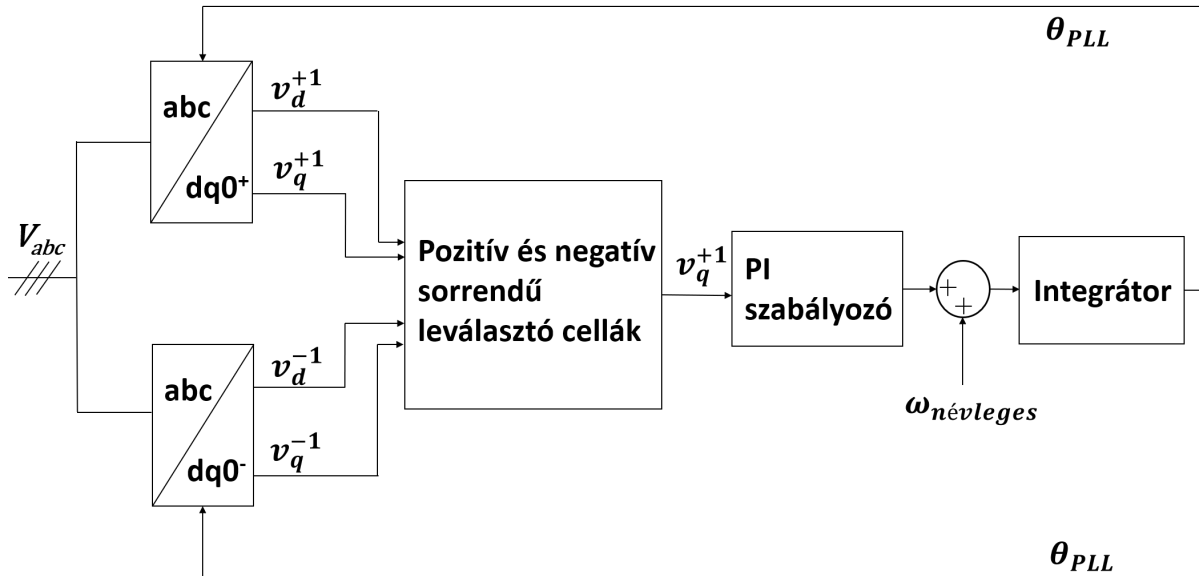
$$\begin{bmatrix} V_{d^{+1}}^* \\ V_{q^{+1}}^* \end{bmatrix} = \begin{bmatrix} V_{d^{+1}} \\ V_{q^{+1}} \end{bmatrix} - \begin{bmatrix} \cos(2\omega t) & \sin(2\omega t) \\ -\sin(2\omega t) & \cos(2\omega t) \end{bmatrix} \begin{bmatrix} V_{d^{-1}}^* \\ V_{q^{-1}}^* \end{bmatrix} \quad (2.4)$$

$$\begin{bmatrix} V_{d^{-1}}^* \\ V_{q^{-1}}^* \end{bmatrix} = \begin{bmatrix} V_{d^{-1}} \\ V_{q^{-1}} \end{bmatrix} - \begin{bmatrix} \cos(2\omega t) & \sin(2\omega t) \\ -\sin(2\omega t) & \cos(2\omega t) \end{bmatrix} \begin{bmatrix} V_{d^{+1}}^* \\ V_{q^{+1}}^* \end{bmatrix} \quad (2.5)$$

A két leválasztó cella kimeneteként megjelenő  $V_{dq}^{+1*}$  feszültségvektorok DC komponense arányos az általa a  $V_{dq}^{-1}$  feszültségvektorokban keltett oszcilláció mértékével és  $V_{dq}^{-1*}$  DC komponense a  $V_{dq}^{+1}$  feszültségvektorokban keltett oszcillációival. A DC jelek előállítását aluláteresztő szűrők végzik, melyek vágási körfrekvenciája  $\omega_c = 2\pi \left( \frac{50}{0,707} \right) \frac{rad}{s}$ . Az így kapott teljes rendszer, amellyel kiegészítjük az egyszerű dqPLL-t, látható a 4. ábrán. A leválasztó cellák valósítják meg a (2.4) és (2.5)-ben ismertetett matematikai függvényeket. Az 5. ábra a teljes PLL struktúrát ábrázolja.



4. ábra: a dqPLL elé beiktatott alrendszer



5. ábra: a ddsrPLL blokkdiagramja

A szimulációs eredmények(38. ábra)alapján elmondható, hogy ez a PLL jól helytáll hálózati hiba fellépése esetén. Itt is a dqPLL algoritmus használjuk, így továbbra is nagy mértékű túllövés lép fel a hiba bekövetkezésekor, de utána lecseng a tranzienst, és beáll a frekvencia.

### 2.3 $\alpha\beta$ PLL

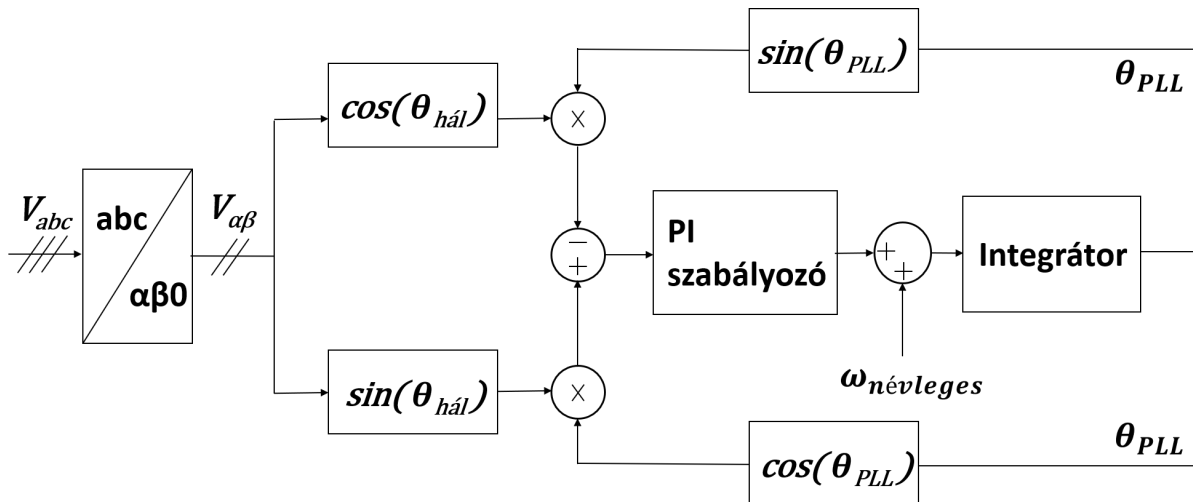
Egy másik megközelítés az  $\alpha\beta$ -síkon megvalósított PLL. A szimmetrikus három fázist a Clarke transzformáció segítségével a stacionárius  $\alpha\beta$ -síkra visszük át, ahol az alábbi trigonometrikus azonosságokat kihasználva épül fel a PLL.

$$\sin(\theta_{hál}) = \frac{V_\alpha}{\sqrt{V_\alpha^2 + V_\beta^2}} \quad (2.6)$$

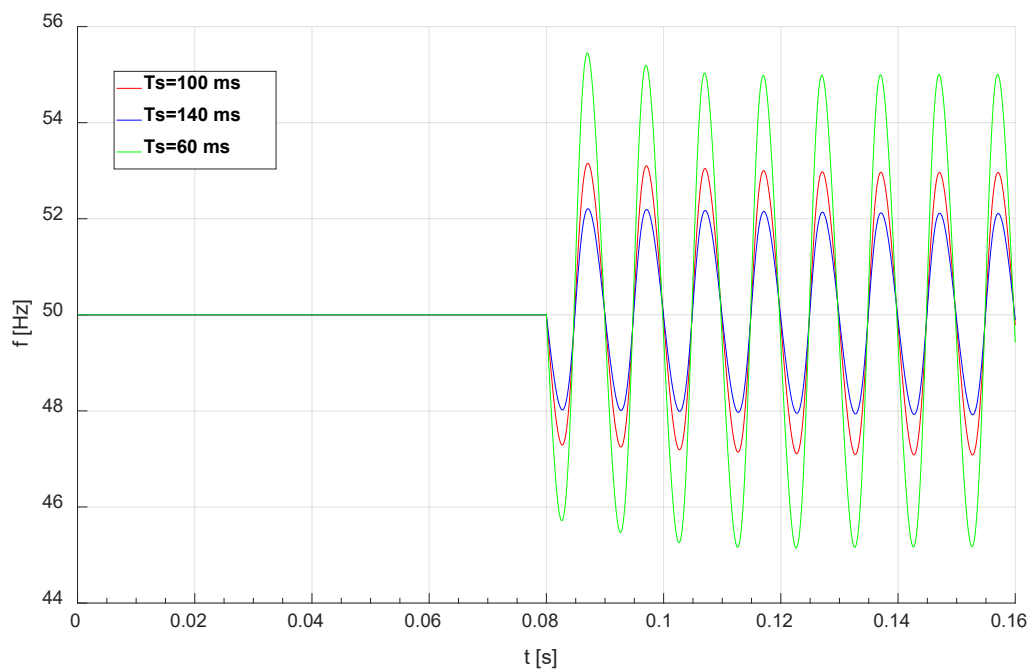
$$\cos(\theta_{hál}) = \frac{V_\beta}{\sqrt{V_\alpha^2 + V_\beta^2}} \quad (2.7)$$

A  $V_\alpha$  és  $V_\beta$  vektorok felhasználásával a (2.6) és (2.7) egyenleteket lehet felírni. A szöghibát, mint a PLL és a hálózat szöge közötti különbséget definiáljuk. Felhasználjuk, hogy  $\sin(\theta_{hiba}) \approx \theta_{hiba}$ , ha a szögműködés értéke kicsi, és így (2.8)-ban található trigonometrikus azonosság segítségével kifejezzük a szöghibát. Az előállított érték a PI szabályozón halad át, majd hozzáadódik a névleges szögsebesség értéke. A kialakítás hátránya, hogy nagy szögeltérés esetén nem képes befogni a hálózati szöget.

$$\theta_{hiba} = \sin(\theta_{hál}) \cos(\theta_{PLL}) - \sin(\theta_{PLL}) \cos(\theta_{hál}) \quad (2.8)$$

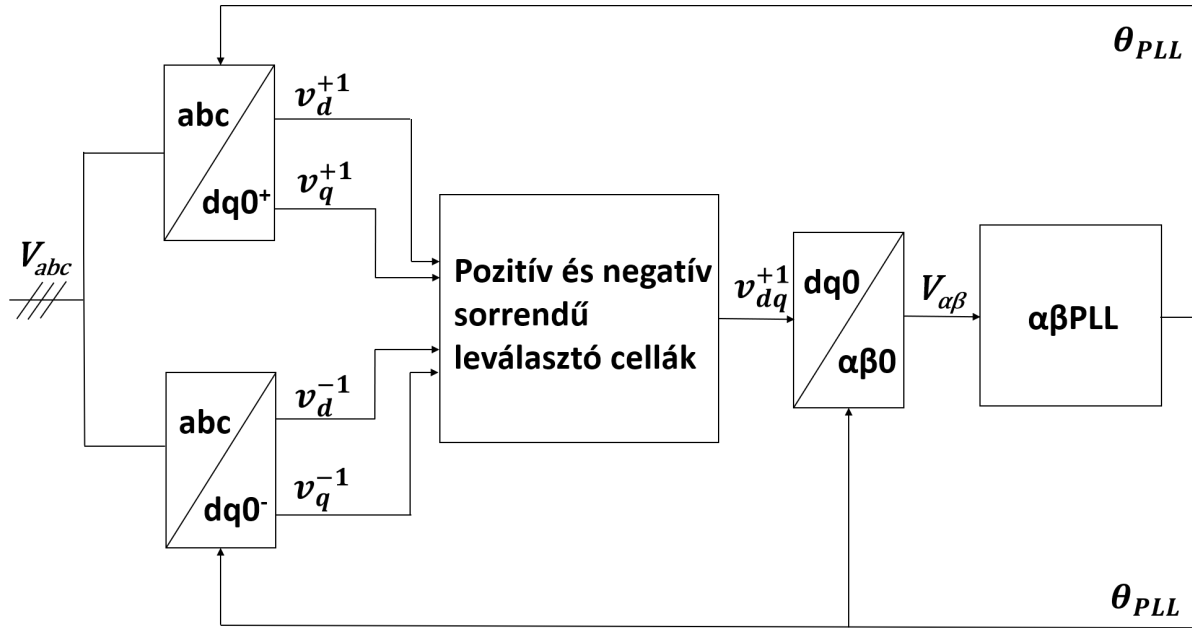
6. ábra: az  $\alpha\beta$ PLL blokkdiagramja

A PLL működése során tapasztalható túllövés befolyásolható a beállási idő ( $T_s$ ) módosításával. A dolgozatban az összehasonlíthatóság kedvéért az összes PLL-ben található PI szabályozó felparaméterezése során 100 ms-os beállási időt használtunk. Ennek növelésével az  $\alpha\beta$ PLL túllövése csökken, ezt hivatott szemléltetni 7. ábra.

7. ábra:  $\alpha\beta$ PLL-ek frekvenciaválasza különböző beállási idő mellett, amplitúdóhiba esetén

## 2.4 Hibrid PLL

A hibrid PLL nem tartalmaz új megoldást: ez a ddsrfPLL-nél látott leválasztócellával kiegészített  $\alpha\beta$ PLL. Így egy olyan megoldáshoz jutunk, amely egyesíti a két struktúra pozitív tulajdonságait. Képes megtalálni a hálózati asszimmetria esetén is helyes hálózati szöget és a hiba pillanatában az  $\alpha\beta$ PLL miatt kisebb túllövés tapasztalható.



8. ábra: a hibrid PLL blokkdiagramja

### 3 HARMONIKUS IMMUN PLL-EK

Az eddigiekben bemutatott PLL-ek tervezésénél nem volt szempont az esetleges felharmonikus okozta hálózati torzítás kompenzálása. A kompenzálás egy módja, ha a PLL-t szűrővel látjuk el a szabályozási körön belül vagy kívül. A fellelhető irodalomban többfajta szűrő alkalmazása megtalálható: végtelen impulzusválaszú szűrők [7], notch (keskenysávú) szűrők [8], rekurzív DFT [9] vagy a mozgóátlag alapú szűrők [10]. Ez a fejezet olyan PLL-ekkel foglalkozik, melyek valamilyen módon tartalmaznak mozgóátlag alapú szűrőt.

#### 3.1 Mozgóátlag alapú szűrő

A mozgóátlag alapú szűrő (továbbiakban MAF) egy egyfázisú szűrő, amely a (3.1) és (3.2) egyenletekkel írható le a folytonos és diszkrét időben:

$$\bar{v}(t) = \frac{1}{T_\omega} \int_{t-T_\omega}^t v(\tau) d\tau \quad (3.1)$$

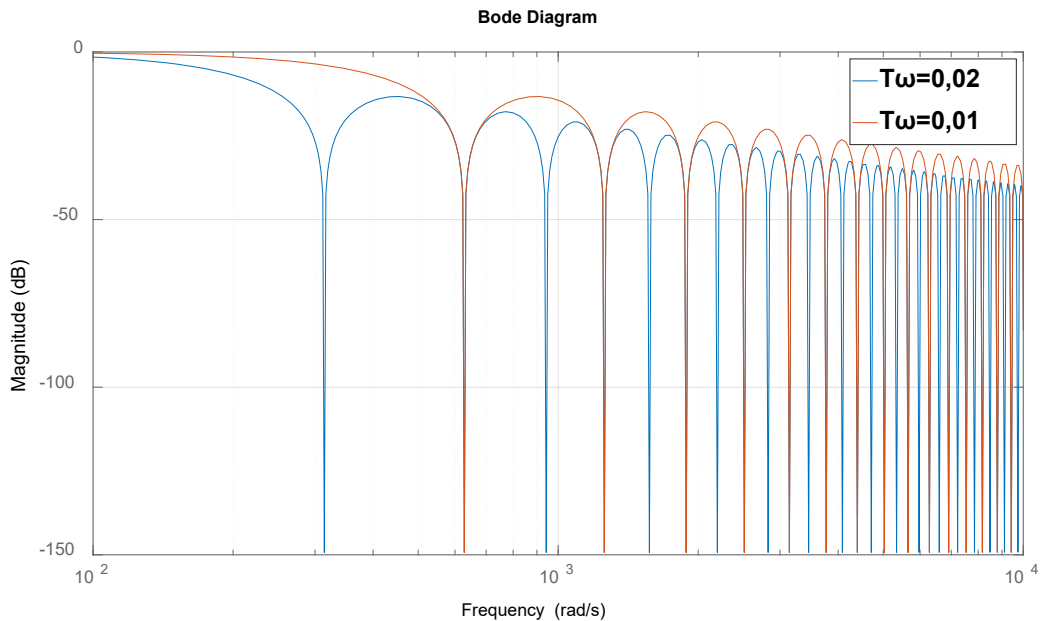
$$\bar{v}(k) = \frac{1}{N} \sum_{n=0}^{N-1} v(k-n) \quad (3.2)$$

$v$	bemenő jel
$\bar{v}$	kimenő jel
$T_\omega$	a szűrő időablaka

Az időablak  $T_\omega = NT_s$  módon írható fel, ahol  $N$  az egy időablak alatti mintavételek száma,  $T_s$  pedig a mintavételi periódusidő. A Simulinkben megépített modelleket diszkrét időben értelmezzük, így most csak a diszkrét időfüggvényt vizsgáljuk. A MAF diszkrét átviteli függvénye megadható az alábbi módon:

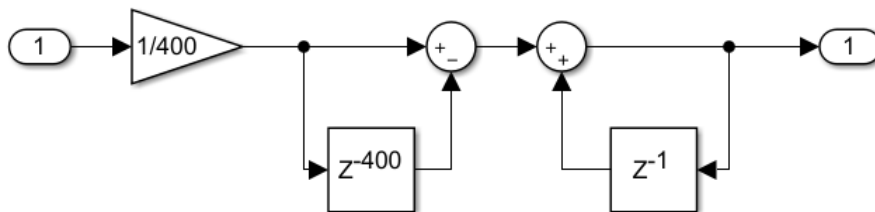
$$G_{MAF}(z) = \frac{\overline{v(z)}}{v(z)} = \frac{1}{N} \sum_{n=0}^{N-1} z^{-n} = \frac{1}{N} \frac{1 - z^{-N}}{1 - z^{-1}} \quad (3.3)$$

A diszkrét átviteli függvény alapján megépített szűrő Simulinkben a 9.ábrán látható. A paraméterezésénél az amplitúdómenetet kell figyelembe venni. A szűrőnek közel nulla az erősítése minden olyan frekvencián, ami  $\frac{1}{T_\omega}$  egész számú többszöröse. Tehát, ha az  $50 \text{ Hz}$  névleges frekvencia felharmonikusaira szeretnék hangolni a szűrőt, akkor  $\frac{1}{T_\omega} = 50$  alapján  $T_\omega = 0,02$  választással kell élnünk. A modelleknél használt mintavételi periódusidő  $T_s = 5 \cdot 10^{-5} \text{ s}$ , ebből adódik az  $N = 400$  érték.



9. ábra: Mozgóátlag alapú szűrő Bode amplitúdókaraktisztikája

A 9. ábrán látható két különböző időablakkal beállított mozgóátlag alapú szűrő amplitúdókaraktisztikája. Az amplitúdókaraktisztika kiválóan mutatja, hogy a megfelelően megválasztott ablakhossz, jelen dolgozatban  $T_\omega = 0,02$ , segítségével elérhető, hogy a szűrőnek nulla erősítése legyen az összes felharmonikus frekvencián, beleértve az 50 Hz-es frekvenciát is. Ez nem okoz gondot, mert az alapharmonikus feszültség frekvenciájának megfelelő szögsebességgel forgó dq-síkon az alapharmonikus feszültségből képzett  $V_{dq}$  vektorpárt DC jelek alkotják.

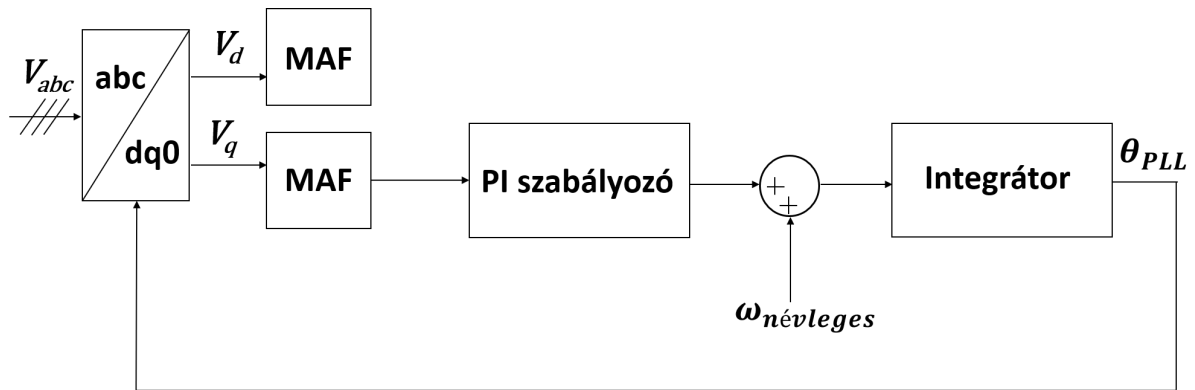


10. ábra: Mozgóátlag szűrő megvalósítása Simulinkben

### 3.2 MAFSRF és a MAFDDSRFPPLL

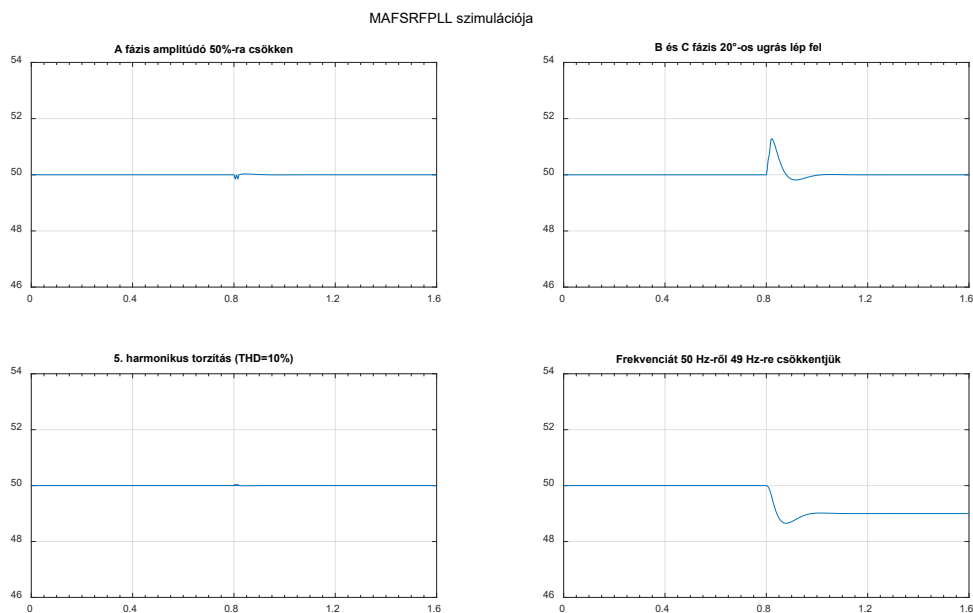
A mozgóátlag alapú szűrőket többféle módon lehet hozzáadni dq-koordináta-rendszerben megvalósított PLL-hez, hogy annak működését javítsa. A MAFSRF az egyszerű dqPLL módosított változata, itt a  $V_{dq}$  feszültségvektorokat vezetjük át a szűrőn, ez látszik az 11. ábrán.





11. ábra: a MAFSRFPLL blokkdiagramja

A szűrő a fázisdetektor és a hurokszűrő között, ezáltal a zárt körben foglal helyet, így befolyásolja a PLL zártkörű modelljét. A zárthurkú átviteli függvény rendszámának növekedésével lassult a PLL átlagos válaszüzeje.



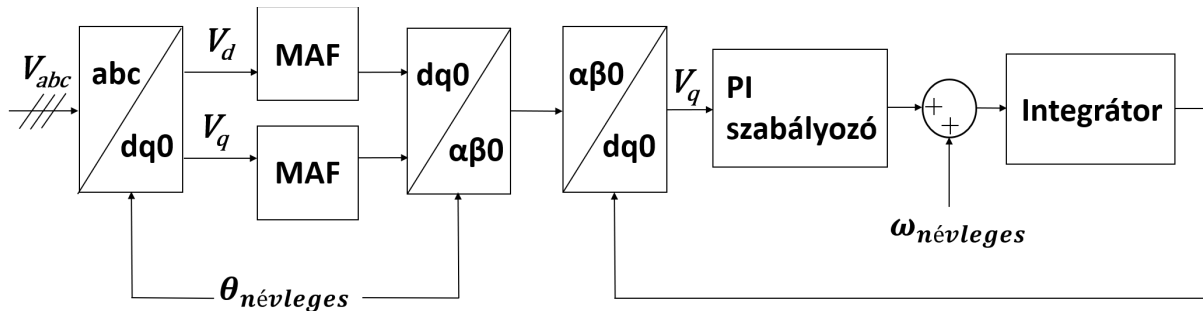
12. ábra: a MAFSRFPLL szoftveres szimulációs eredményei

Az ábra tökéletesen szemlélteti, hogy a felharmonikus torzítás hatását szinte teljes mértékben kiszűri a PLL és a többi zavarhatás esetén is jelentősen csökken a túllövés mértéke a korábban látottakhoz képest. A zárt szabályozási hurokba helyezett szűrő hatását a lengés csillapodásának időtartamában lehet látni, közel háromszorosára nőtt ez az érték az 2. fejezetben látott egyszerűbb PLL struktúrákhoz képest. A lassan lecsengő tranziensek miatt, a rövid ideig fennálló hálózati zavarok is hosszabb lecsengésű zavart okoznak a PLL szög és frekvencia kimenetén.

### 3.3 Előszűrte MAFPLL (PMAFPLL)

Az előző alfejezetben látott lassú működés elfogadhatatlan a modern teljesítményátalakítók vezérlésében. Ezt javítani a dinamikát legnagyobb mértékben befolyásoló tényezővel, a mozgóátlag alapú szűrő megfelelő elhelyezésével lehetséges. A szűrőt a fázisdetektorban található  $\alpha\beta$ -dq átalakítás

előtt helyezzük a rendszerbe, ez látható a 16. ábrán. Ezzel a szabályozó paraméterezése is jelentősen egyszerűsödik. A hálózati feszültségvektorokat dq-koordinátarendszerbe transzformáljuk át, ott áthaladnak a szűrőn, majd visszatranszformálódnak  $\alpha\beta$ -koordinátarendszerbe. Erre azért van szükség, mert így a szűrőn egy olyan vektorpár halad keresztül, amely a névleges hálózati szögsebességgel forog. Ezután újra elvégezzük az átváltást  $\alpha\beta$ -koordinátarendszerről dq-ba, de most a rendszer a PLL kimenetéről visszacsatolt szögsebességgel forog.



13. ábra: a PMAFPPLL blokkdiagramja

A rendszer működése gyorsult (42. ábra), de még így sem éri el az egyszerű modelleknél látott sebességet. Az előszűrés egy másik előnye, hogy a frekvencia változtatásakor is nagyon alacsony túllövés jelentkezik. Amennyiben a hálózat frekvenciája megváltozik, a PMAF kimenetén állandó szöghiba keletkezik. Ennek oka, hogy nem névleges frekvenciák fennállása során a hálózati alapharmonikus feszültség a frekvencia egy komponenseként ( $\Delta\omega = \omega_{hál} - \omega_{névleges}$ ), jelenik meg a szűrő bemenetén. Ennek a frekvenciakomponensek a fázistolása kiszámítható a (3.4) alapján.

$$\angle G_{MAF}(z = e^{j\Delta\omega_g T_s}) = -0,5(T_\omega - T_s)\omega_\Delta = k_\varphi\omega_\Delta \quad (3.4)$$

A fázistolás következtében a PLL az előszűrés során az alapharmonikus feszültség szögét (3.5)-nek megfelelően állapítja meg állandósult állapotban.

$$\theta_1^+ - k_\varphi\Delta\omega_{hál} \quad (3.5)$$

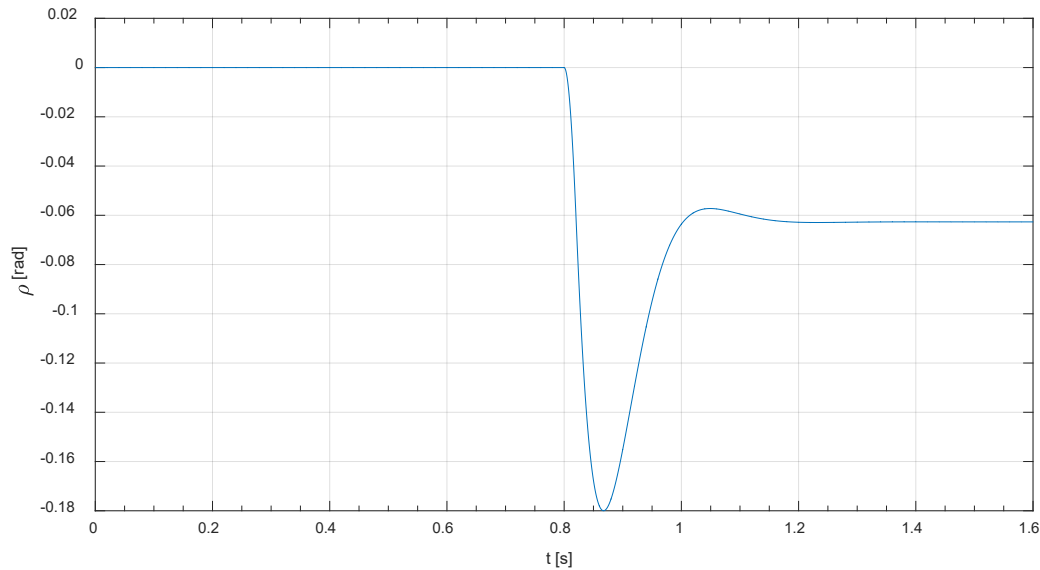
A PI szabályozó bementén megjelenő fázishiba (3.6)-tal közelíthető.

$$(\theta_1^+ - k_\varphi\Delta\omega_{hál}) - \theta_1^+ \quad (3.6)$$

Állandósult állapotban a szöghibát a PI szabályozó nullába vezérli. Ennek tudatában átrendezhető az egyenlet, amiből már látszik a maradandó szöghiba [10].

$$\theta_1^+ = (\theta_1^+ - k_\varphi\Delta\omega_{hál}) \quad (3.7)$$

Az így keletkezett maradandó szöghiba egy szoftveres szimuláció során a 14. ábrán látható



14. ábra: PMAFPLL-nél tapasztalható konstans fázishiba nem névleges frekvencia esetén (t=0.8)s

### 3.4 Enhanced PMAFPLL Type 1 és 2

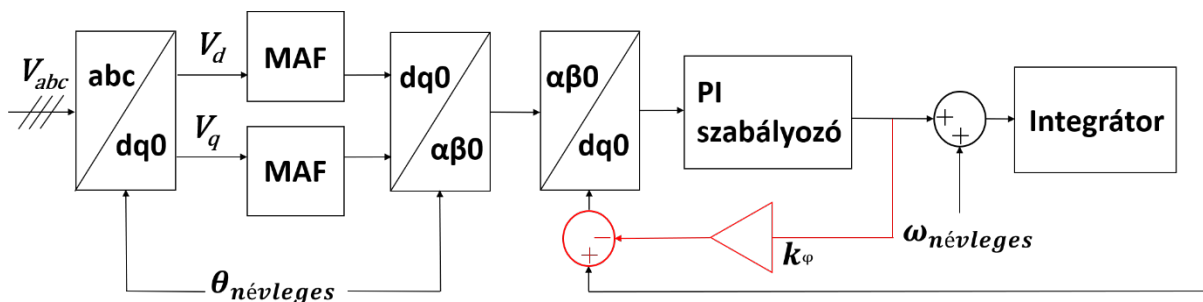
Az előszűrt PLL esetén, amennyiben a hálózati frekvencia nem egyezik meg a névleges frekvenciával, egy konstans fázishiba keletkezik. Ezen tud javítani, ha változtatunk a szűrés előtt és után végzett Park transzformáció szögsebességén egy, a hibával arányos tag segítségével. Ez az *Enhanced* PMAFPLL (EPMAFPLL), amelynek két fajtája kerül bemutatásra.

#### 3.4.1 Type 1

A maradandó szöghibát az okozza, hogy a frekvencia most eltér a névleges értéktől. Ez az eltérés  $\omega_{\Delta} = \omega_{hál} - \omega_{névleges}$ , ami a szűrőn áthaladva okoz fázishibát. Az alábbi képlet segítségével tudjuk számolni, hogy mekkora hiba keletkezik, illetve ennek ismeretében ezt az átalakításnál a hálózati szögsebességből kivonva, korrigálni tudjuk a hibát.

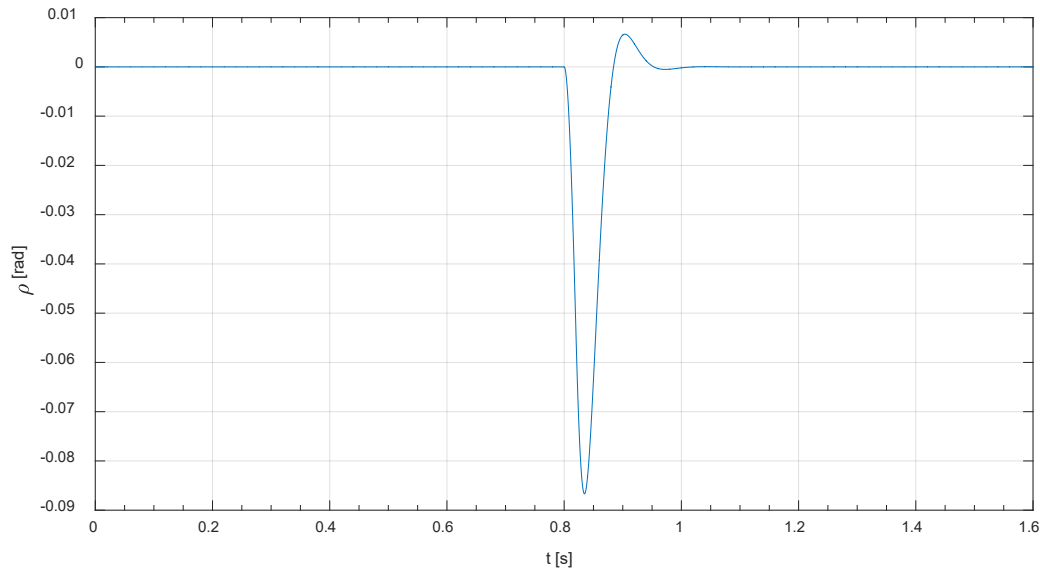
$$\angle G_{MAF}(z = e^{j\Delta\omega_g T_s}) = -0,5(T_{\omega} - T_s)\omega_{\Delta} \quad (3.5)$$

A korábban látott PMAFPLL Simulink modelljét egy *Gain* taggal bővítjük:  $k_{\phi} = 0,5(T_{\omega} - T_s)$ , ahol  $T_{\omega} = NT_s$  és ezzel kompenzáljuk a PLL kimenetén megjelenő szöveget.



15. ábra: EPMAFPLL Type 1 blokkdiagramja

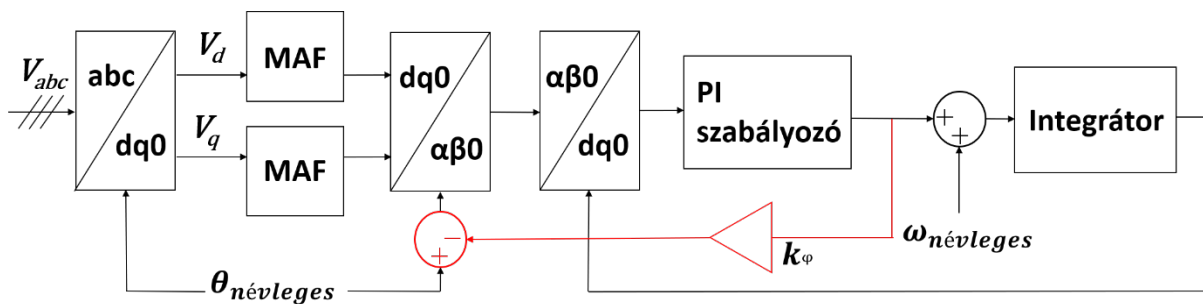
A PMAFPLL-hez képest itt megnőtt a túllövés mértéke a frekvenciaválaszban, minden zavarhatás esetén (43. ábra). Ennek oka, hogy a hiba bekövetkezésének pillanatában a  $V_q$  vektorban fellépő  $\omega_{\Delta}$ -t a  $k_{\phi}$  tag tovább növeli a visszacsatoló ágban, így a hiba pillanatában tovább növeli a kilengést. A maradandó fázishiba mér nem lép fel (16. ábra).



16. ábra: EPMAFPLL-nél tapasztalható fázishiba nem ideális frekvenciára váltásnál ( $t=0.8s$ )

### 3.4.2 Type 2

A Type 1 esetén jelentkező hiba kiküszöbölhető azzal, ha a korrekciós tagot a fázisdetektoron kívülre helyezzük. A EPMAFPLL Type 2 esetén a kompenzálás a szűrő után található transzformációnál történik, ezt szemlélteti a 17. ábra.



17. ábra: EPMAFPLL Type 2 blokkdiagramja

## 3.5 PI szabályozó méretezése MAF szűrő esetén

A szűrő jelenléte befolyásolja a szabályozási kört, így annak a függvényében, hogy a modellen belül hol helyezkedik el a szűrő, módosítani kell a PI szabályozó paramétereit. Ebben a fejezetben a 14ben eddig bemutatott PLL-ek PI hangolásáról lesz szó.

### 3.5.1 Szűrő a zárt hurokban

Amennyiben a szűrő a zárt hurokban helyezkedik el, úgy a zárt hurok átvitele egy harmadrendű függvénnyel lesz jellemezhető. A szabályozó paramétereinek kiszámolására a SOM (*Symmetrical*

*Optimum Method*) módszert alkalmaztam, amely a nyílt hurkú átvitel és a fázistartalék alapján számolja a  $k_p$  és  $k_i$  értékeket. A módszer matematikailag részletesen ismert [11], itt csak összefoglaló jelleggel szerepeltetem.

$$W_{OL} = \frac{\frac{2}{T_\omega} \left( k_p s + \frac{1}{T_i} \right)}{s^2 \left( s + \frac{2}{T_\omega} \right)} \quad (3.6)$$

$$k_p = \frac{2}{b T_\omega} \quad (3.7)$$

$$k_i = \frac{b^3 T_\omega^2}{4} \quad (3.8)$$

A beállítás során  $b$ -t a kívánt fázistartalék (PM) szerint állíthatjuk be:

$$PM = \arctan \left( \frac{b^2 - 1}{2b} \right) \quad (3.9)$$

### 3.5.2 Szűrő a visszacsatolás előtt

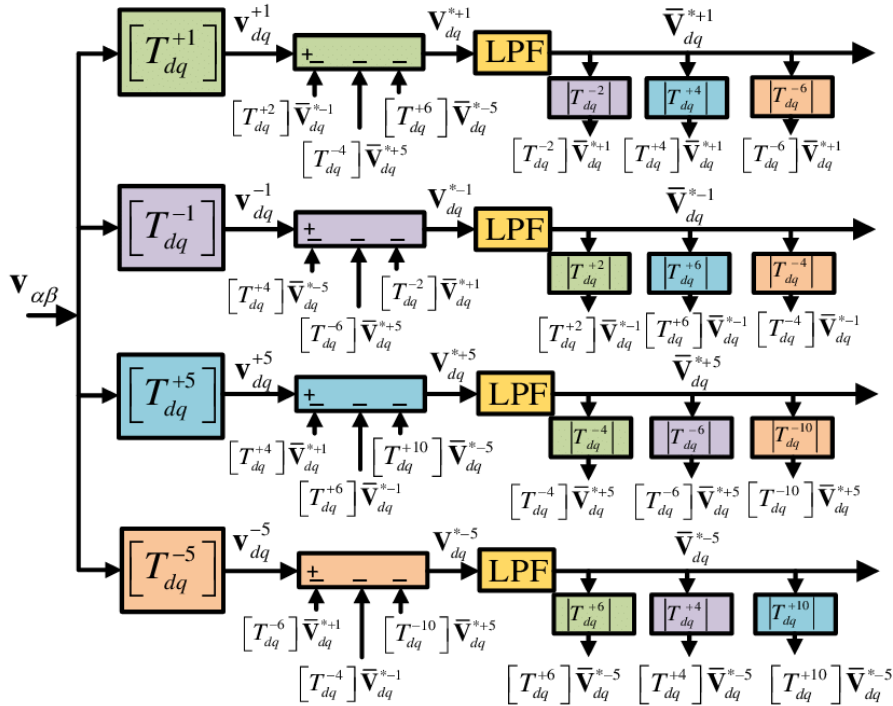
Azokban az esetekben, amikor a szűrőt a visszacsatolás előtti szakaszon helyezzük a PLL-be, az nem játszik szerepet a zárt kör átvitelében, azonban a szabályozó paraméterei változnak a  $k_\varphi$  visszacsatolás hatására. Az új paramétereket az alábbi egyenletek alapján lehet kiszámolni.

$$k_i = \left( \frac{4,6}{\xi T_{st}} \right)^2 \quad (3.10)$$

$$k_p = 2\xi \sqrt{k_i} + k_i k_\varphi \quad (3.11)$$

## 3.6 MSHDCPLL

A *Multi-sequence/harmonic decoupling cell PLL* egy másik fajta megközelítést alkalmaz a harmonikus torzítás kiküszöbölésére. Egy a ddsrfPLL-hez hasonló, de továbbfejlesztett szétválasztó hálózat segítségével történik a pozitív és negatív sorrend hatásának egymásról történő leválasztása és a harmonikus torzítás kiszűrése is.



18. ábra: az MSHDCPLL sematikus felépítése [12]

A működés ismertetésekor egy olyan esetet mutatok be, ami az 5. felharmonikus hatását hivatott kiszűrni. A hálózati feszültségvektoron négyszer kell elvégezni a Park transzformációt, ezzel létrehozva négy dq-koordinátarendszert, amely a megfelelő irányba és szögsebességgel (az első rendű pozitív irányba forgó és az első rendű negatív irányba forgó rendszer  $2\pi 50 \frac{rad}{s}$  szögsebességgel, az ötöd rendű pozitív és negatív irányban forgó rendszer  $2\pi 250 \frac{rad}{s}$  szögsebességgel) forog. Minden így létrejött  $V_{dq}^{\pm n}$  feszültségvektorról egy aluláteresztő szűrő segítségével eltávolítjuk a nagyfrekvenciás komponenseket, majd leválasztjuk rendszerek hatását egymásról. Ennek matematikai leírását mutatja (3.12), egy ág leírását pedig (3.13) szemlélteti. A csillaggal indexelt vektorok jelölik azokat, amelyekről már a többi rendszer hatása le lett választva.

$$\begin{bmatrix} V_{dq}^{*+1} \\ V_{dq}^{*-1} \\ V_{dq}^{*+5} \\ V_{dq}^{*-5} \end{bmatrix} = \begin{bmatrix} V_{dq}^{+1} \\ V_{dq}^{-1} \\ V_{dq}^{+5} \\ V_{dq}^{-1} \end{bmatrix} - \begin{bmatrix} [0] & T_{dq}^{+1-(-1)} & V_{dq}^{+1-(+5)} & V_{dq}^{+1-(-5)} \\ V_{dq}^{-1-(+1)} & [0] & V_{dq}^{-1-(+5)} & V_{dq}^{-1-(-5)} \\ V_{dq}^{+5-(+1)} & V_{dq}^{+5-(-1)} & [0] & V_{dq}^{+5-(-5)} \\ V_{dq}^{-5-(+1)} & V_{dq}^{-5-(-1)} & V_{dq}^{-5-(+5)} & [0] \end{bmatrix} \quad (3.12)$$

$$V_{dq}^{*n} = v_{dq}^n - \sum_{m \neq n} [T_{dq}^{(n-m)}] \bar{V}_{dq}^{*m} \quad (3.13)$$

Ez a megvalósítás rendkívül sok Park transzformációt tartalmaz, ami a számítási komplexitás jelentős növekedését okozza. Matematikai megfontolások mentén lehet ezen a PLL-en javítani, ebből kifolyólag ezt külön nem vizsgáltam.

### 3.7 DN $\alpha\beta$ PLL

A MSHDCP PLL bár kiválóan teljesít többféle hálózati hiba esetén, a működéséhez szükséges számítások jelentősen lelassítják a működését [3]. A DN $\alpha\beta$ PLL (*Decoupling Network  $\alpha\beta$ PLL*) célja hasonló működés elérése, úgy, hogy közben csökkentjük a szükséges Park transzformációk számát.

A (3.13) egyenlet mindkét oldalát  $[T_{dq}^{-n}]$ -el szorozva, azaz  $\alpha\beta$ -síkra visszatranszformálva kapjuk:

$$[T_{dq}^{-n}]V_{dq}^{*-n} = [T_{dq}^{-n}] \left( v_{dq}^n - \sum_{m \neq n} [T_{dq}^{(n-m)}] \bar{V}_{dq}^{*m} \right) \quad (3.84)$$

Az n-SRF síkon elvégzett  $[T_{dq}^{-n}]$  transzformáció:  $v_{\alpha\beta}^{*n} = [T_{dq}^{-n}]V_{dq}^{*n}$ .

$$v_{\alpha\beta}^{*n} = v_{\alpha\beta} - [T_{dq}^{-n}] \sum_{m \neq n} [T_{dq}^{(n-m)}] \bar{V}_{dq}^{*m} \quad (3.15)$$

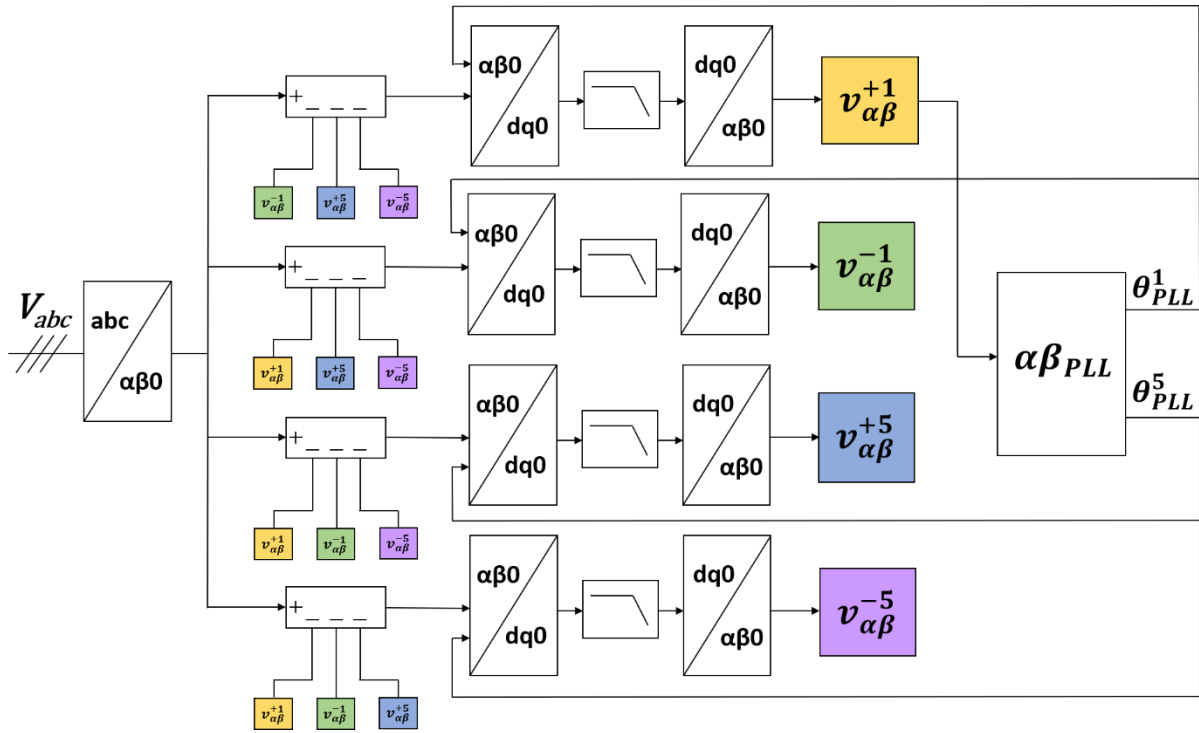
A szűrt jel helyére behelyettesíthetünk  $\bar{V}_{dq}^{*m} = [F(s)]V_{dq}^{*m}$ -et:

$$v_{\alpha\beta}^{*n} = v_{\alpha\beta} - [T_{dq}^{-n}] \sum_{m \neq n} [T_{dq}^{(n-m)}] [F(s)]V_{dq}^{*m} \quad (3.16)$$

A becült, csillaggal jelölt  $V_{dq}^{*m}$  jelet inverz Park-transzformációval visszatranszformálhatjuk az  $\alpha\beta$ -síkra, illetve az összegzés két oldalán található  $[T_{dq}^{-n}]$  és  $[T_{dq}^{n-m}]$  átalakításokat össze lehet vonni:

$$v_{\alpha\beta}^{*n} = v_{\alpha\beta} - \sum_{m \neq n} [T_{dq}^{-m}][F(s)][T_{dq}^m]v_{\alpha\beta}^{*m} \quad (3.17)$$

A (3.17) Simulink implementációját mutatja a 19. ábra. Ebben az esetben is az 5. felharmonikus hatásának kiszűrésére építettem meg a hálózatot. Az alkalmazott aluláteresztő szűrő vágási körfrekvenciája  $\omega_c = 2\pi \left( \frac{50}{0,707} \right) \frac{rad}{s}$ . A PLL alapját a korábban bemutatott  $\alpha\beta$ PLL (1.3) adja.

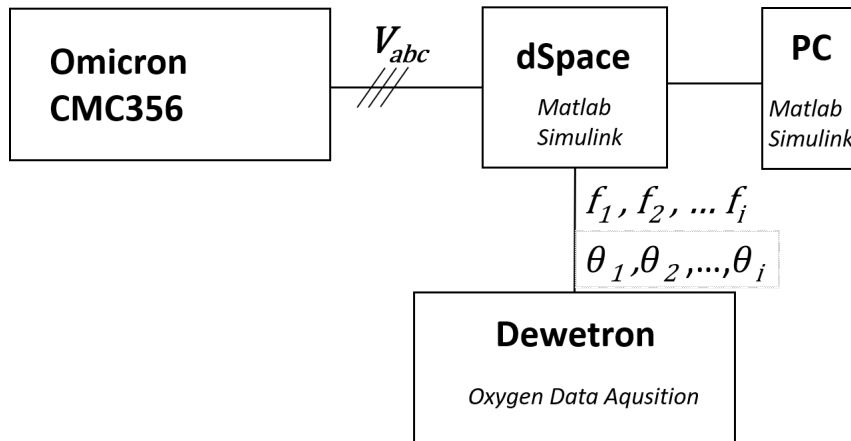


19. ábra DNαβPLL blokkdiagramja az 5. felharmonikus esetére



## 4 HARDVERES TESZTKÖRNYEZET

Az előző fejezetben bemutatott, szoftveres szimulációkkal tesztelt PLL megvalósításokat hardveresen is megvalósítottam, s az eredményeket mérésekkel támasztottam alá. A hardver teszteléshez használt rendszer elrendezése látható a 20. ábrán.



20. ábra: A mérési elrendezés

### 4.1 Háromfázisú feszültség emulátor

A hálózati feszültség ép és zajos állapotainak előállítására egyaránt alkalmas eszköz az Omicron CMC 356, ami rendelkezik 4 darab 300 V-ig terhelhető feszültség kimenettel. A felprogramozása kizárólag szoftver segítségével végezhető: az Omicron Test Universe programcsaládból a State Sequencer és a Harmonics programok felhasználásával alakítottam ki a vizsgáló jeleket.

#### 4.1.1 State Sequencer

A hálózati vizsgáló jelek közül az aszimmetrikus hálózati állapotok és a frekvenciaugrás előállításához a *State Sequencer* programot használtam. A programban tetszőleges számú állapotot lehet egymás után illeszteni, melyek között a hardver teljesítőképességének megfelelően történik a pillanatszerű váltás. A mérésekhez egy-egy ilyen állapot szolgál egy zavaros eset megvalósításaként, melyek előtt mindig elhelyezkedik egy zavarmentes eset, ahonnan a váltás megtörténik.

Name	1			2			
	Kiindulási állapot			Fázishiba!			Átmeneti zavarmentes
V A-N	230,0 V	0,00 °	50,000 Hz	230,0 V	0,00 °	50,000 Hz	230,0 V
V B-N	230,0 V	-120,00 °	50,000 Hz	230,0 V	-100,00 °	50,000 Hz	230,0 V
V C-N	230,0 V	120,00 °	50,000 Hz	230,0 V	140,00 °	50,000 Hz	230,0 V
I A	0,00 A	0,00 °	50,000 Hz	0,00 A	0,00 °	50,000 Hz	0,00 A
I B	0,00 A	-120,00 °	50,000 Hz	0,00 A	-120,00 °	50,000 Hz	0,00 A
I C	0,00 A	120,00 °	50,000 Hz	0,00 A	120,00 °	50,000 Hz	0,00 A
CMC Rel	0 output(s) active			0 output(s) active			0 output(s) active
Trigger	⌚	10,00 s		⌚	10,00 s		⌚

21. ábra: Az Omicron State Sequencer szoftveres felülete

### 4.1.2 Harmonics

A felharmonikusokkal terhelt feszültség előállítására a *Harmonics* program szolgál. Az alapharmonikus feszültségek megadása után tetszőleges rendszámú felharmonikust és köztes harmonikust (olyan harmonikus tartalmat, melynek frekvenciája nem egész számú többszöröse az alapharmonikus frekvenciának) lehet hozzáadni.

## 4.2 dSpace MicroLabBox

A megépített rendszer központja a dSpace kompakt valós idejű számítógép, ami beágyazott rendszerek laboratóriumi tesztelésére lett kifejlesztve. A gép kompatibilis a Matlab Simulink szoftverrel, ez lehetővé teszi, hogy a szoftveres teszteléshez használt Simulink modellek valós fizikai környezetben fussanak. A dSpace rendelkezik saját Simulink könyvtárral, amelynek segítségével hozzáadhatjuk a számítógép analóg be- és kimeneteinek megfelelő blokkokat a modellekhez.

Az Omicron feszültségjeleit közvetetten, feszültségmérő egységek segítségével kapcsoltam a dSpace-re, ami 20 kHz frekvenciával mintavételezi a bemeneteit. Ez megegyezik a diszkrét modellek lépésidőjével.

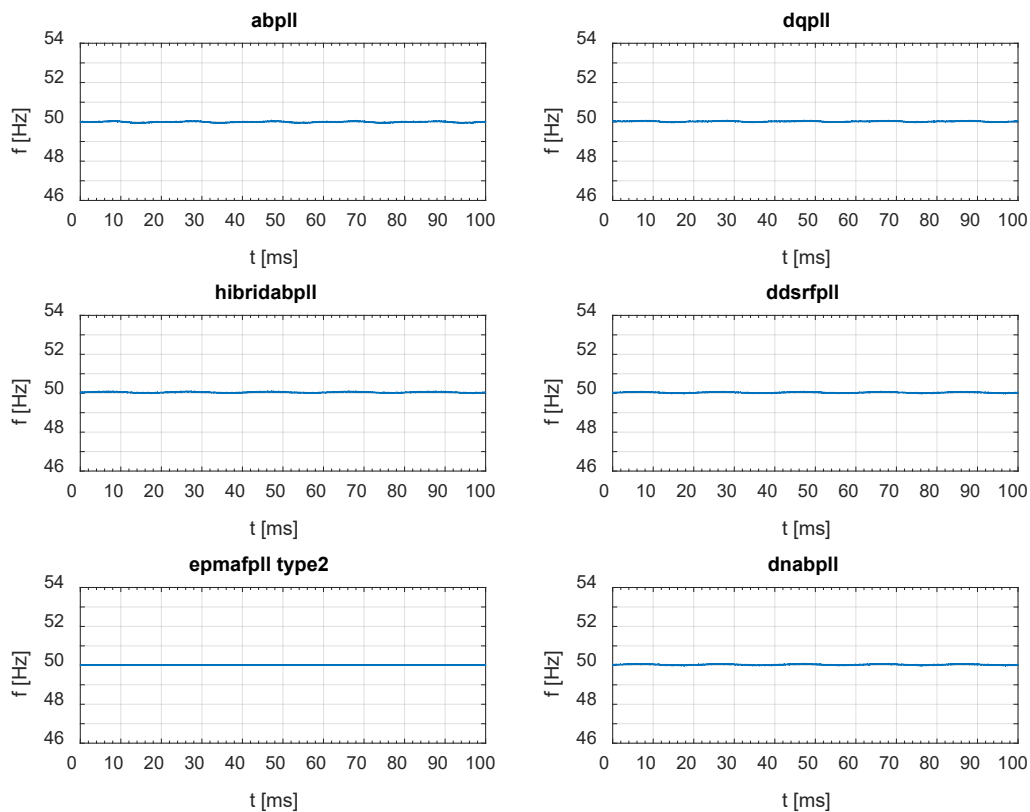
## 4.3 Dewetron sokcsatornás hálózati analizátor

A jelek megjelenítéséhez és kimentéséhez hálózati analizátort használtam. Ez lehetővé tette a nagy pontosságú, akár 2 MHz mintavételi frekvenciájú adatrögzítést. Az eszköz Windows operációs szoftvert használ és több program áll rendelkezésre az adatok kinyerésére. Én az *Oxygen Data Acquisition* szoftvert alkalmaztam, ahol egyedi mérési felületet lehet előállítani szkóp és numerikus mérők segítségével. A program lehetővé tette az adatok közvetlen exportálását több fájlformátumban, köztük a Matlab saját formátumában is. Az eredményeket ezután Matlab Script segítségével ábrázoltam. A Dewetron segítségével lehetőség nyílik a bemeneti jeleket tetszőleges matematikai egyenletekbe helyezni, illetve szűrővel ellátni. Ez utóbbi fontos volt a dSpace kimeneti jeleinek vizsgálatakor, azok zajának csökkentése érdekében. A jelekre szoftveresen helyeztem el egy másodrendű, 5 kHz vágási frekvenciájú aluláteresztő szűrőt.

## 5 HARDVERES VIZSGÁLAT

### 5.1 Frekvenciaválaszok összehasonlítása szimmetrikus feszültségállapot esetén

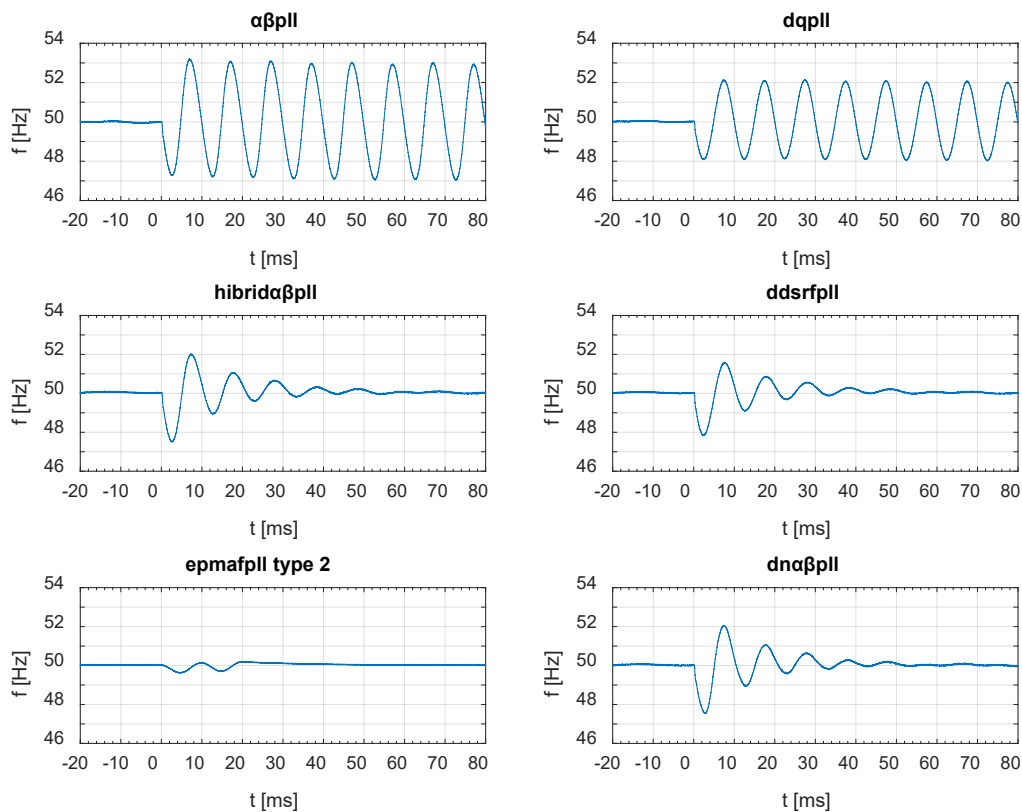
A zavartatott állapotok áttekintése előtt érdemes megnézni a PLL-ek frekvenciaválaszát szimmetrikus üzemállapot során. Látható, hogy a szoftveres esettel ellentétben a fizikai környezet miatt a jelek zajjal terheltek, de ezt szűrve mindegyik PLL mHz-es pontossággal 50Hz körüli értékre állt be.



22. ábra: PLL-ek frekvenciaválasza szimmetrikus hálózati feszültségek esetén

### 5.2 Amplitúdóhiba vizsgálata

A mérés során az egyik fázis feszültségét változtatjuk pillanatszerűen, míg a másik két fázis érintetlen marad. Az így keletkezett aszimmetrikus állapotban vizsgáljuk a PLL-ek kimenetén megjelenő frekvenciaértéket. Az eredmények láthatóak a 23. ábrán.

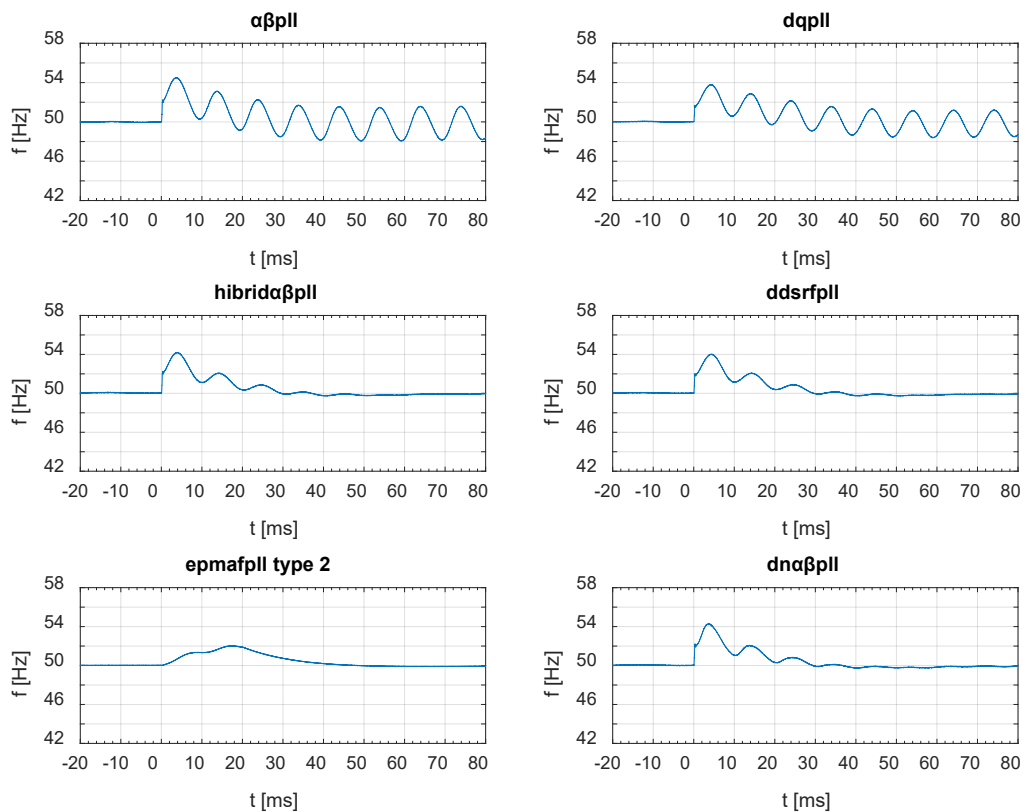


23. ábra Amplitúdóhiba hatásának összehasonlítása

A dq és  $\alpha\beta$  PLL-ek nem tudják követni a hálózati feszültség szöghelyzetét, ezeknek a PLL-eknek a kimenetén nagy amplitúdójú, nem csillapodó lengés jelenik meg. A használt beállási idő (*settling time*) esetén az  $\alpha\beta$ pll-nél nagyobb túllövés figyelhető meg (3 Hz körül), amit az összes  $\alpha\beta$ pll struktúrán alapuló PLL örököl. A többi PLL ezzel szemben képes beállni a helyes frekvenciára. Az epmafPLL-ben található szűrő hatására minimális, pár tized Hz-es túllövés figyelhető meg, amíg ddsrfPLL, hibrida $\alpha\beta$ PLL és a DN $\alpha\beta$ PLL-nél a túllövés mértéke jelentősebb (rendre 1,5 Hz, 2 Hz, illetve 2 Hz).

### 5.3 Fázishiba vizsgálata

Ebben a mérésben két fázis feszültségét léptetjük előre  $20^\circ$ -kal pillanatszerűen (2. ábra). Az előző méréshez hasonlóan itt is aszimmetrikus hálózati állapotba jutunk, amelynek hatására, amennyiben semmilyen ennek kompenzálására szolgáló egység nincs a PLL-ben, a dq-koordináta rendszer d és q komponensében is oszcilláció jelenik meg. Ennek hatása figyelhető meg a dqPLL és  $\alpha\beta$ PLL esetében a frekvenciában. Az oszcilláció alakja megegyezik a fázishiba esetén látottakkal, viszont nagyobb amplitúdójú a hiba. A fázishiba esetén általánosságban elmondható, hogy nagyobb túllövéssel dolgoznak a PLL-ek, emiatt az 22. ábrán az y tengely skálázása változott, a lépésköz kétszer akkora.

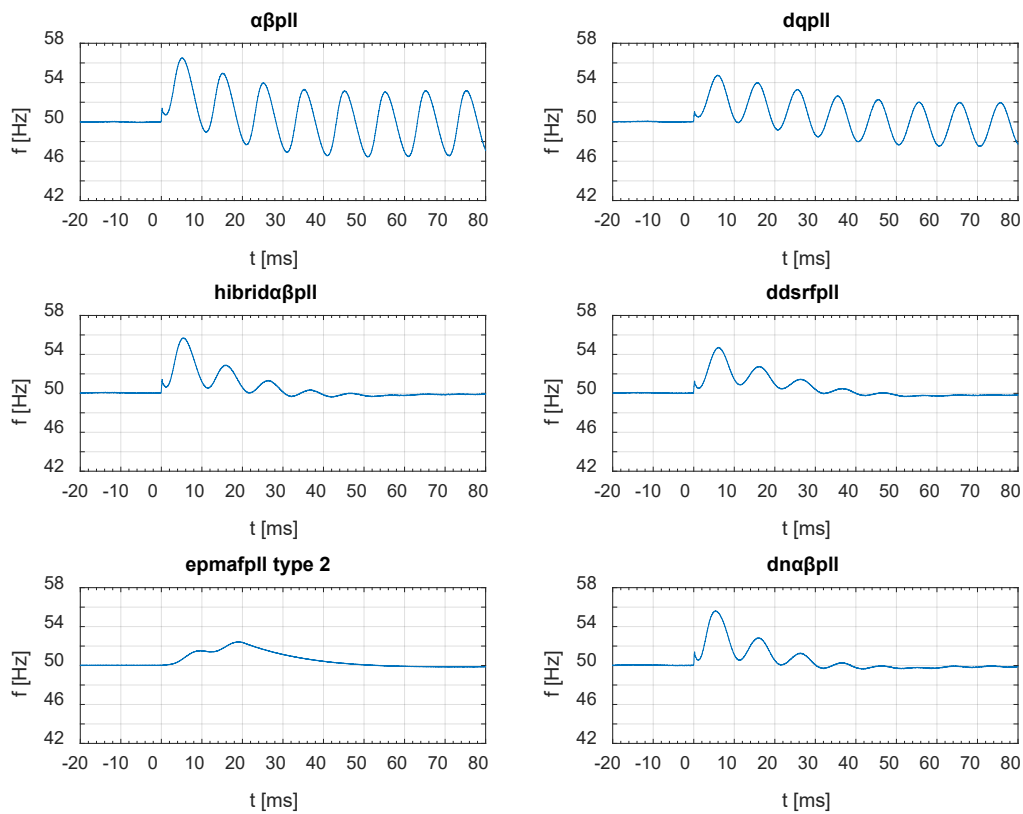


24. ábra: Fázishiba hatásának vizsgálata

A MAF típusú PLL-nél nagyobb túllövés (+0,5 Hz) figyelhető meg a hardveres esetben, mint a szoftveres esetben (35. ábra)

#### 5.4 Fázis- és amplitúdóhiba egyidejű fennállásának vizsgálata

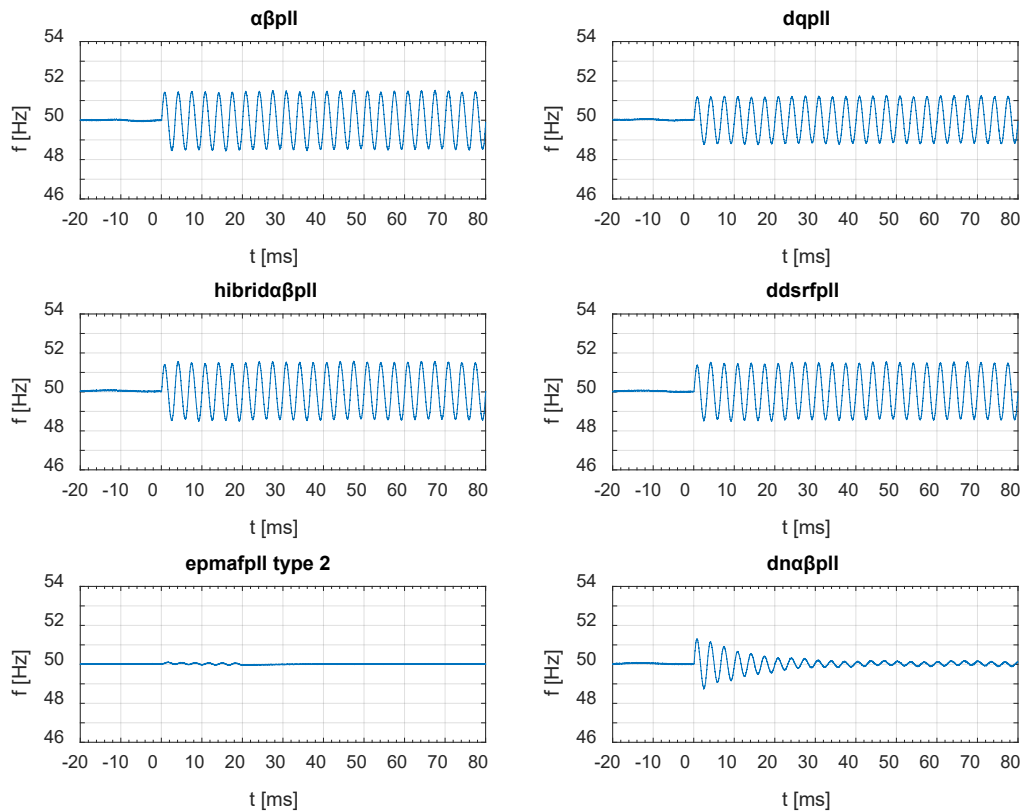
A túllövések és beállási idők összehasonlítása szempontjából érdekes megvizsgálni a frekvencia jelalakokat, amennyiben az előző két hiba egyidőben áll fent. Az egyik fázis feszültsége leesik, és ezzel egyidőben a másik két fázis szög helyzete  $20^\circ$ -ot változik. A túllövés mértéke nagyobb, mint bármelyik korábbi aszimmetrikus eset egyedüli fennállásakor, viszont a beállási idő nem változott. A MAF típusú PLL túllövése nem változott észrevehetően, ennek oka a PLL kiváló működése a feszültség bármely fázisának amplitúdóváltozása okozta aszimmetrikus esetben.



25. ábra: Amplitúdó és fázishiba együttes hatásának vizsgálata

## 5.5 10% amplitúdójú ötödik felharmonikus torzítás hatásának vizsgálata

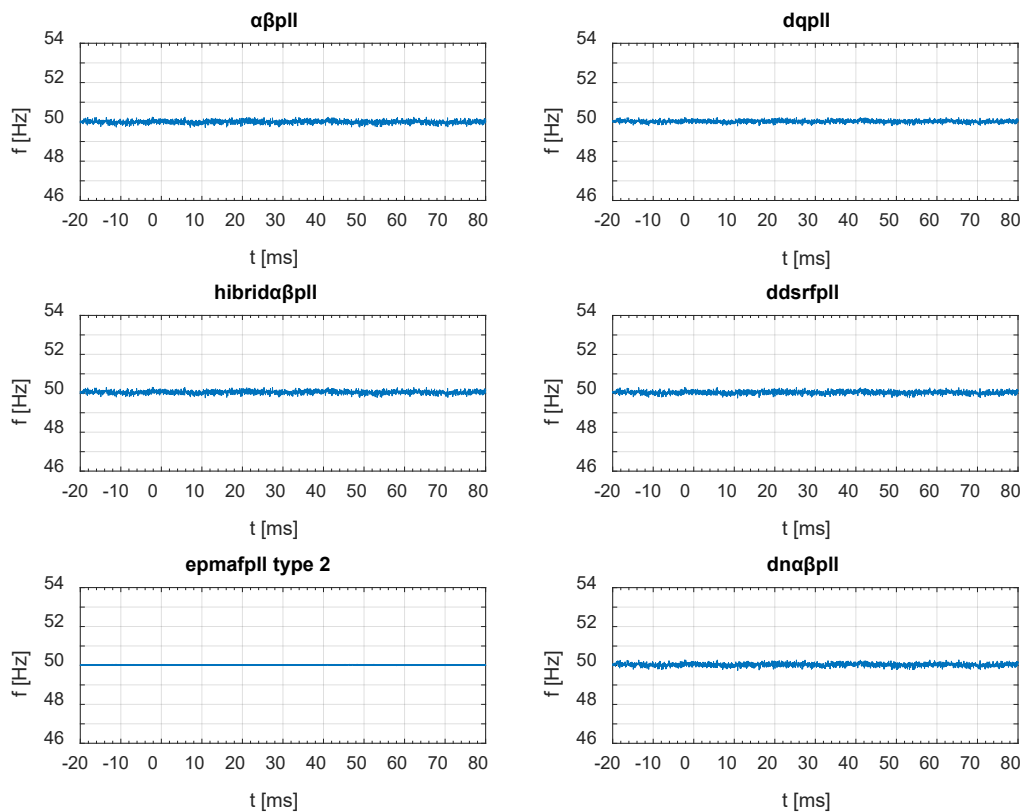
Negyedik esetben olyan feszültségállapot alatt vizsgáljuk a PLL-ek teljesítőképességét, ahol mindhárom fázisban azonos rendszámú és amplitúdójú felharmonikus injektálunk. A harmonikus okozta torzítást dolgozat első részében tárgyalt PLL-ek kivétel nélkül képtelenek kompenzálni, a hálózati szöget nem tudják befogni. A MAF-fal ellátott PLL-ek esetén kis amplitúdójú oszcilláció lép fel rövid ideig.



26. ábra Harmonikus torzítás hatásának összehasonlítása

## 5.6 Zajos feszültség hatásának vizsgálata

Ehhez a méréshez a mindegyik fázisfeszültségre megegyező amplitúdójú, véletlenül generált mintákból képzett zajt szuperponáltam. A mérés eredményeit szemlélteti a 25. ábra. Látható, hogy a frekvenciaválaszokban is a kábelek zajánál (, amit a Dewetron segítségével szoftveresen szűrtem) sokkal jelentősebb amplitúdójú zaj jelent meg.



27. ábra: PLL-ek teljesítőképessége zajjal terhelt fázisfeszültségek esetén

A mérést elvégeztem többször, különböző amplitúdójú fehérzaj mellett. A mérések azt mutatták, hogy a zaj amplitúdójának növelésével a frekvenciában észlelhető zavarás arányosan növekszik. A PLL-ek nagyrésze nem képes az egyszerű fehérzaj esetén pontosan ellátni a szinkronizációt. Kivételt képeznek a mozgóátlag alapú szűrővel ellátott PLL-ek, amelyek kimenetén nem történik változás a zaj hatására. Egy egyszerű aluláteresztő szűrő segítségével a többi PLL kimeneti jele javítható.

## 5.7 Eredmények értékelése

Az 5. fejezet mérési eredményei szemléltetik, hogy a PLL-ek komplexitásának növelésével észrevehetően javítható a zajtűrés minősége. A legegyszerűbb, alacsony komplexitású PLL-ek (dqPLL 2.1,  $\alpha\beta$ PLL 2.3) nem képesek hálózati zavarok esetén befogni a hálózati szöghelyzetet. A komplexitás növelésével (ddsrPLL, 2.2, hibrid PLL 2.4) a PLL-ek zavartűrése is javul, de csak a jóval bonyolultabb struktúrák, magas számítási komplexitás (MSHDCPLL 3.6, DN $\alpha\beta$ PLL 3.7) vagy működési késleltetés (MAFPLL 3.2, PMAFPLL 3.3, EPMAFPLL type 1 és 2 3.4) képesek a felharmonikus tartalmak hatását kompenzálni. A PLL-ek között nem lehet „legjobbat” választani, a teljes rendszer dinamikáját, az elérhető számítási kapacitást és a szükséges szinkronizációs védelmet figyelembevéve kell kiválasztani a megfelelő PLL-t.



1. táblázat: PLL-ek teljesítőképességének összefoglalása

PLL típus	A PLL képes helyes szög meghatározásra az alábbi zavarok esetén:				Számítási kapacitás igény
	Feszültség-amplitúdóhiba	Feszültség-fázishiba	Harmonikus torzítás	Zajjal terhelt feszültségjel	
dqPLL	-	-	-	-	alacsony
$\alpha\beta$ PLL	-	-	-	-	alacsony
ddsrPLL	X	X	-	-	alacsony
hibrid $\alpha\beta$ PLL	X	X	-	-	alacsony
mafsrPLL	X	X	X	X	közepes
pmafPLL	X	X	X	X	közepes
epmafPLL type 1	X	X	X	X	közepes
epmafPLL type 2	X	X	X	X	közepes
mshdcPLL	X	X	X	-	magas
dn $\alpha\beta$ PLL	X	X	X	-	magas

## 6 ÖSSZEFOGLALÁS

A dolgozatban bemutattam többfajta modern, új szemléletmódú háromfázisú PLL megoldást és ezek működését. A vizsgált struktúrák a legegyszerűbb dq- és  $\alpha\beta$ PLL-ek, illetve az ezekre épülő modern továbbfejlesztett megoldások voltak. A vizsgálatuk során megbizonyosodtam arról, hogy az egyes struktúrák miként viselkednek különböző hálózati zavarok esetén (aszimmetrikus feszültségállapotok, felharmonikus tartalommal torzított feszültségrendszer, fehérzaj, frekvenciaváltozás), mennyire képesek a zavart korrigálni és a pontos szöghelyzetet, illetve frekvenciát megállapítani. A PLL-ek működését, pontosságát, zavarokkal szembeni ellenállóképességét először szoftveresen Matlab/Simulink környezetben vizsgáltam, majd az így megépített modelleket általános mérés-jelfeldolgozás célú hardver eszközön is megvalósítottam és laboratóriumi körülmények között, szintetikus előállított feszültségjelekkel is vizsgáltam. A valós idejű tesztelés után ezek a PLL-ek készen állnak ipari, hálózatra csatlakozó teljesítményelektronikában történő implementálásra. A teljesítményátalakítók szinkronizációs blokkjának fejlesztésével javítani lehet a teljesítményátalakító stabilitását, amivel biztosítható a megújuló energiaforrások megbízható, szünetmentes termelése.

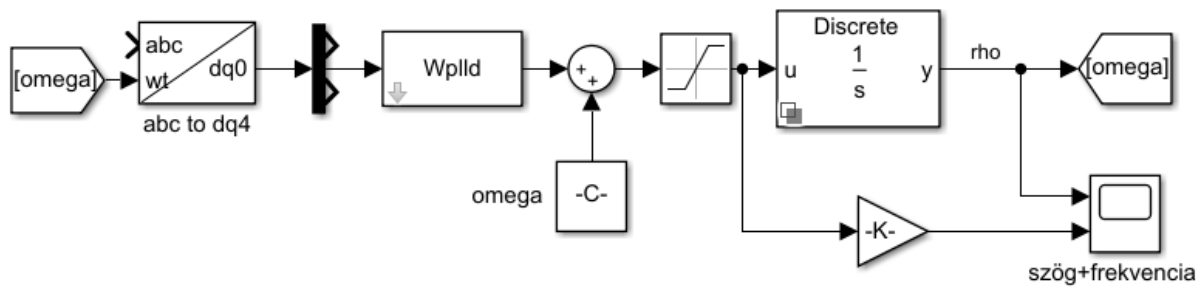
## IRODALOMJEGYZÉK

- [1] A. Zunaib, C. Nicholas, H. Lenos, K. Elias, Y. Yongheng és F. Blaabjerg, „Three-phase phase-locked loop synchronization algorithms for grid-connected renewable energy systems: A review.,” *Renewable and Sustainable Energy Reviews*, %1. szám90, pp. 434-452, 2018.
- [2] S. Dutta, P. K. Sadhu, M. Jaya Bharata Reddy és D. K. Mohanta, „Shifting of research trends in islanding detection method - a comprehensive survey,” *Protection and Control of Modern Power Systems*, %1. szám3(1), p. 1–20., 2018.
- [3] A. Patsidis, D. Tzelepis, A. Dyško és & C. Booth, „Investigation of the performance of rocof-based lom protection in distribution networks with virtual synchronous generators,” in *IET Conference Publications*, 2020.
- [4] S. Golestan, M. Monfared, F. Freijedo és J. Guerrero, „Performance improvement of a prefiltered synchronous-reference-frame PLL by using a PID-type loop filter,” *IEEE Trans Industrial Electronics*, pp. 61:3469-79., 2014.
- [5] E. Oviedo, N. Vázquez és R. Femat, „Synchronization Technique of Grid-Connected Power Converters Based on a Limit Cycle Oscillator,” *IEEE Transactions on Industrial Electronics*, 2017.
- [6] P. Rodriguez, J. Pou, J. Bergas, J. Candela, R. Burgos és D. Boroyevich, „Decoupled Double Synchronous Reference Frame PLL for Power Converters Control,” *IEEE Transactions on Power Electronics*, %1. kötetvol.22, pp. 584-593, 2007.
- [7] F. Blaabjerg, *Control of Power Electronic Converters and Systems Vol 1.*, 2018, p. p 289.
- [8] K. Hesam, F. Faria da Silva, C. Bak és S. Golestan, „Analysis and design of notch filter-based PLLs for grid-connected applications,” *Electric Power Systems Research*, pp. 62-69, 2017.
- [9] F. Neves, H. deSouza, F. Bradaschia, M. Cavalcanti, M. Rizo és R. FJ, „A space-vector discrete fourier transform for unbalanced and distorted three-phase signals,” *IEEE Trans Industrial Electronics*, pp. 57:2858-67, 2010.
- [10] S. Golestan, J. M. Guerrero, A. Vidal, A. G. Yepes és J. Doval-Gandoy, „PLL With MAF-Based Prefiltering Stage: Small-Signal Modeling and Performance Enhancement,” *IEEE Transactions on Power Electronics*, %1. kötetvol. 31, %1. számno. 6, pp. pp. 4013-4019, 2016.
- [11] H. Hamed, *Symmetrical Optimum Criteria Symmetrical Optimum Criteria*, 2020.
- [12] L. Hadjidemetriou, E. Kyriakides és F. Blaabjerg, „Synchronization of grid-connected renewable energy sources under highly distorted voltages and unbalanced grid faults,” *Proc IEEE IECON.*, p. 1887-92, 2013.

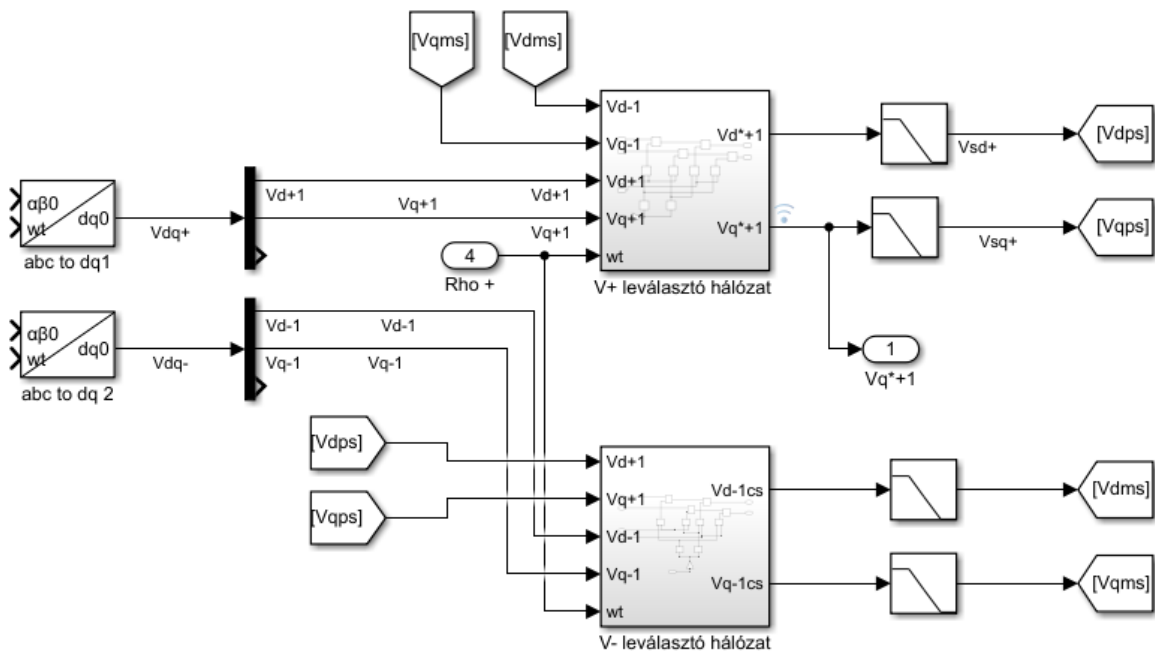
## F1 Függelék

### F1.1 PLL-ek Matlab Simulink modelljei

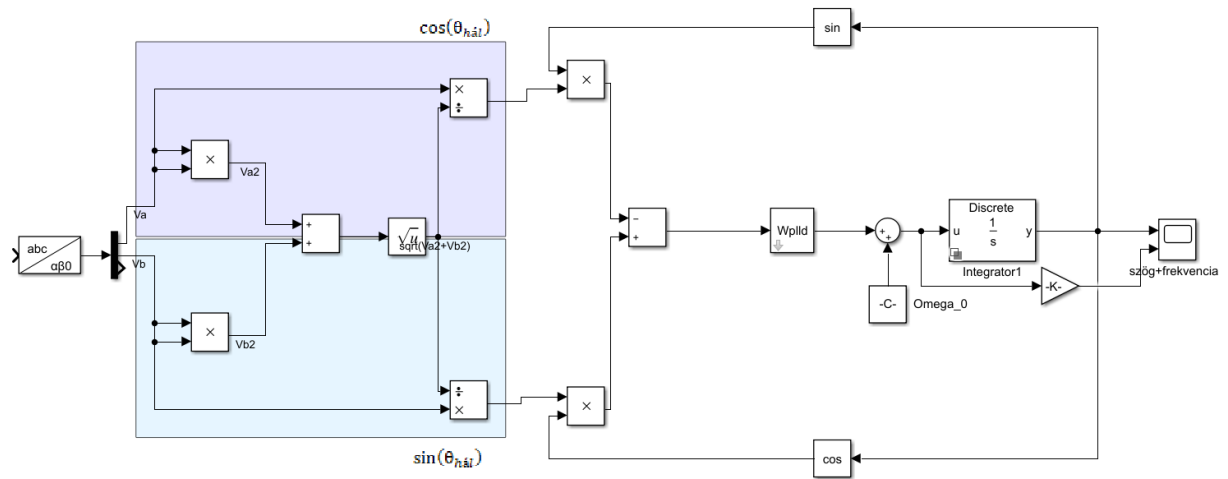
A Simulinkben megépített modellek csak a Simulink alapkönyvtárának elemeire építenek. A modellek diszkrét elemeket tartalmaznak, azokat diszkrét környezetben modelleztem. A szabályozó tagot minden esetben az átviteli függvényével jellemeztem. A konstansként megjelenő  $\omega$  tag a névleges hálózati frekvenciának megfelelő körfrekvenciával egyenlő. Ennek a változtatása elegendő a PLL működési frekvenciájának változtatásához. Az  $[\omega]$  blokk  $\omega t$ -ként értelmezendő, a PLL kimenetént megjelenő pillanatnyi szöghelyzetet jelöli.



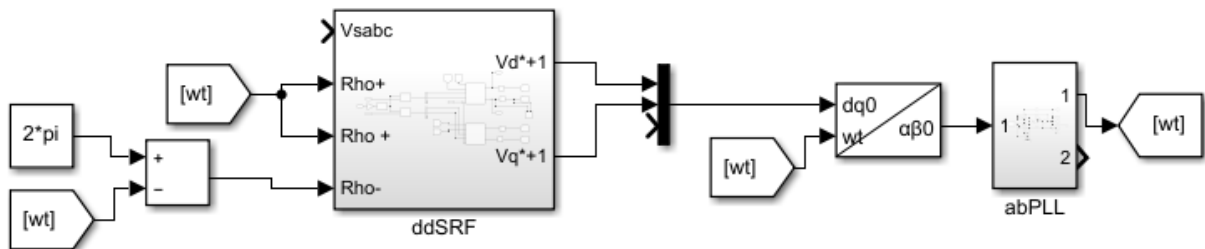
28. ábra: dqPLL



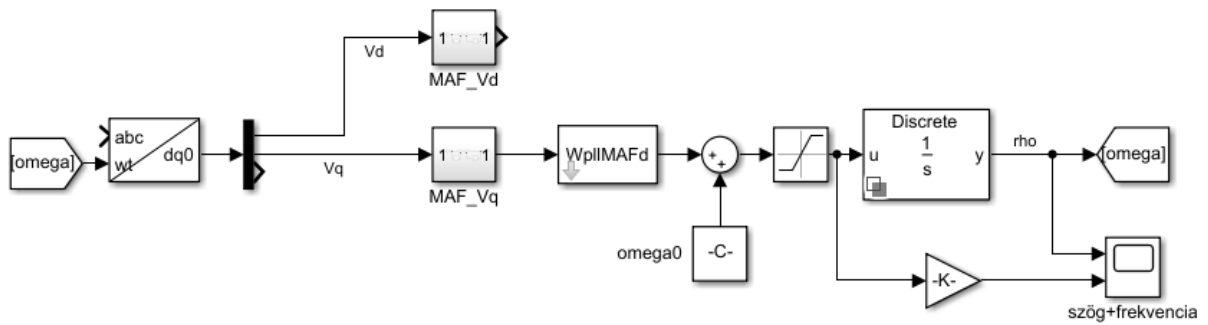
29. ábra: ddsrfPLL leválasztó cellái



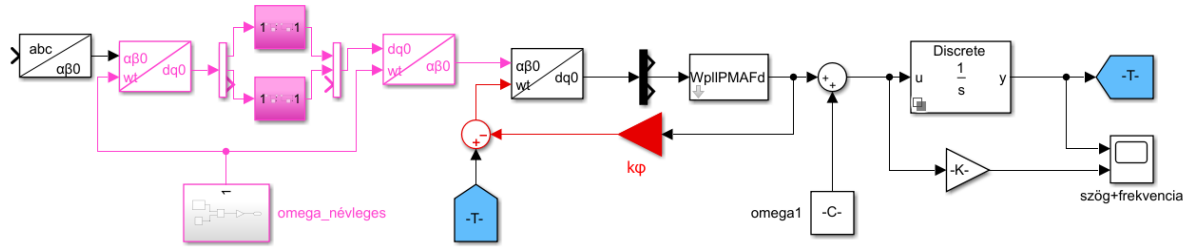
30. ábra:  $\alpha\beta$ PLL



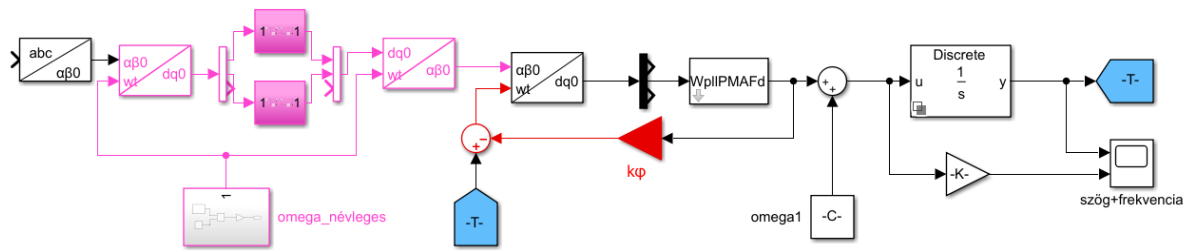
31. ábra: hibrid $\alpha\beta$ PLL



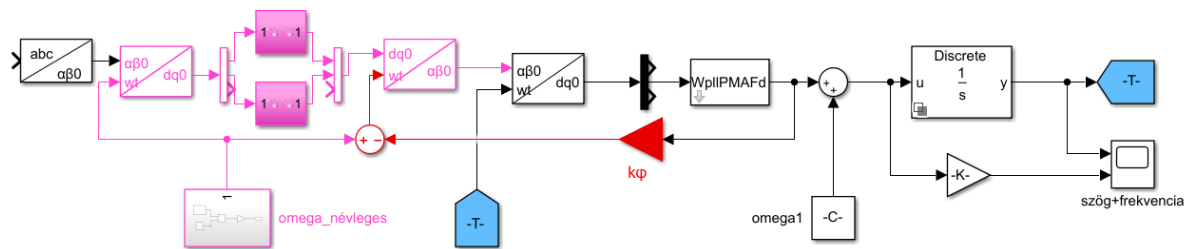
32. ábra: dqPLL MAF-fal a zárt körben



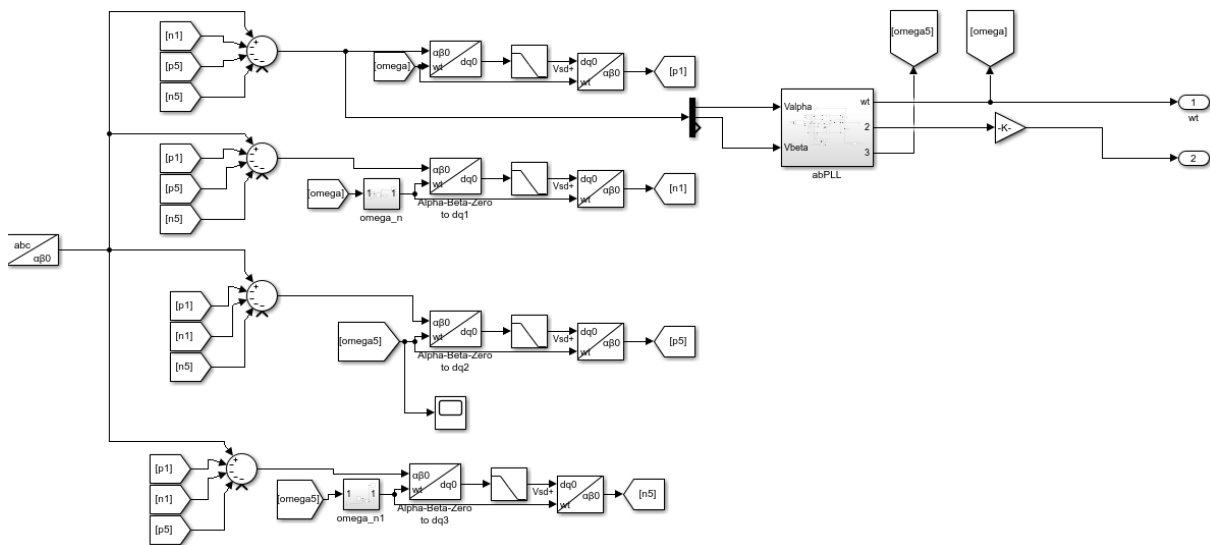
33. ábra: előszűrt MAFPLL



34. ábra: EPMAFPLL Type 1



35. ábra: EPMAFPLL Type2

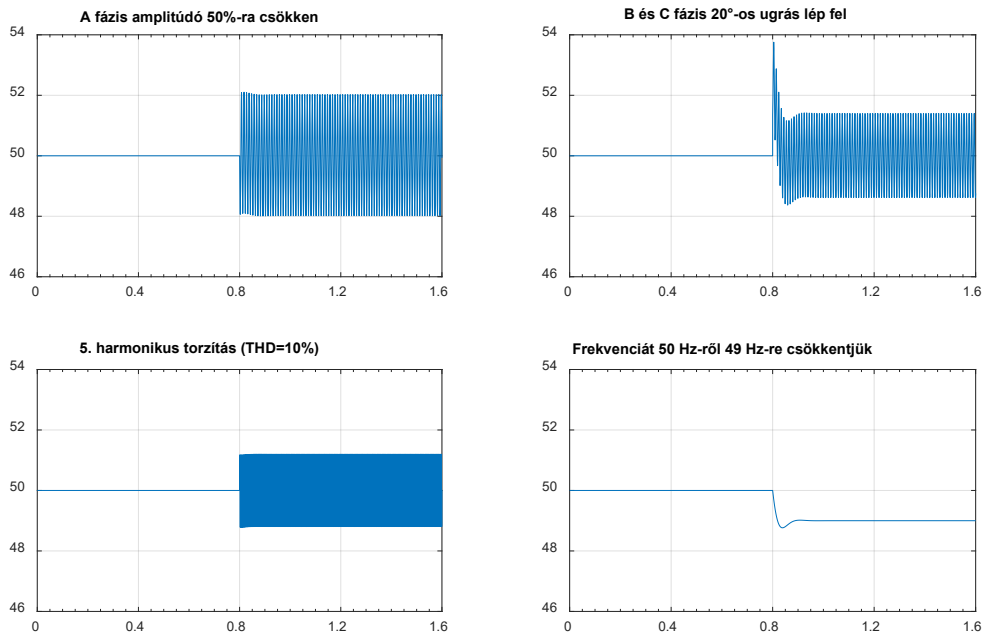


36. ábra DNαβPLL

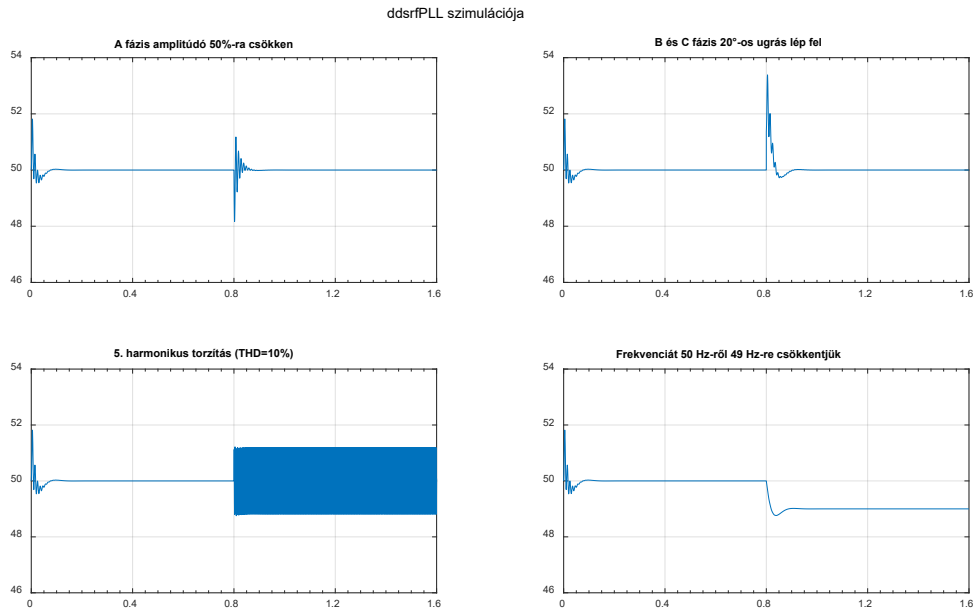
## F1.2 Szoftveres környezetben végzett mérési eredmények

A szoftveres eredmények minden PLL esetében négy mérést tartalmaznak, melyeket a 2. ábra alapján végeztem.

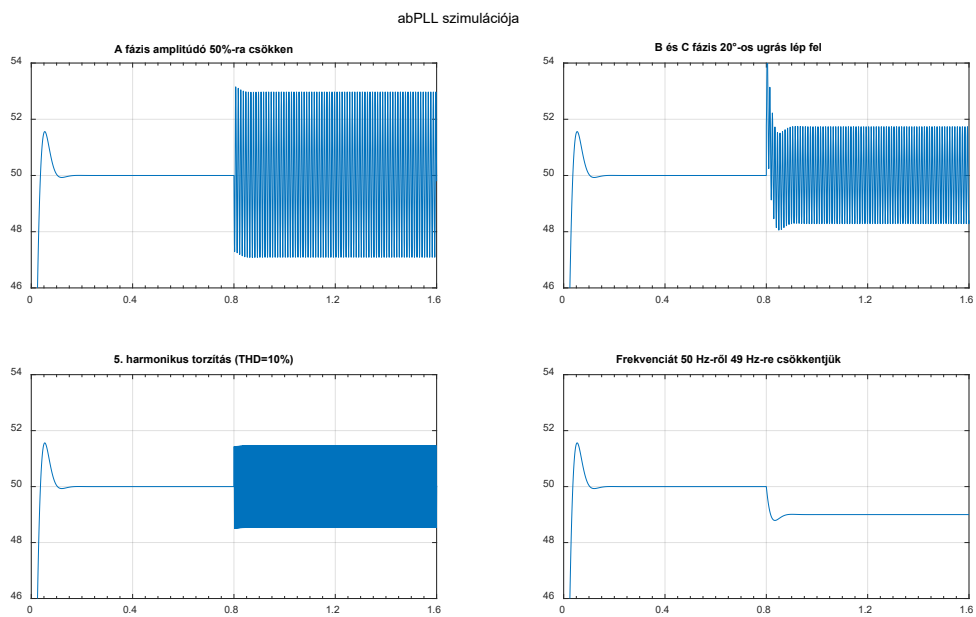
dqPLL szimulációja



37. ábra: dqPLL szimulációs eredményei

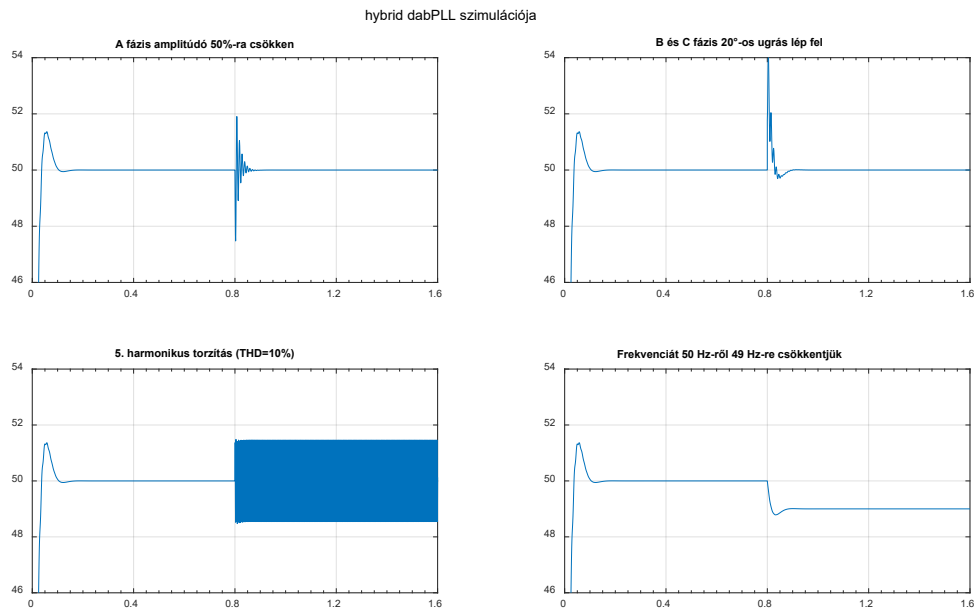


38. ábra: ddsrPLL szimulációs eredményei

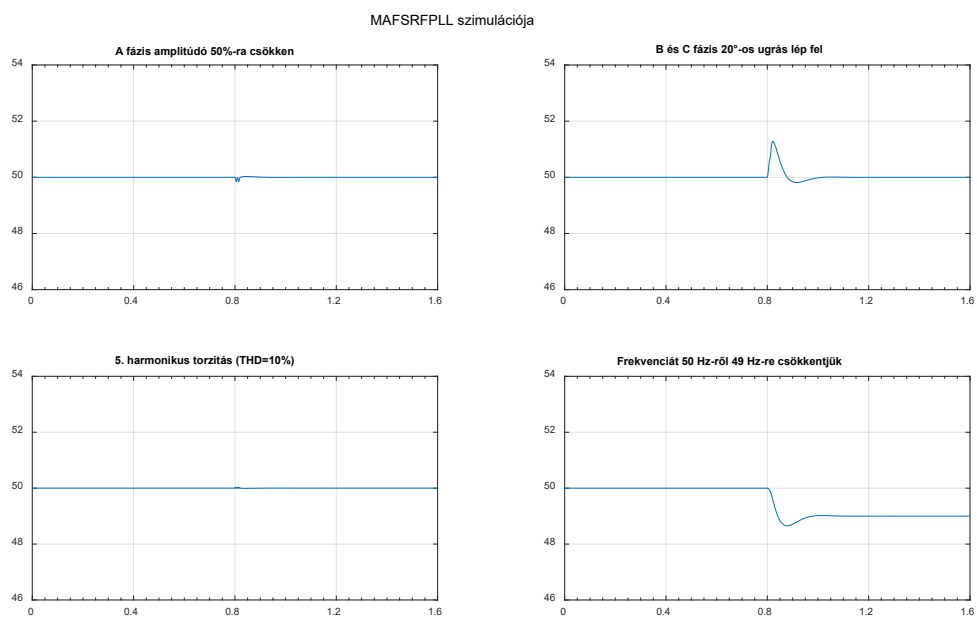


39. ábra:  $\alpha\beta$ PLL szimulációs eredményei

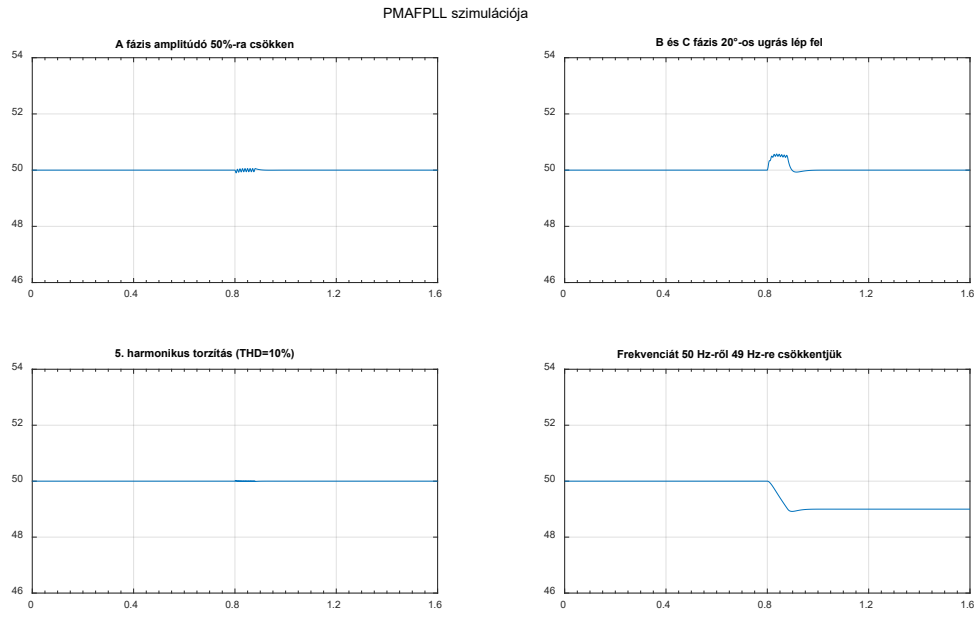




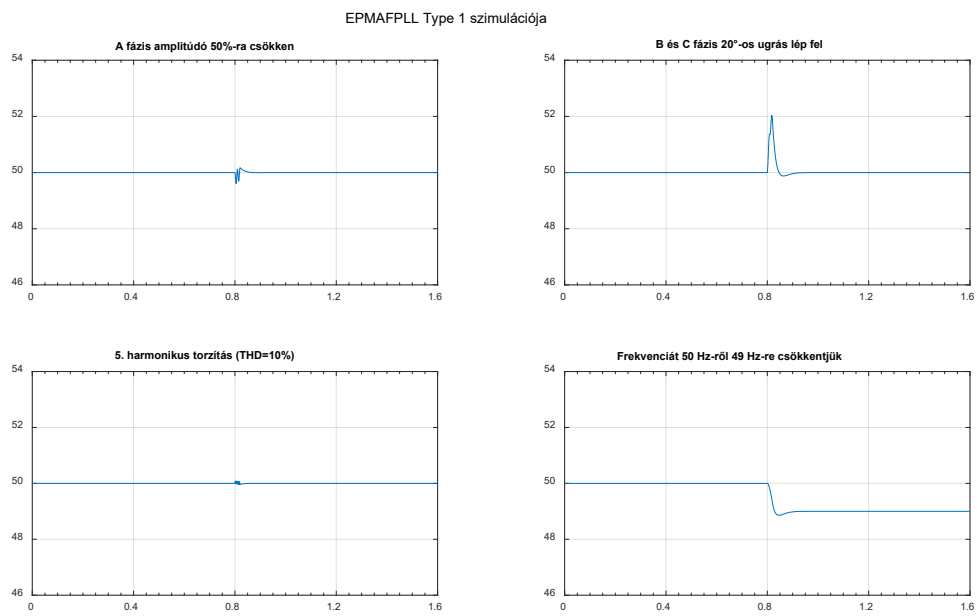
40. ábra: hibrid $\alpha$ PLL szimulációs eredményei



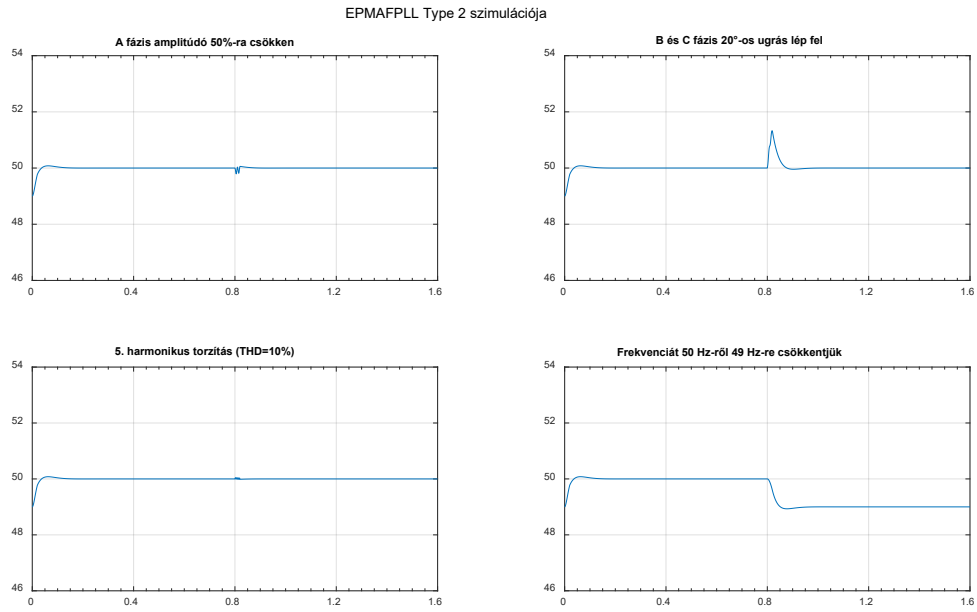
41. ábra: MAFSRFPLL szimulációs eredményei



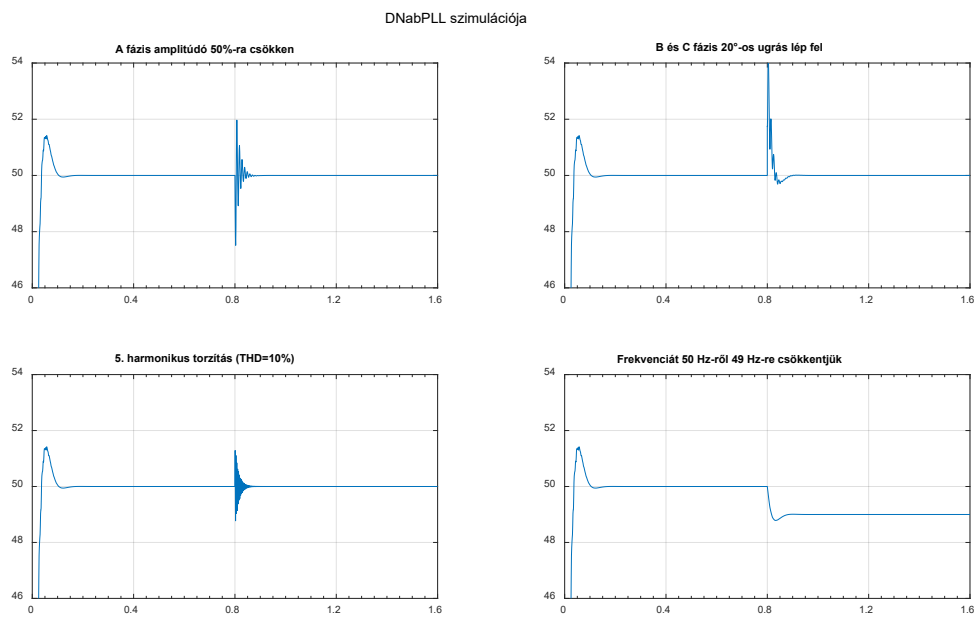
**42. ábra: PMAFPLL szimulációs eredményei**



**43. ábra: EPMAFPLL Type 1 szimulációs eredményei**



44. ábra: EPMAFPLL Type 2 szimulációs eredményei



45. ábra:  $dn\alpha$ PLL szimulációs eredményei