



M Ű E G Y E T E M 1 7 8 2

**Budapesti Műszaki és Gazdaságtudományi Egyetem**  
Villamosmérnöki és Informatikai Kar  
Elektronikus Eszközök Tanszéke

Bider Ádám

# **3D TOKOZOTT ESZKÖZÖK FLIP- CHIP ÖSSZEKÖTTETÉSEINEK ÉS MINŐSÍTÉSÜKHÖZ SZÜKSÉGES TESZTCHIFEK KIALAKÍTÁSA**

KONZULENS

Rózsás Gábor

Dr.Bognár György

BUDAPEST, 2023

# Tartalomjegyzék

<b>Tartalomjegyzék .....</b>	<b>2</b>
<b>1. Bevezetés .....</b>	<b>4</b>
<b>2. A teszt struktúrák típusai .....</b>	<b>6</b>
2.1 Eszközparaméterek meghatározására alkalmas struktúrák .....	6
2.1.1 MOS tranzisztorok .....	6
2.1.2 Kapacitások .....	8
2.2 Gyártási folyamat minősítésére szolgáló struktúrák .....	8
2.2.1 Van der Pauw és görögkereszt struktúrák .....	8
2.2.2 Kontaktus ellenállások .....	9
2.2.3 Felhasított kereszt hídellenállások .....	10
2.2.4 Fallon létra .....	12
2.2.5 Önillesztő n+ hidak .....	13
2.3 Áramköri paraméterek megállapítására alkalmas struktúrák .....	15
2.4 Megbízhatóság vizsgálatára alkalmas struktúrák .....	15
2.4.1 Kontaktusláncok .....	16
2.4.2 Egybeágyazott fésű és szerpentin ellenállások .....	18
<b>3. A teszt chip felépítése .....</b>	<b>19</b>
3.1 Illesztő ábrák .....	20
3.2 Litográfiát ellenőrző ábrák .....	21
3.3 A megtervezett tesztstruktúrák .....	21
<b>4. A tesztchip gyártás technológiai lépései .....</b>	<b>25</b>
<b>5. Az elkészített teszt chip megmérése .....</b>	<b>29</b>
5.1 A minták optikai vizsgálata .....	29
5.2 Gyártás közbeni ellenőrzés .....	35
5.3 A minták villamos mérése .....	36
5.3.1 A diódák mérése .....	36
5.3.2 Kelvin kereszt mérése .....	38
5.3.3 A kontaktus lánc mérése .....	40
<b>6. Jövőbeli tervek .....</b>	<b>41</b>
<b>7. Összefoglalás .....</b>	<b>42</b>
<b>Irodalomjegyzék .....</b>	<b>43</b>
<b>Függelék .....</b>	<b>44</b>



# 1. Bevezetés

A félvezető gyártástechnológia egyik legnagyobb kihívása a minél nagyobb kihozatal elérése. Ezt jelentősen megnehezíti a korszerű rendszerchip (system-on-chip) kialakítások alkalmazása, ahol egyetlen chipre egyre több funkciót integrálunk a lehető legkisebb csíkszélességű (MFS) technológiára. Ennek eredményeképp egyetlen rendszerchip eszköz felülete akár a  $3 \text{ cm}^2$  -t is meghaladhatja.

A kihozatal növeléséhez elengedhetetlen a megfelelő tervezési szabályok (DRC) meghatározása, amit az integrált áramkör tervezés során tudunk alkalmazni. Ehhez pontosan ismernünk kell a gyártás során alkalmazott félvezető technológia pontos paramétereit és korlátait. Ezért szükségessé válik a technológiai folyamatok ellenőrzésére és az elkészült félvezető eszközök elektromos tulajdonságainak vizsgálatára alkalmas ún. tesztchipek alkalmazása. A legmodernebb technológiák esetén is az új tervezési szabályok, a technológiai és eszközparaméterek meghatározása és optimalizálása ezekkel a tesztábrák alkalmazásával történik.

TDK dolgozatomban bemutatom a Budapesti Műszaki és Gazdaságtudományi Egyetem Elektronikus Eszközök Tanszékének (EET) félvezető laboratóriumában alkalmazott gyártástechnológia minősítésére alkalmas tesztchip tervezésének, kialakításának és megvalósításának lépéseit. Ehhez szükség volt a félvezető gyártástechnológiai lépéssor pontos kidolgozására, annak részletes dokumentálására.

A tesztchip tervezésének kezdetekor olyan újszerű, plusz funkcióval bővítettem a tesztchip működőképességét/funkcionalitását, amivel közvetlenül alkalmassá válik a tesztchip tokozásának elektromos összeköttetésinek későbbi vizsgálatára.

Ennek legnagyobb előnye az lenne, hogy nem csak az éppen elkészült összeköttetések vizsgálatát tenné lehetővé, hanem az esetleges degradációs folyamatok monitorozását is, ezt akár az áramkör működése során is. Ezáltal az összeköttetések változásait (pl.: repedések kialakulása, ellenállás megváltozása) villamos paraméterekkel tudjuk figyelni, akár megbízhatósági és élettartami következtetéseket tudunk levonni.

A TDK munka végső célja a már elkészített tesztábrákat tartalmazó chipen kialakítani a tanszéki félvezető laboratóriumban rendelkezésre álló lehetőségek és módszerek függvényében a tokozás elektromos összeköttetéseit.

A kutatás további célja az elkészített tokozás elektromos összeköttetéseinek vizsgálata, illetve a használat közben történő esetleges változásoknak a valós idejű megfigyelése.

## 2. A teszt struktúrák típusai

Ebben a fejezetben a különböző CMOS gyártási folyamat minősítésére alkalmas teszt struktúrákat foglalom össze és mutatom be. Ezek közül kiválasztom azokat melyeket később a teszt chipen meg is valósítok. Fontos előre tudni, hogy bizonyos teszt struktúrák a tanszéki laboratóriumban nem valósíthatók meg, mivel a tisztatéri laboratóriumban, jelenleg csak nMOS vagy pMOS technológia áll rendelkezésre. Így ezek a tanszéki tisztatéri laboratórium technológiájának vizsgálatára nem alkalmasak, ezeket a teszt struktúrákat ebben a dolgozatban nem részletezem. Általánosan a teszt ábrákat öt nagyobb kategóriába lehet besorolni, annak függvényében, hogy milyen paramétereket lehetséges velük meghatározni, milyen hibákat tudnak felderíteni. Ezek felsorolás szintjén a következők.

- eszközparaméterek meghatározására alkalmas struktúrák,
- áramköri paraméterek megállapítására alkalmas struktúrák,
- gyártási folyamat minősítését szolgáló struktúrák,
- kritikus hibák kimutatására alkalmas tesztábrák és
- megbízhatóság vizsgálatára alkalmas struktúrák.

A továbbiakban ezen a listán végig haladva mutatom be a különböző teszt struktúrákat külön kitérve az általam tervezett és legyártott teszt chipen megvalósított elemekre.

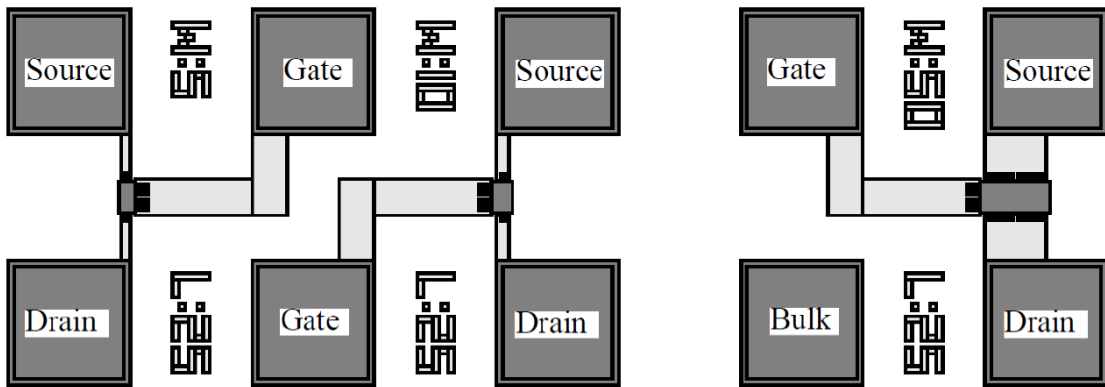
### 2.1 Eszközparaméterek meghatározására alkalmas struktúrák

Azokat a paramétereket, amelyeket az áramköri elem modellezéséhez és későbbi áramköri szimulációjához tudunk használni eszközparamétereknek nevezzük. Az eszköz paraméterek meghatározásakor a cél, hogy megfelelő és elegendő fizikai információt gyűjtsünk ahhoz, hogy a félvezető eszközünket modellezni tudjunk, azaz a modellparaméter készletet el tudjuk készíteni.

#### 2.1.1 MOS tranzisztorok

Tipikus példa lehet erre egy MOS FET tranzisztor paramétereinek meghatározása. Ebből kifolyólag belátható, hogy önmagában egy egyedülálló MOS FET tranzisztor – egy nem

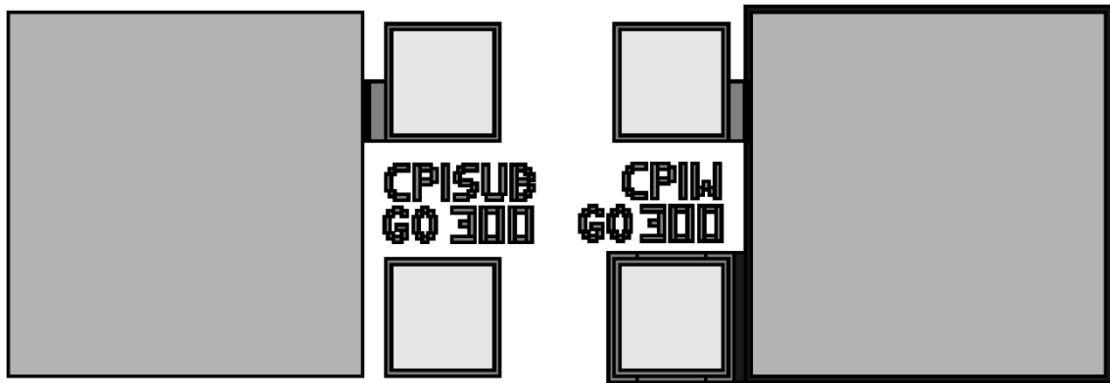
szigorú értelemben vett – tesztstruktúra. Belőle  $I_D-U_{DS}$  vagy  $I_D-U_{GS}$  karakterisztika és a küszöbfeszültségről ( $V_T$ ) tudunk információt szerezni, és ezzel minősíteni az adott technológiával legyártott tranzisztorokat. Ennek a módszernek a hátránya az, hogy valóban le is gyártjuk a tranzisztorokat, és ezzel tudjuk minősíteni őket, ebből következően nem szigorúan követve a teszt struktúrák alapvető funkcióját.



2.1. ábra: MOS tranzisztor struktúra

## 2.1.2 Kapacitások

A kapacitásokat a gate-oxid paramétereinek meghatározására lehet legjobban használni. Frekvenciafüggő C-V karakterisztika méréssel meghatározható az oxid pontos vastagsága is. Az oxid minősítésére további paramétereket (pl.: felületi állapotok oxidtöltések sűrűsége, mozgóképes ionok) lehet meghatározni más mérésekkel. Ezen túl a kialakított kapacitásokat általában azonos névleges értékre tervezzük, így sok kapacitás létrehozása esetén (azonos chipen) gyártástechnológiai szórásra is lehet következtetni, becslést adni rá. Ugyanígy statisztikai alapokon a gyártástechnológiai szórásra egyéb egyszerű struktúrákkal is lehetséges becslést adni. Például diódákkal, ellenállásokkal vagy akár tranzisztorokkal is.



2.2. ábra: Kapacitások layout terve [1]

## 2.2 Gyártási folyamat minősítésére szolgáló struktúrák

Ezek a tesztábrák, teszt struktúrák, mint a nevük is mutatja magát a gyártási folyamatot hivatottak minősíteni. Ezeket a gyártástechnológiai folyamatokat, lépéseket statisztikai vizsgálatokkal lehet minősíteni, ezért nem csak egy adott szeleten szükséges, hanem több gyártásból származó egyező mérőstruktúrákból kell minél többet vizsgálni és a kapott adatokat egymással összevetni. Ezeknél a minősítő vizsgálatoknál beszélhetünk akár optikai ellenőrzésről is az elektronikai mérések mellett.

### 2.2.1 Van der Pauw és görögkereszt struktúrák

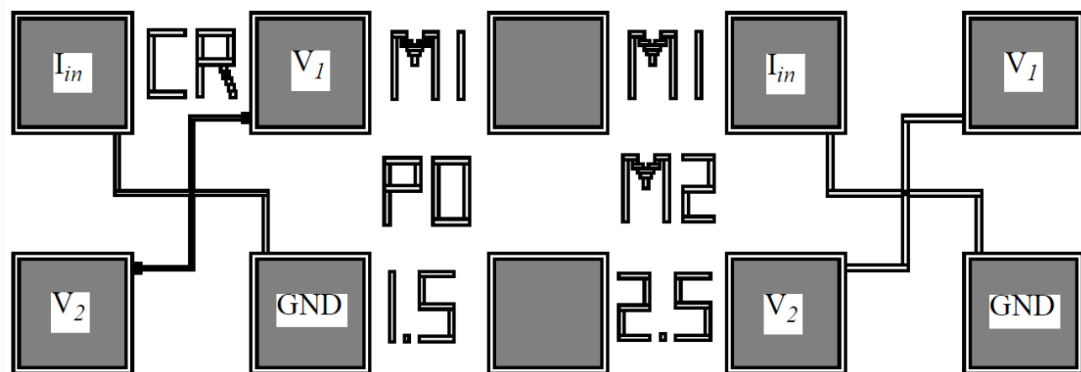
A rétegenállás mérésére az úgynevezett Van der Pauw struktúra volt az első használatos struktúra, azonban a mérés maga körülményes, feltételezi a teljesen homogén



vastagságát és ellenállás értékét az anyagnak. Ráadásul a 4 tűs méréséből adódóan szintén szükséges a 4 tűnek elegendő hely biztosítása is. Van der Pauw struktúra esetén lóhere alakúak a tesztábrák, ennek a továbbfejlesztése az úgynevezett görögkereszt struktúra, aminek segítségével mérhető a vékony rétegek és a diffúziós rétegek is.

## 2.2.2 Kontaktus ellenállások

Ezekkel a mérő struktúrákkal az integrált áramkörön található különböző rétegek között lehet megmérni a kontaktus ellenállást, emellett a rétegek közötti elillesztést is lehet vizsgálni. A méretcsökkenés előrehaladtával a kontaktus ellenállások értéke rohamosan elkezdett növekedni, nagyon kis felületű kontaktusok esetén már összehasonlítható a MOS FET tranzisztorok esetén használatos bekapcsolási ellenállással, azaz a drain és a source közötti csatorna ellenállással. Ebből kifolyólag fontos a kontaktus ellenállások megmérése is a technológiai folyamat minősítéséhez.



2.3. ábra: Kereszt alakú kontaktus ellenállások [1]

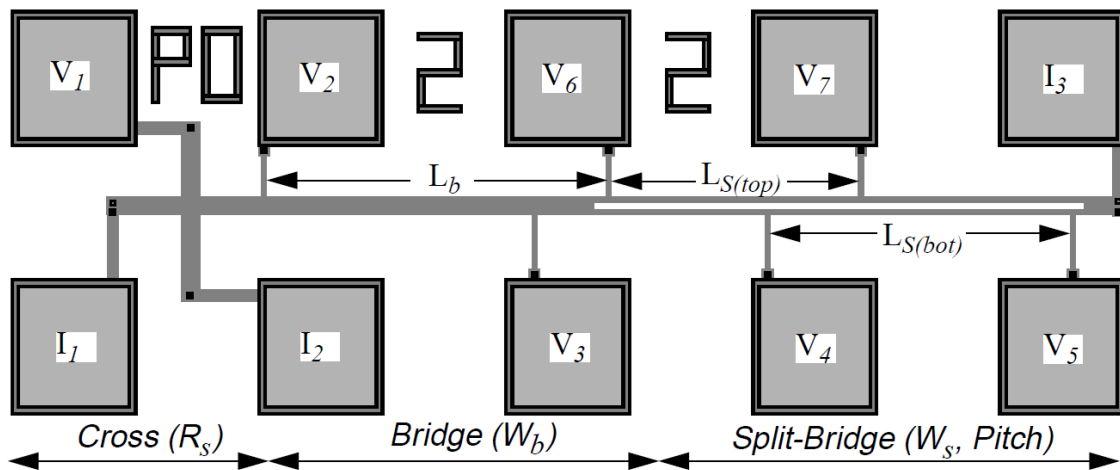
A 2.3 ábrán két kontaktus ellenállás mérésére alkalmas teszt struktúra látható, a struktúrák mellet a rövidítések a struktúra tulajdonságait mutatják (például jobb oldalon az M1 és M2 jelzés két fém réteg rövidítését jelentik, ezzel mutatva, hogy a tesztábra két fémezési réteg között található ellenállást hivatott megmérni). Ezeket a kontaktus ellenállásokat négyvezetékes méréssel érdemes megmérni a kis ellenállásukból adódóan. Ennek a struktúrának nagy a szórása így sok azonos tesztstruktúra vizsgálatára van szükség ahhoz, hogy statisztikai szempontból pontos következtetésekre lehessen jutni az ellenállások minőségével kapcsolatban. A fajlagos ellenállás meghatározása  $V_1$ ,  $V_2$  mérőpont pár közötti  $V$  feszültség mérésével történik, ezalatt állandó  $I$  áram folyik az  $I_{in}$  és GND jelölésű mérőpontok között.  $A$  a kontaktus keresztmetszetének területe jelenti.

A fajlagos ellenállás ezekből az adatokból meghatározható:

$$\rho_c = \frac{V}{l} * A$$

### 2.2.3 Felhasított kereszt hídellemállások

Ez a teszt struktúra már egy összetett struktúra. Ennek segítségével több gyártási paramétert lehet egyszerre vizsgálni, így előszeretettel és széleskörűen alkalmazott. Szintén elmondható, hogy ennél a struktúránál is nagy a szórás, így szintén érdemes több struktúrát megvizsgálni a pontos következtetések érdekében.



2.4. ábra: Felhasított kereszt híd ellenállás struktúra [1]

A 2.4 ábrán található struktúra három elkülöníthető részből áll, így elérve azt, hogy több gyártási paraméter is vizsgálható legyen. Jobbról haladva elsőnek egy görög kereszt struktúra látható, majd egy híd struktúra végül pedig egy felhasított híd tesztstruktúra. A híd, illetve felhasított híd vastagságából adódóan még a csíkszélesség szórását is meg lehet határozni ezzel a tesztábrával. Illetve mérni lehet az adott technológiával elérhető minimális csíkszélességet, csíktávolságot, ami megadja az integrált áramkörök méretcsökkenésének a határát, az adott gyártó soron létrehozható legkisebb méretet. Ezekén felül a korábban tárgyalt paramétereket is képes mérni a struktúra, mint a rétegellenállás vagy az adalékolás minőségét. Mérésekkel a három részstruktúrát egyesével lehetséges kezelni, így a minősítő paramétereket is külön-külön lehet számolni.

A rétegellenállás kiszámításához elsőnek a Van der Pauw egyenletet kell megoldani.

$$R = \frac{V1 - V2}{I_{12}}$$

Az egyenletet megoldva már ki tudjuk számítani a rétegellenállást.

$$R_{sq} = R * \frac{\pi}{\ln 2}$$

A teljes híd alapján a csíkszélességet is meg tudjuk állapítani az alábbi összefüggés segítségével

$$W_b = \frac{R_{sq} L_b I_b}{V_b}$$

$I_b$  az  $I_1$ -ből az  $I_3$ -ba folyó áramot jelzi,  $V_b$  a  $V_2$  és a  $V_3$  között mérhető feszültséget jelenti.  $L_b$  pedig a 2.4 ábrán látható hosszt jelenti.

A felhasított hídelemek esetén az előző egyenlethez hasonlóan kell a számításokat végezni, azonban külön-külön a felső és az alsó elemre egyaránt ki kell számolni a csíkszélességet.

$$W_{s(alsó)} = \frac{R_s L_{s(alsó)} I_b}{V_{b(alsó)}}$$

$$W_{s(felső)} = \frac{R_s L_{s(felső)} I_b}{V_{b(felső)}}$$

$W_s(alsó)$ ,  $L_s(alsó)$ ,  $W_s(felső)$ ,  $L_s(felső)$  a felhasított híd szélessége és hossza (a teszt pinek közötti távolságok) az alsó, illetve a felső híd-szakasz esetén.  $V_s(alsó)$  és  $V_s(felső)$  a  $V_4$ - $V_5$ , valamint a  $V_6$ - $V_7$  feszültségek. A nevezőkben lévő 2-es szorzó azon a feltételezésen alapul, hogy az áram egyenlően oszlik meg az alsó és a felső ágak között.

A két vezeték közti távolságot  $S$ -el jelöljük, ezt a korábban kiszámított paramétereinkkel az alábbi módon tudjuk kiszámolni.

$$S = W_b - W_{s(alsó)} - W_{s(felső)}$$

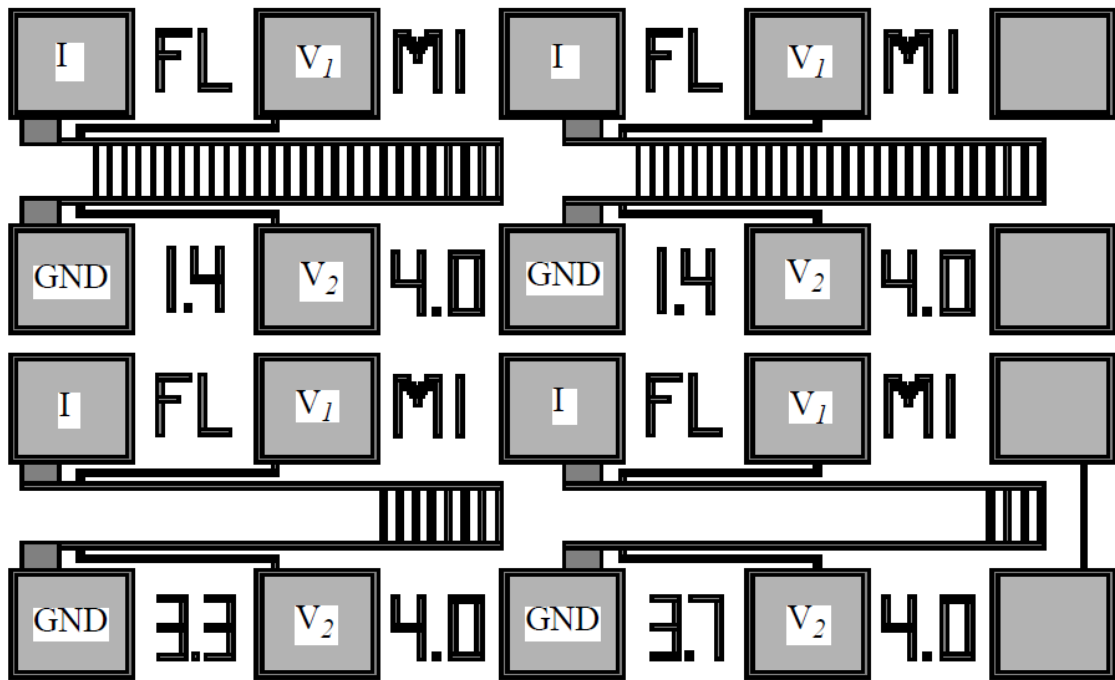
A lépcsőt pedig  $P$ -vel jelöljük, amit az alábbi képlet alapján tudjuk kiszámítani.

$$P = S + \frac{W_{s(alsó)} + W_{s(felső)}}{2}$$

Az olyan rétegek vizsgálata esetén, mint a például a diffúzió, ahol nem értelmezhető a lépcső fogalma, ott a kereszt híd struktúra nem tartalmaz felosztott hídágot, csak egy meghosszabbított középső hídrészt, melynek előnye, hogy növeli a mérési pontosságot.

## 2.2.4 Fallon létra

A Fallon létra olyan teszt struktúra, aminek segítségével egyszerűen és kis helyfoglalással meg lehet határozni az adott technológia minimális csíkszélességet. Ennek a teszt struktúrának másik nagy előnye, hogy az eredményt nagy bizonyossággal tudjuk megmondani, nincs nagy szórása.



2.5. ábra: Fallon létra struktúra [1]

A Fallon létra esetén két ágat összekötnek a keresztirányú vezetékek (létrafokok) egymástól azonos távolságban fokozatosan csökkenő méretben. A 2.5 ábrán látható Fallon létra struktúra esetén az alsó két létra a mérés kalibrálásának érdekében lesz létrehozva. A kalibráló létrák mindig kevesebb fokot tartalmaznak. Tipikusan jobbról balra haladva a létrafokok  $0,1 \mu\text{m}$ -el keskenyebbek, mint az előtte lévő. Így könnyedén megállapítható, hogy mi a minimális csíkszélesség. Ennek a megállapítása nem optikai módon történik, hanem a sikeresen létrehozott létrafok csökkenti a Fallon létra ellenállását, ennek a jelenségnek a használatával tudjuk számolni is ezt. A főágba áramot folytatva, majd a főágak között eső feszültséget megmérve kapunk egy ellenállás értéket. A mért ellenállásértékeket egy diagramra felvezetve lineáris összefüggés fog adódni, és ahol már nem változik az ellenállás értéke, onnantól kezdve nem sikerült megvalósítani a kisebb csíkszélességeket.

$$\text{meredekség} = \frac{R_1 - R_0}{lw1_{rajzolt} - lw0_{rajzolt}}$$

$$\text{eltolás} = R_0 - \text{meredekség} * lw0_{rajzolt}$$

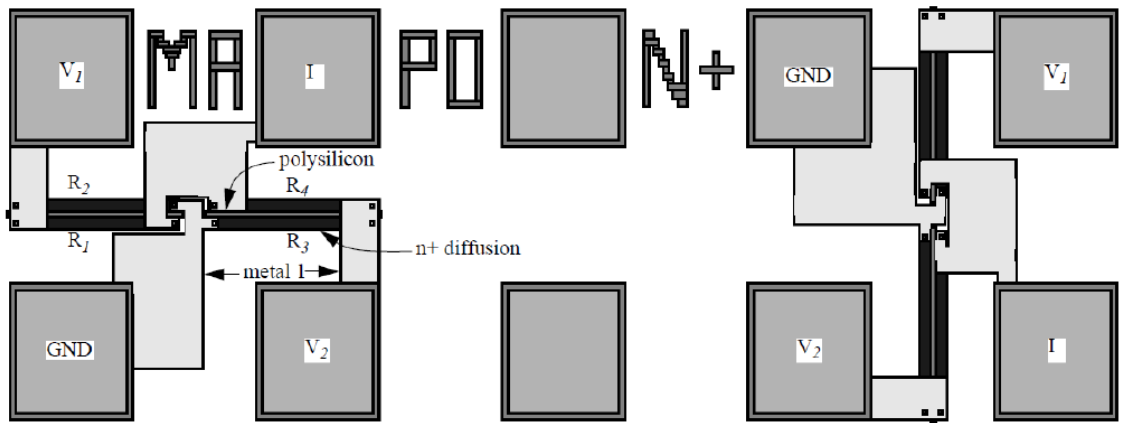
A fenti két összefüggés segítségével már ki tudjuk számolni a legkisebb csíkszélességet a teljes Fallon létrán a mér ellenállás függvényében.

$$lw_{mért} = \text{meredekség} * R_{mért} + \text{eltolás}$$

Az  $R_1$  és  $R_0$  a kalibráló létrákon mért ellenállások értéke,  $lw1_{rajzolt}$  és  $lw0_{rajzolt}$  legkisebb alkalmazott csíkszélesség az egyes kalibráló létráknál.

### 2.2.5 Önillesztő n+ hidak

Ezen struktúra segítségével pontosan meg lehet állapítani az elillesztés mértékét és irányát az aktív terület és a poliszilícium réteg között. Négy pad között, pontosan középen kettő darab nagyon széles tranzisztor van kialakítva, melyek rövid poliszilícium gate-tel rendelkeznek. A gate-ek nincsenek bekötve, ezért két-két darab, hosszú, vékony ellenállás lesz tranzisztoronként. A négy darab ellenállás Wheatstone hídba van kapcsolva, ahol az  $R_2$  és  $R_4$ , valamint az  $R_1$  és  $R_3$  értéke megegyezik. Az elillesztés mértéke és iránya befolyásolja a kialakított ellenállások értékét, így ebből következtetni lehet magára az elillesztésre. Önillesztő technológia csak ionimplantáció segítségével valósítható meg, a tanszéki félvezető laboratóriumban azonban csak a diffúzió áll rendelkezésre, mint adalékolási eljárás, így ez a tesztstruktúra az EET laboratóriumában nem valósítható meg.



2.6. ábra: önillesztő n+ hidak

## **2.3 Áramköri paraméterek megállapítására alkalmas struktúrák**

Ezekkel a paraméterekkel a teljes integrált áramkör tulajdonságait lehetséges leírni. Ezek a paraméterek tipikusan a maximális működési frekvencia, vezetőképesség vagy az átlagos teljesítmény. Természetesen ezeket az adatokat egy kész áramkör segítségével is meg lehet szerezni, azonban ez túl bonyolult és nagyon időigényes, így tesztstruktúrákat alkalmazunk, amelyek segítségével az áramkör viselkedését lehetséges szimulálni. Ezek közül is leggyakrabban a maximális működési frekvenciát szokás megállapítani, mivel ez a legkritikusabb egy adott integrált áramkörrel kapcsolatban. Ezt a mérés tipikusan ring-oszcillátorral valósítják meg.

A ring-oszcillátor egy páratlan (és jellemzően prím) számú, sorba kapcsolt inverterből álló kapu, amelynek a kimenete vissza van csatolva a bemenetére, így a kimenete oszcillál a logikai alacsony és a logikai magas feszültségszintek között. Az oszcillátor oszcillációs frekvenciájának mérésével könnyen meghatározható az gyártási folyamattal készülő eszközeink maximális működési frekvenciája.

## **2.4 Megbízhatóság vizsgálatára alkalmas struktúrák**

A gyártás során elforduló véletlen hibák okainak és megjelenési formáinak széles tárháza van. Az eredmény azonban majdnem mindig ugyanaz: az integrált áramkör egyáltalán nem, vagy nem az előírt specifikáció szerint fog működni, és az adott chip, vagy akár a teljes szelet is selejt lesz. A legjellemzőbb hibák a fémzésben keletkezett szakadások (például a fotorezisztre szennyezőanyag kerül, így megvilágítás és előhívás után is fent marad a szeleten), rövidzárok (pl. szennyező anyag rakódik le, amely átvezet a fémrétegek között), valamint az egyéb rétegek közötti hibás kontaktusok (pl. elillesztés, oxid-hiba). Az ebbe a kategóriába sorolható tesztstruktúrákkal a szeleten lévő rövidzárokat és szakadásokat lehet detektálni.

A megbízhatósági analízis során az egyes tesztábrákat különböző stressz vizsgálatoknak vetik alá, melyek során vizsgálják a struktúrák és az egész szelet túlfeszültségre, nagy áramsűrűsége, különböző hőmérsékletekre, páratartalomra, valamint sugárzásra adott reakcióit. A félvezető technológiában a megbízhatóság felől megközelítve leggyakrabban előforduló hiba ok az elektronmigráció. Ez egy szilárdtest fizikai mechanizmus, mely során a vezetőrétegekben az elektronok szóródása által kiütött

rácsonoknak az áramiránnyal ellentétes mozgása a rácsban vakanciákat hoz létre, amelyek - megfelelő számú rácshiba esetén - szakadás jellegű meghibásodást idézhetnek elő.[5] Ez a jelenség az áramsűrűség növekedésével egyenesen arányosan fokozódik. Ezt a folyamatot úgy szokták ellenőrizni, hogy egy vékony fémvezetéken nagy áramsűrűséget folytatnak keresztül meghatározott ideig, és ez után megvizsgálják, hogy a terhelés hatására keletkezett-e szakadás a vezetéken.

Ezen felül további gyakori hibajelenségek még a dielektrikum letörések, a csapdába esett töltések, és a korrózió. A legtöbb esetben ezek a hibajelenségek könnyen vizsgálhatók az eszközparaméterek, gyártási paraméterek, valamint a véletlen hibák meghatározása, illetve detektálása céljából végzett mérések közben, ezért kizárólag megbízhatósági analízis végzésére alkalmas tesztábrák nem kerültek a chipre. Ebből kifolyólag a véletlen hiba és a megbízhatósági analízis tesztstruktúrái azonos kategóriába kerültek.

### **2.4.1 Kontaktusláncok**

A szeletek bemérésekor az egyes mérések meglehetősen drágák, ezért nagyon fontos, hogy minden kontaktus megfelelően legyen kialakítva, hiszen gyakran az első hibás kontaktus detektálása után kidobják a szeletet. A hibás kontaktusok kialakulásának lehetséges okai:

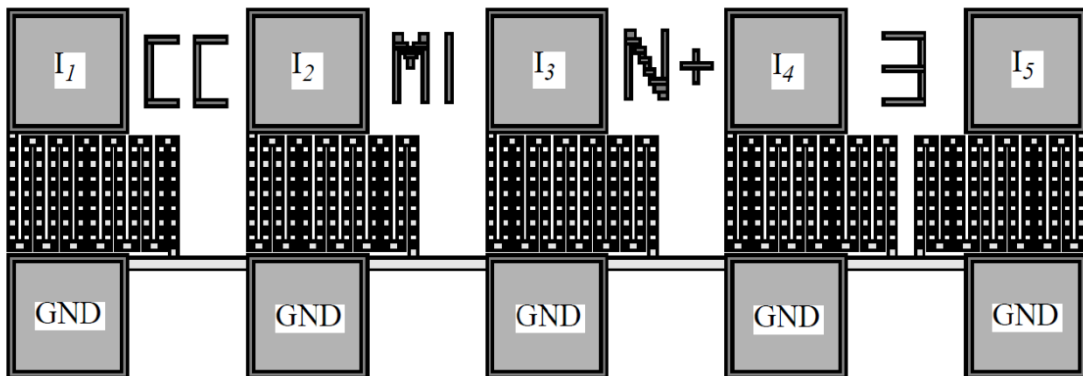
- tervezéskor lemarad a layoutról,
- Aa gyártási folyamat szórása miatt az ellenállás nagyon megnő egyes kontaktusoknál,
- az áramkör használata közben bekövetkezett hiba vagy
- véletlen, gyártás közben történt hiba.

Ezek közül a felsorolás első eleme az, amely nem gyártási hiba. A megnövekedett ellenállás detektálására alkalmas lehet a korábbiakban bemutatott kontaktus ellenállások, természetesen a jelenséget a kontaktusláncsal is lehetséges detektálni. Ez a tesztstruktúra



az utolsó két pontban említett hibák kimutatására és vizsgálatára alkalmas. A kontaktusok két eltérő réteg között valósítanak meg kapcsolatot.

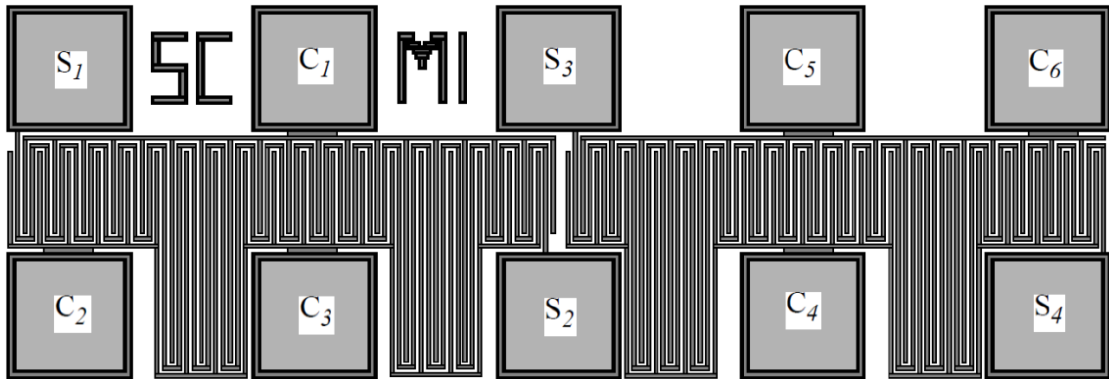
Az egyes láncokon keresztül áramot folytatva, és a két végpont között eső feszültséget mérve kapunk egy ellenállás értéket. Ezt a struktúrát a korábban tárgyalt kontaktus ellenállásoknál kényelmesebben lehet használni, mivel a sok sorba kötött kontaktusnak már van akkora ellenállása, hogy a négyvezetékes mérési módszer szükségtelenné váljon. A kontaktusláncok mérésével az egyes rétegek közötti kontaktusok ellenállásának átlagértékéről használható információt kapunk, szórásáról azonban nem. Ebből a struktúrából szintén többet érdemes vizsgálni, az esetleges hibás kontaktusok miatt. Amennyiben egy kontaktus szakadt, abban az esetben az egész láncon nem folyik áram, és a hibás kontaktus helyét és számát meghatározni nincs lehetőség. Ha viszont az esetleges hibás kontaktusok nem szakadtak, csak nagy az ellenállásuk, akkor fals értéket kaphatunk az ellenállás átlagértékére, ezért a megbízható eredmény érdekében az egy kontaktusokat tartalmazó struktúrák vizsgálatát hosszabb távon megkerülni nem lehet.



2.7. ábra: Kontaktusláncok

## 2.4.2 Egybeágyazott fésű és szerpentin ellenállások

A struktúra szerpentin része egy hosszú vezetékvezés, amellyel a szakadást lehet detektálni, míg a fésűs struktúra a szerpentinvezeték közé nyúlik be, és az esetleges rövidzárat lehet vele észrevenni. Ezzel a struktúrával a gyártás egységessége, tisztasága, minősége vizsgálható.



2.8. ábra: egybeágyazott fésű és szerpentin ellenállások struktúra

### 3. A teszt chip felépítése

A chipeket n és p típusú 2 inches szeletekre terveztem, a szelet típustól eltérő diffúzióval. A tanszéki tisztatéri laboratóriumban a külön nMOS és pMOS eszközök létrehozására alkalmas technológiai folyamatok közül a legfontosabb, a gyártási paramétereket befolyásoló oxidáció, diffúzió és a fémezés. Továbbá a chipet úgy terveztem, hogy az többféle összeköttetési technológiának is megfeleljen, akár mikrobump flip-chip bonding is lehetséges legyen rajta. A korábban felsorolt struktúrákat és azoknak a layout tervét a CleWin4 nevű szoftver segítségével készítettem el. A tanszéki technológiát figyelembe véve és a maszkgyártás korlátait ismerve a minimális csíkszélességet 2-3  $\mu\text{m}$  értékre becsüljük.

- DIFF 
- GOX 
- CONT 
- MET 

3.1. ábra: Az elkészített maszk rétegek

A 3.1 ábrán látható a 4 maszk réteg rövidített neve és színkódja, amiket terveztem. A gyártási folyamatban történő felhasználási sorrendbe felsorolva.

DIFF – Az n vagy p diffúziós réteg maszk

GOX – A gate oxid réteg maszk

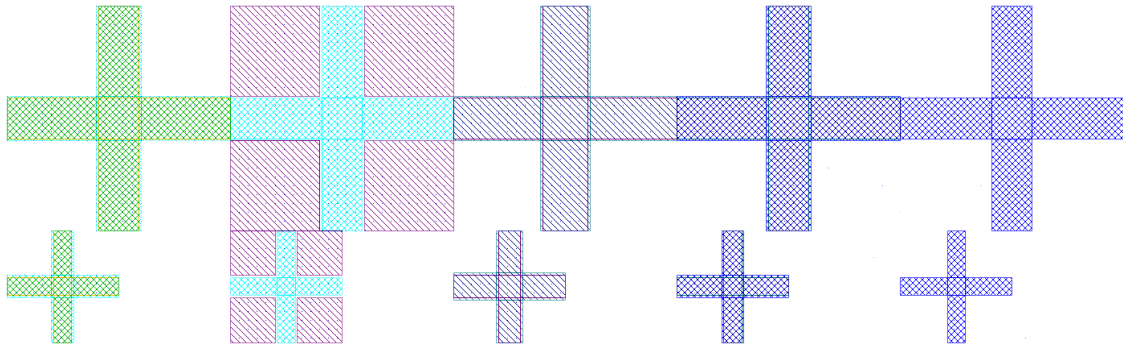
CONT – A kontaktus ablak maszk

MET – A fém réteg maszk

A kontaktus rajzolatok minden esetben 220x220  $\mu\text{m}$ -es négyzet kontaktus. A kontaktusok közötti távolság 250  $\mu\text{m}$  minden esetben.

### 3.1 Illesztő ábrák

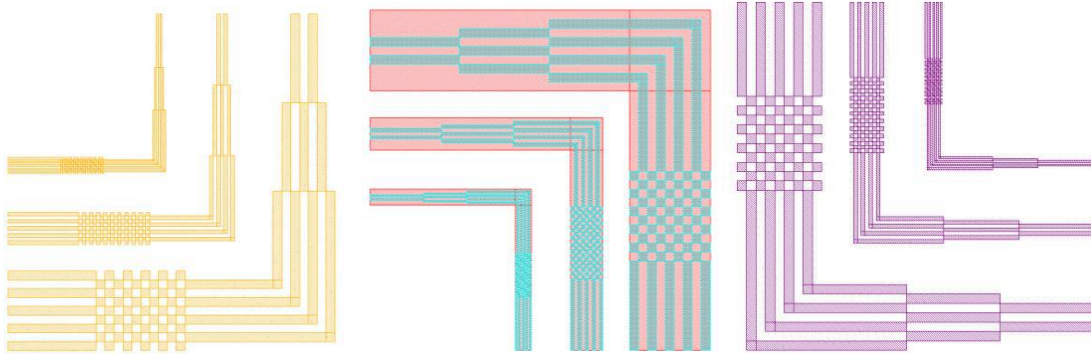
Az illesztést segítő, azt felgyorsító illesztő ábrákat is elhelyeztem a chipen. Többféle illesztő ábra létezik, én ezek közül az úgynevezett kereszt alakú illesztő ábrákat alkalmaztam. A felső kereszttek  $100 \times 100 \mu\text{m}$  az alsók  $50 \times 50 \mu\text{m}$  szélesek. Két réteg illesztésekor az ábrák közötti kereszttek eltérő méretűek, köztük egy rés található, melynek szélessége a nagyobb és a kisebb méretű ábráknál is  $1 \mu\text{m}$ . Tökéletes illesztés esetén a rés vastagsága mindenhol megegyezik az egész struktúra mentén. A litográfiai folyamat során a mintázott rétegen látható ábra nagyobb vagy kisebb is lehet, mint az eredetileg rajzolt, azonban a résnek köszönhetően a szeleten megmunkált minta minden esetben a következő illesztendő maszkon található kereszt közepén helyezkedik el és tisztán látható.



3.2. ábra: Kereszt alakú illesztő ábrák

## 3.2 Litográfiát ellenőrző ábrák

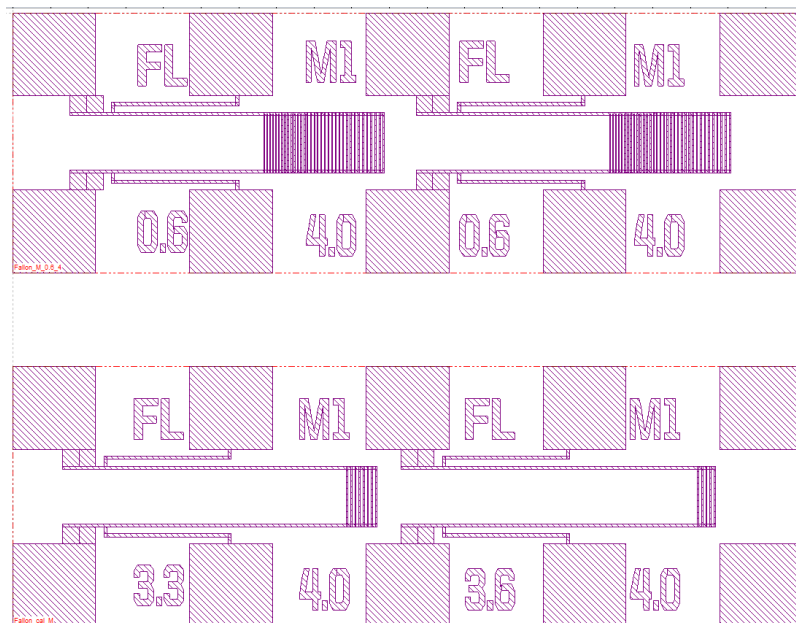
Az illesztő ábrákhoz hasonlóan a litográfia ellenőrzésére is nagy szükség van. Ennek céljából a chip négy sarkába a különböző technológiai lépéshez tartozó ellenőrző ábrát helyeztem el. Ezekkel optikailag lehet ellenőrizni a litográfiai lépésünket a különböző maszkok esetén. Az ábrák 1,2, illetve 5  $\mu\text{m}$  szélességűek.



3.3 ábra: A litográfiát ellenőrző ábrák

## 3.3 A megtervezett tesztstruktúrák

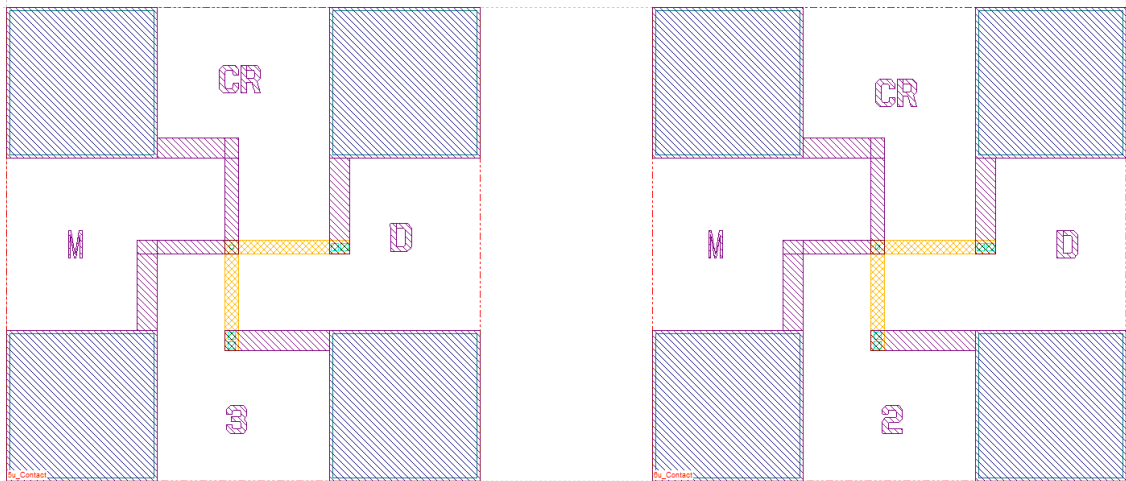
A korábbi fejezetben bemutatott tesztstruktúrák közül többet is megvalósítottam a teszt chipen, ezeknek a layout tervét szeretném röviden bemutatni. Elsőnek a fém réteg minősítésére Fallon létrát hoztam létre. A Fallon létra alatt a kalibráló párja található.



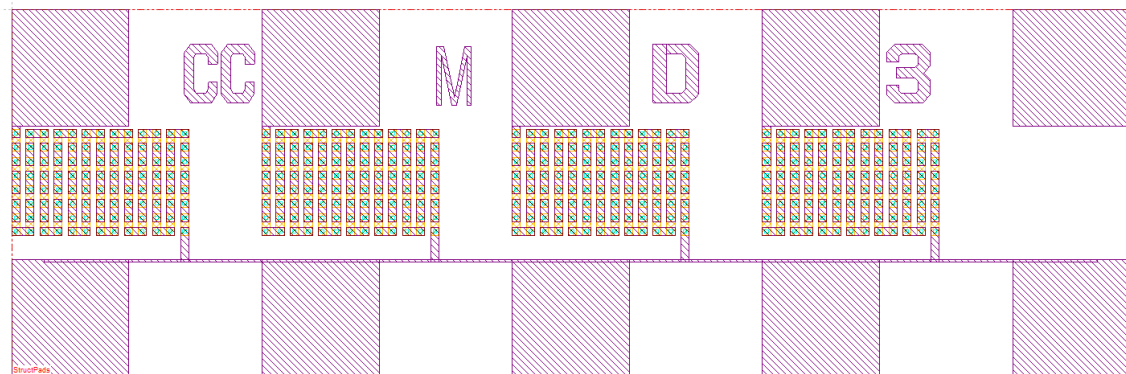
3.4. ábra: Fém réteg Fallon-létrája

A kontaktusok minősítésének céljából kettő fajta teszt struktúrát is létrehoztam. Ezekkel az ábrákkal a diffúziós réteg és a fém réteg között kontaktusok minőségét lehet vizsgálni.

Mindkét tesztábra esetén  $2\ \mu\text{m} \times 2\ \mu\text{m}$ , illetve  $3\ \mu\text{m} \times 3\ \mu\text{m}$  kontaktus ablakok alakítják ki az összeköttetést. Az első fajta úgynevezett Kelvin keresztis kontaktus tesztábra, a másik pedig egyfajta kontaktuslánc, ami segítségével  $3\ \mu\text{m} \times 3\ \mu\text{m}$  méretű kontaktusokat lehet egyszerre vizsgálni, összesen 104 darabot.

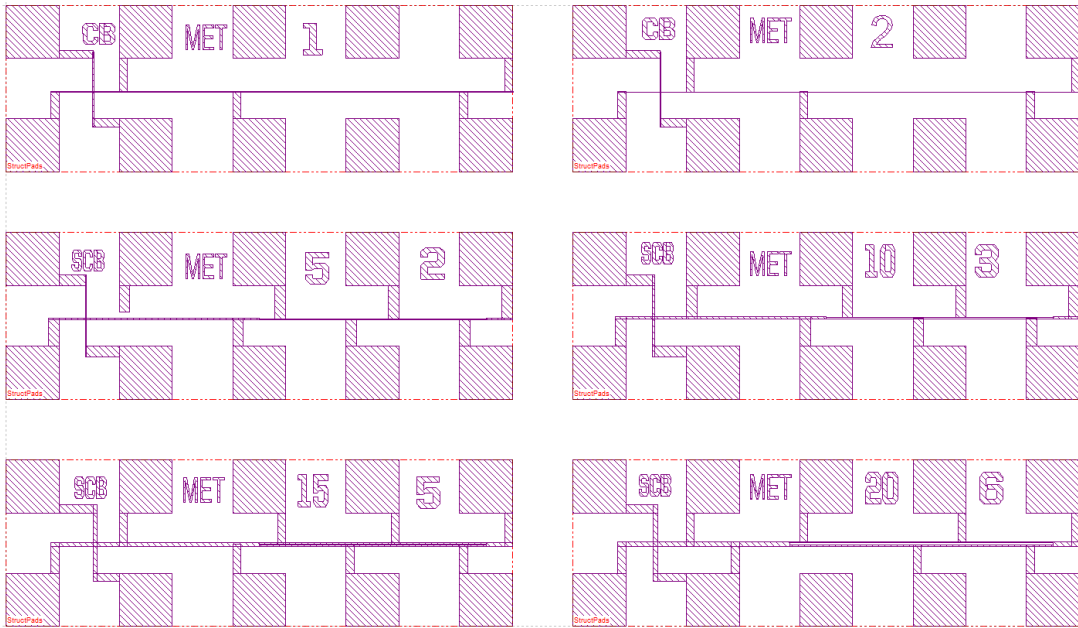


3.5. ábra: Kelvin kereszt teszt struktúra a fémezési és diffúziós réteg között

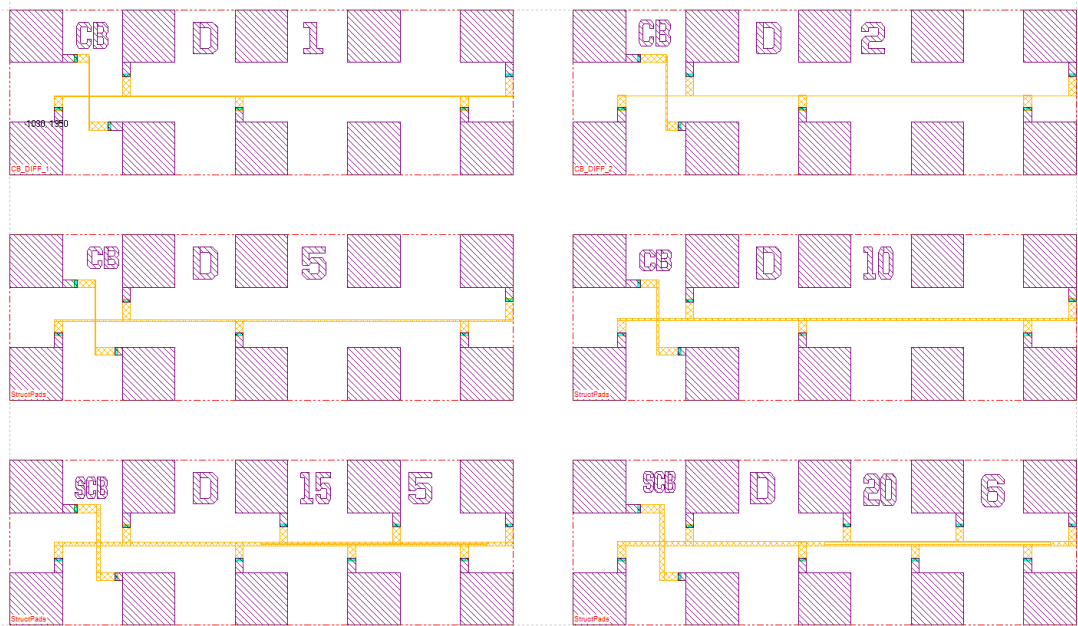


3.6. ábra: Kontaktus lánc tesztstruktúra a fémezési és diffúziós réteg között

Ezen kívül két külön réteg felhasított kereszt-híd teszt struktúráját is megterveztem. Ezek a rétegek a fémréteg és a diffúziós réteg. Ezzel a réteggel meghatározható az adott réteg fajlagos ellenállása, valamint a kialakított csíkszélesség és csíktávolság gyakorlati pontossága. A paraméterek kiszámolása a korábbi fejezetben található képletek segítségével lehetséges. A chipre, a minél pontosabb adatok számításának céljából 6 SCB (Split-Cross-Bridge, felhasított kereszt-híd) került megtervezésre különböző szélességek kialakításával.



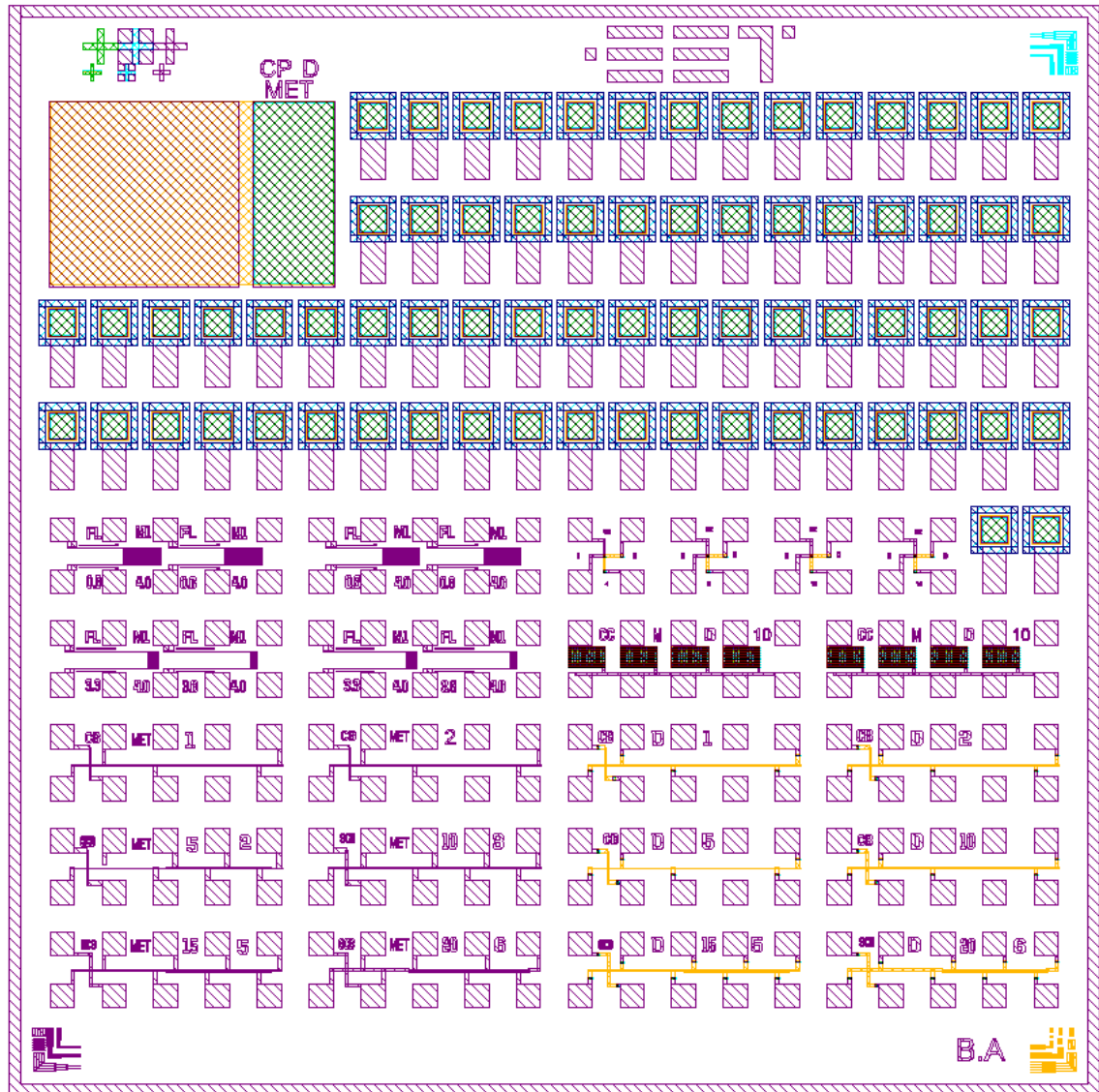
3.7. ábra: A fém réteg felhasított kereszt híd struktúrája



3.8. ábra: A diffúziós réteg felhasított kereszt híd struktúrája



Az előbb bemutatott teszt struktúrákat elhelyeztem a chip területén majd a maradék helyet egyszerű dióda struktúrával töltöttem fel, annak érdekében, hogy megmaradjon a kontaktus mátrix jellege a teszt chipnek. A teljes layout-ot a 3.9. ábra mutatja.



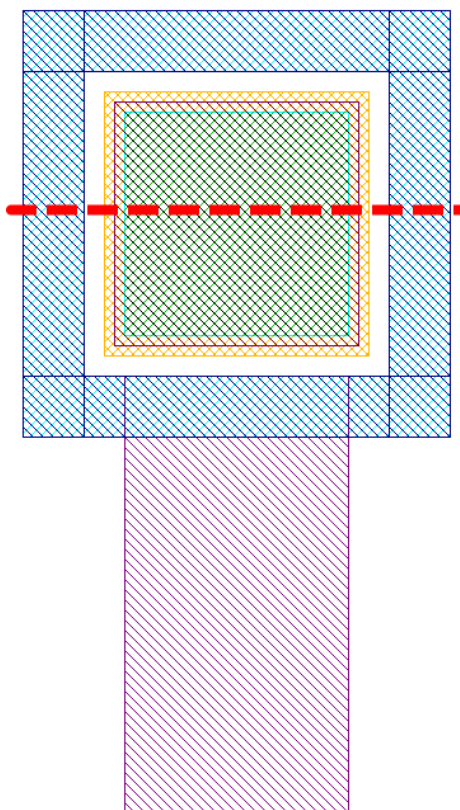
3.9. ábra: A teszt chip teljes layout terve



## 4. A tesztchip gyártás technológiai lépései

A megtervezett eszköz elkészítéséhez szükség van egy jól definiált technológiai folyamat pontos paramétereit tartalmazó leírására, mellyel biztosítható a gyártás reprodukálhatósága. Az előző fejezetben ismertetett teszt chip elkészítéséhez a következő technológiai lépéssort állítottam össze.

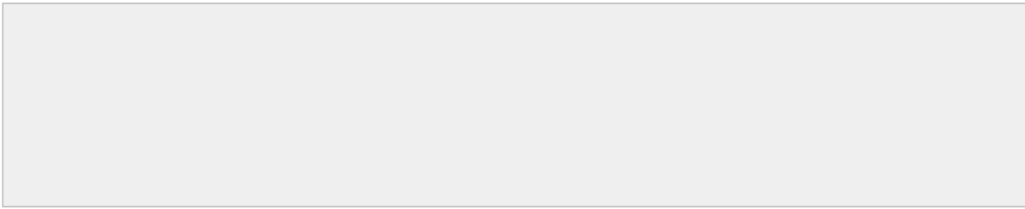
A gyártás, technológiai lépések sorozatából áll. Minden fő lépés egy adott maszkot igényel, mely meghatározza az adott rétegen kialakított mintázatok geometriáját. A gyártás során használt egyes rétegekhez tartozó maszkok, dolgozatom 3.1. ábráján találhatóak. A technológiai lépéssor részletes leírását egy dióda keresztmetszeten szemléltetem. Ezt a diódát ábrázolja a 4.1 ábra.



4.1. ábra: A dióda struktúra

A gyártás során használt technológiai folyamatok lépéssorozata a következő:

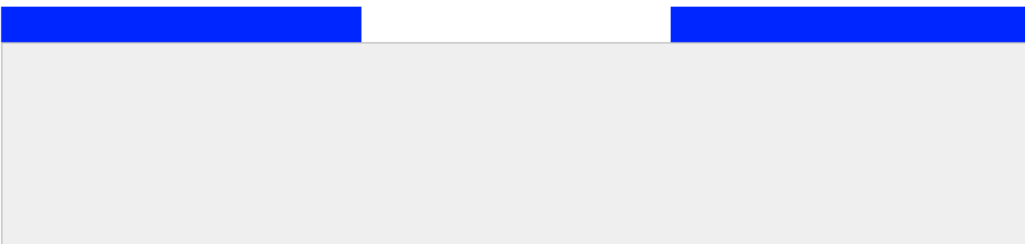
1. Kémiai RCA 1,2 tisztítás, a szelet felületi szennyeződéseit eltávolítjuk.



2. Száraz oxidáció, 150 nm vastag maszkoló oxid növesztése a foszfor diffúzió ellen,  $t=90$  min  $T=1100$  C°



3. Litográfia, AZ1505 fotoreziszt megvilágítása a DIFF maszknak megfelelően, előhívás AZ MIF 826 előhívóban  $t=30$ s.
4. Ablakból SiO<sub>2</sub> eltávolítása Bufferelet Oxidmaró (BOE Buffered Oxid Etch) segítségével,  $t=130$ s.



5. Fotoreziszt eltávolítása AZ removerrel, salétromsavas fürdő, kémiai tisztítás érdekében.

6. Foszfor folyadék felvitele (Spin-on Dopant SOD) a polírozott oldalra.
7. Foszfor szárítása hot plate-en  $T=150\text{ C}^\circ$   $t=2\text{ min}$ .
8. Leválasztás  $T=900\text{ C}^\circ$ ,  $t=30\text{ min}$ .
9. Behajtás és fémezéshez oxid növesztése  $T=1100\text{ C}^\circ$   $t=35\text{ min}$ .



10. Kontaktus kialakítása a CONT maszknak megfelelően, felületre AZ 1505 fotoreziszt felpörgetése, előhívás AZ MIF 826 előhívóban,  $t=30\text{ s}$ .
11. Ablakból  $\text{SiO}_2$  eltávolítása BOE oxidmaró segítségével,  $t=90\text{ s}$ .
12. Alumínium gőzölés  $\sim 20\text{ nm/s}$  rétegnövekedés sebességgel. 280 nm vastag Al réteg leválasztása.



13. Fotolitográfia, AZ xxx megvilágítása MET maszk szerint. Előhívás AZ MIF 826 előhívóban,  $t=30\text{ s}$ .
14. Alumínium marása, marószerben (160 ml  $\text{H}_3\text{PO}_4$  + 10ml  $\text{HNO}_3$ ) a szeleteket mindaddig marni kell amíg szemmel láthatóan lemaródik az alumínium a felületről. Szándékos túlmarás alkalmazása lehetséges, annak az érdekében, hogy biztosan eltávolítsuk az alumínium réteget.

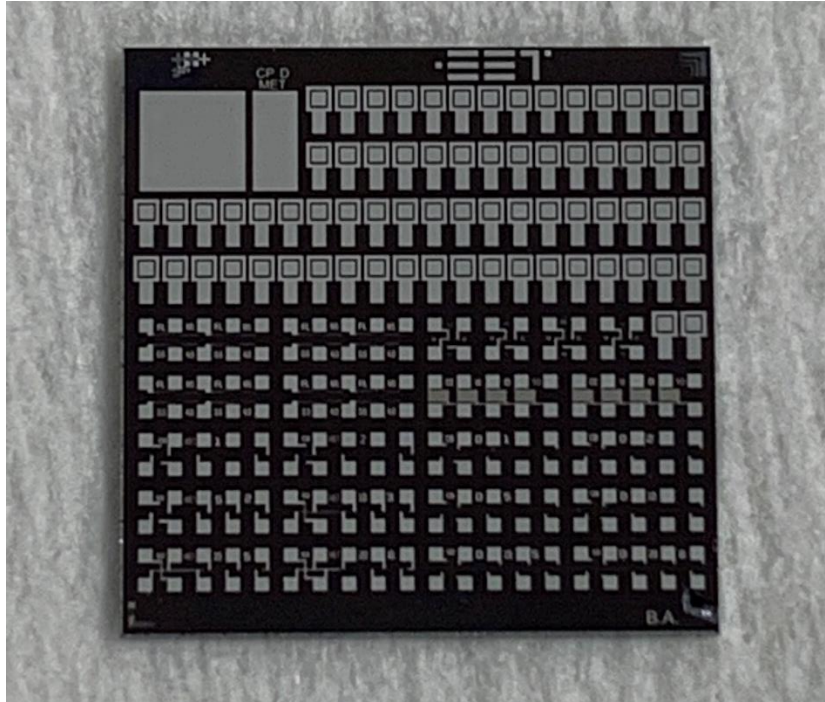


15. Alumínium maró leöblítése és a lakk eltávolítása a felületről, acetonnal, illetve izopropil-alkohollal.
16. Az Al réteg hőkezelése,  $T=450\text{ C}^\circ$ ,  $t=30\text{ min}$ , 100% Ar gázban.

Ezzel elkészült a tesztchip, és ezzel a rajta található összes teszt struktúra, a további feladat ezeknek a tesztábrák kimérése, a villamos paraméterek meghatározása.

## 5. Az elkészített teszt chip megmérése

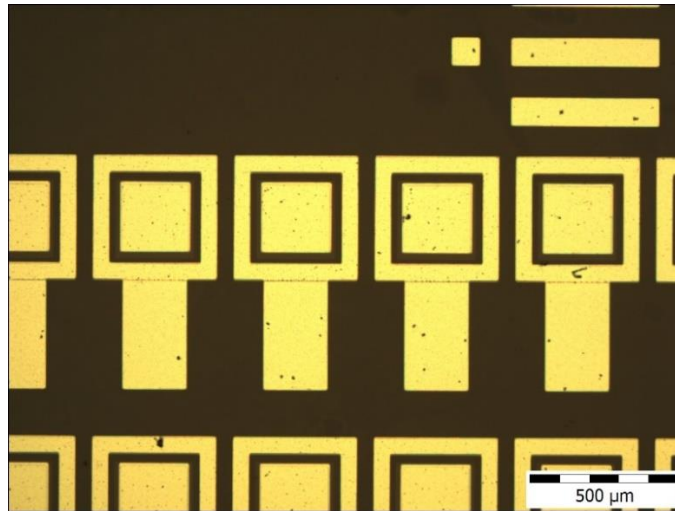
Gyártás után az elkészült mintákat, optikai, elektromos, és mechanikai mérésekkel vizsgáltam. A méréseket a BME Elektronikus Eszközök Tanszékének Anyagvizsgáló laboratóriumában végeztem. Az alábbi ábra a már teljes elkészített tesztchipet mutatja.



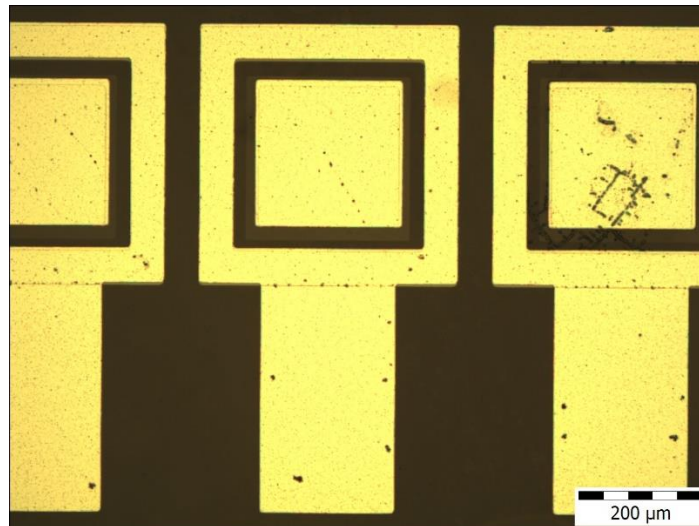
5.1. ábra: Az elkészített tesztchip

### 5.1 A minták optikai vizsgálata

A munkám során kialakított tesztábrákat és diódákat egy Olympus BX51 optikai mikroszkóppal vizsgáltam. Az elkészült mintáról készült felvétel a következő ábrák szemléltetik.

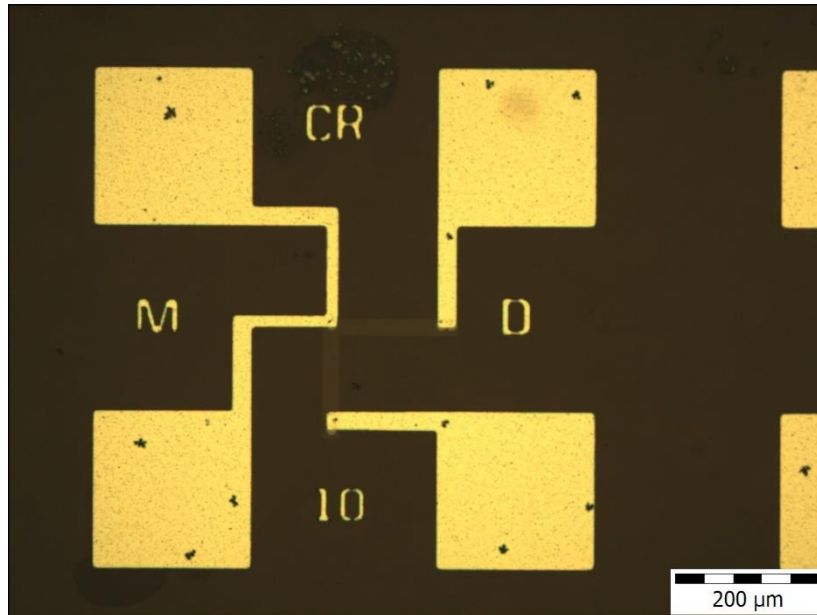


**5.2. ábra: Diódák sorban**



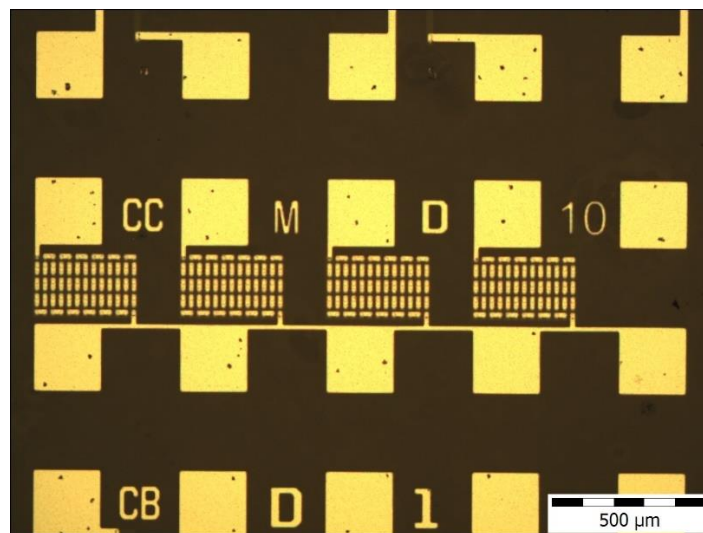
**5.3. ábra: A dióda struktúra**

Az 5.2, illetve 5.3 ábrán jól látszik, hogy az elkészített dióda struktúrák megegyeznek a tervezett struktúrával. A méretek pontosan egyeznek a maszk mintázat tervezésekor elkészített méretekkel.



**5.4. ábra: Az elkészített Kelvin kereszt struktúra**

Az 5.4 ábrán látható Kelvin kereszt struktúra esetén nagyobb nagyítás mellett megfigyelhető egy kisebb mértékű elillesztés a fémezési illetve a diffúziós réteg között. Ennek a mértéke ugyan csupán 1-2  $\mu\text{m}$  ez bizonyos teszt ábrák esetén jelentősen látszik. Továbbra is elmondható a struktúrával kapcsolatban, hogy a méretek megegyeznek az elvárt értékekkel.

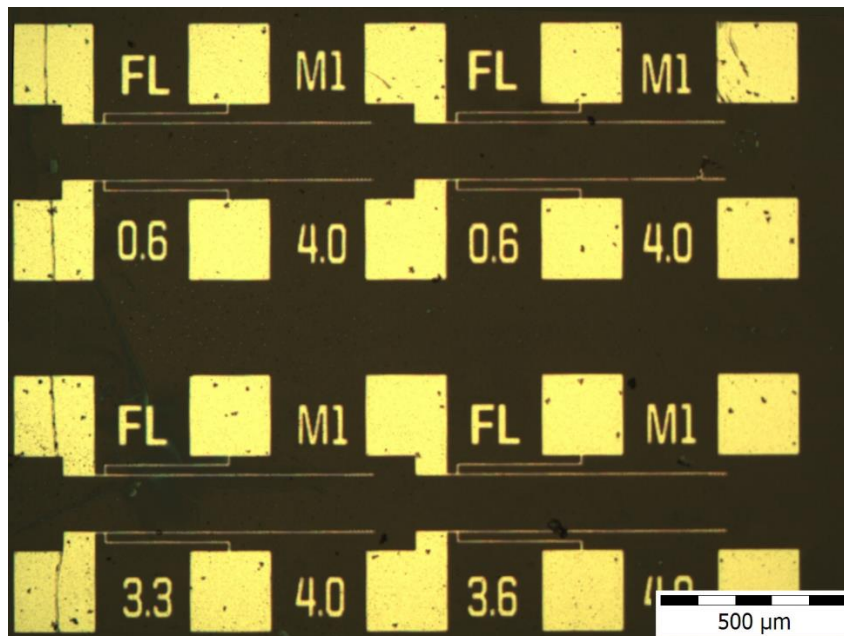


**5.5. ábra: Az elkészített kontaktus lánc struktúra**

A kontaktus lánc struktúrát vizsgálva, azt tapasztaltam, hogy az elillesztés, illetve a technológia pontosságából adódóan egyik chip esetén sajnos nem sikerült a kontaktus láncot létrehozni. Ugyan az 5.5 ábra is jól mutatja, hogy az egyes lánc elemek, illetve a

fémzési réteg is sikeresen elkészült, azonban az egyes lánc elemek közötti kapcsolat a kontaktusokon keresztül nem sikerült. A többi tesztchip esetén sikeresen elkészült a struktúra és villamos paramétereit is lemértem, ezt a következő fejezet részben részletezem.

Ezt követően a Fallon létra struktúrát vizsgáltam meg. Az 5.6 ábrán látható ez a teszt ábra.

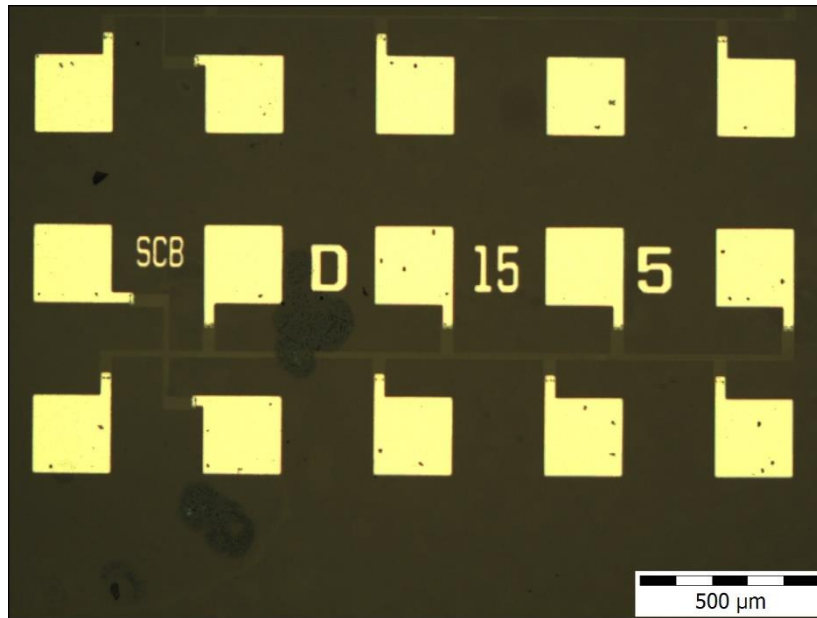


**5.6. ábra: Az elkészített fallon létra struktúra**

Az ábrán nagyon jól látszik, hogy ebben az esetben sajnos nem sikerült a tesztábrát hibátlanul elkészíteni. A fallon létra egyetlen létrafoka se készült el, ebből kifolyólag nem mérhető és pontos következtetés nem vonható le erről az ábráról. Az elmondható azonban, hogy 4 μm kisebb mintázat az általam használt technológiával nem készíthető el.

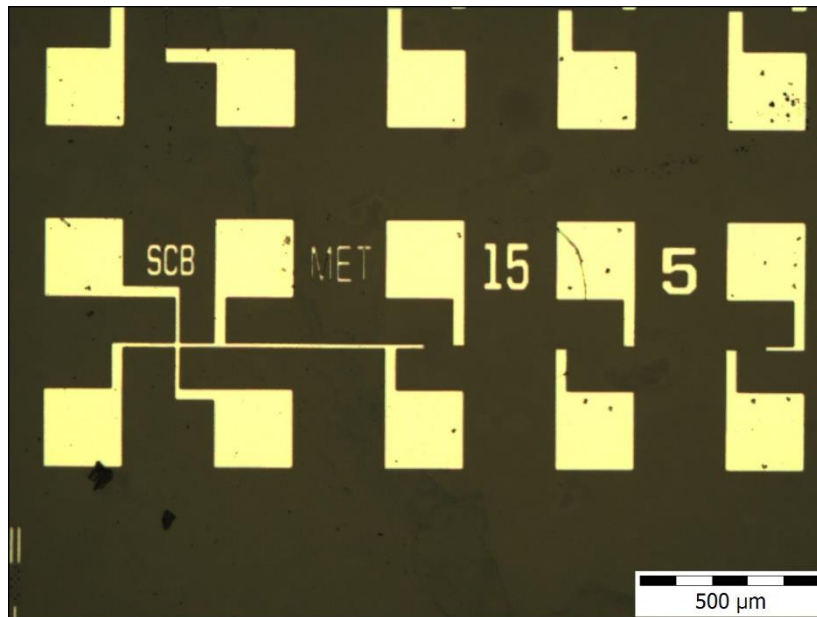


Következőnek a felhasított kereszt teszt ábrákat vizsgáltam meg. Ezt mutatja be az 5.7, illetve 5.8 ábra.



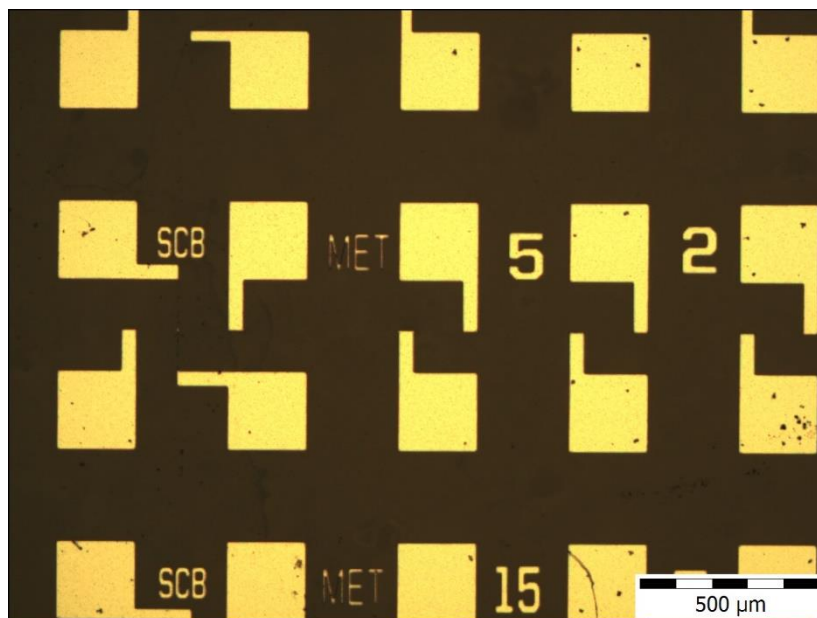
**5.7. ábra: Az elkészített diffúziós réteg felhasított kereszt struktúrája**

A fenti ábrán jól látható, hogy a diffúziós rétegen sikerült elkészíteni a kereszt struktúrát azonban a felhasított kereszt részén a mintának nem sikerült az 5 μm széles hasítás elkészíteni. Ennek feltehetően a diffúzió technológiai lépés során a méretekkel kapcsolatos növekedés az oka. Ezáltal egy egyszerű diffúziós kereszt struktúrát hoztam létre.



**5.8. ábra: Az elkészített fémzési réteg felhasított kereszt struktúrája**

A fémzési réteg esetén már egyértelműen tapasztalható az általam végzett technológia határai. Ebben az esetben az 5 μm méretű mintákat már sajnos nem lehetséges elkészíteni. Ezt jobban szemlélteti a kisebb méretekkel tervezett felhasított kereszt struktúra az 5.9 ábrán.



**5.9. ábra: 5 μm vastag felhasított kereszt struktúra**

Jól mutatja az ábra, hogy ezeknél a méreteknél már nem lehetséges a minták elkészítése az általam használt technológia mellett. A határ ~5μm, ez határozható meg optikai vizsgálatok alapján.

## 5.2 Gyártás közbeni ellenőrzés

A félvezető technológiában gyakran alkalmazott gyártás közbeni ellenőrzésre úgy nevezett kísérő szeletek alkalmazása. Ezeknek a szeleteknek a lényege, hogy ugyanazon a termikus és diffúziós lépéseken esnek át, mint az elkészítendő, eszközöket is tartalmazó szeletek. Segítségükkel a tényleges minták és technológiai folyamatok roncsolás mentes ellenőrzése és vizsgálata lehetséges.

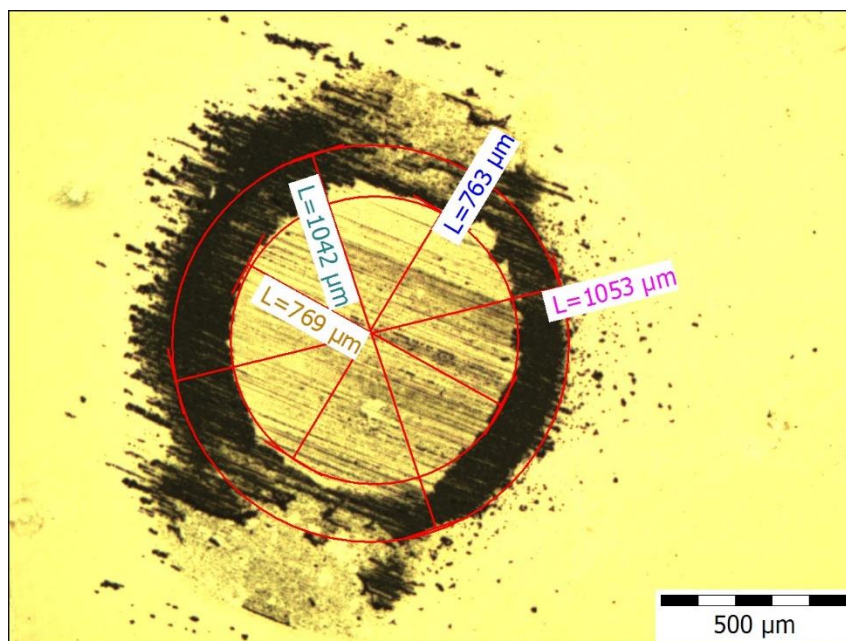
A vizsgálathoz elsőnek egy négytűs mérést végeztem el a kísérő szeleten. Ennek a mérési módszernek a segítségével meghatározható az adalékolt felület rétegellenállása (négyzetellenállása). A mérés közben az áramgenerátoron 1mA erősségű áramot kényszeríték a két szélső tűre, amíg a középső két tűn mérem a feszültséget a műszerrel. Mivel a geometriai feltételeket teljesültnek tekinthetjük ebben az esetben a megfelelő elhanyagolásokkal az alábbi képlettel számítható a rétegellenállás.

$$R_{\square} = \frac{\pi}{\ln 2} * \frac{U}{I} \approx 4,35 * \frac{U}{I}$$

Így a számítást akár kézzel is el lehet végezni, azonban számomra ezt a műszer maga megtette. Végeredménynek a foszfor behajtást követően az alábbi eredményt kaptam.

$$R_{\square} = 16 \frac{\Omega}{\square}$$

Ezt követően meghatározható az úgynevezett diffúziós mélység is. Ennek a paraméternek a meghatározásához egy gömbcsiszolatot is készítettem. Ekkor a PN átmenet a felületen megjelenik, így akár optikai mikroszkóp segítségével is mérhetővé válik. Ehhez további ezüstnitrid tartalmú átmenetelőhívóval kezeljük az átmenetet. A P, illetve N rétegek elektrokémiai tulajdonságai különböznek, ebből kifolyólag a csiszolatban az előhívószer ezüst tartalma az n rétegre kiválik. A csiszolatot az alábbi ábra mutatja.



5.10. ábra: A gömbcsiszolat mikroszkópos képe

A gömbcsiszolat gyűrűs képének segítségével meghatározható a diffúziós mélység az alábbi egyenlet segítségével.

$$x_j = \frac{d_2^2 - d_1^2}{4D}$$

ahol  $D$  a csiszoló gömb átmérője,  $d_1$  a belső kör, illetve  $d_2$  a külső kör átmérője. Az általam használt csiszoló átmérője  $D = 44,5$  mm. A mérést elvégezve több csiszolaton is, és a képletbe behelyettesítve átlagosan  $2,9$   $\mu\text{m}$  adódik a diffúziós mélységre.

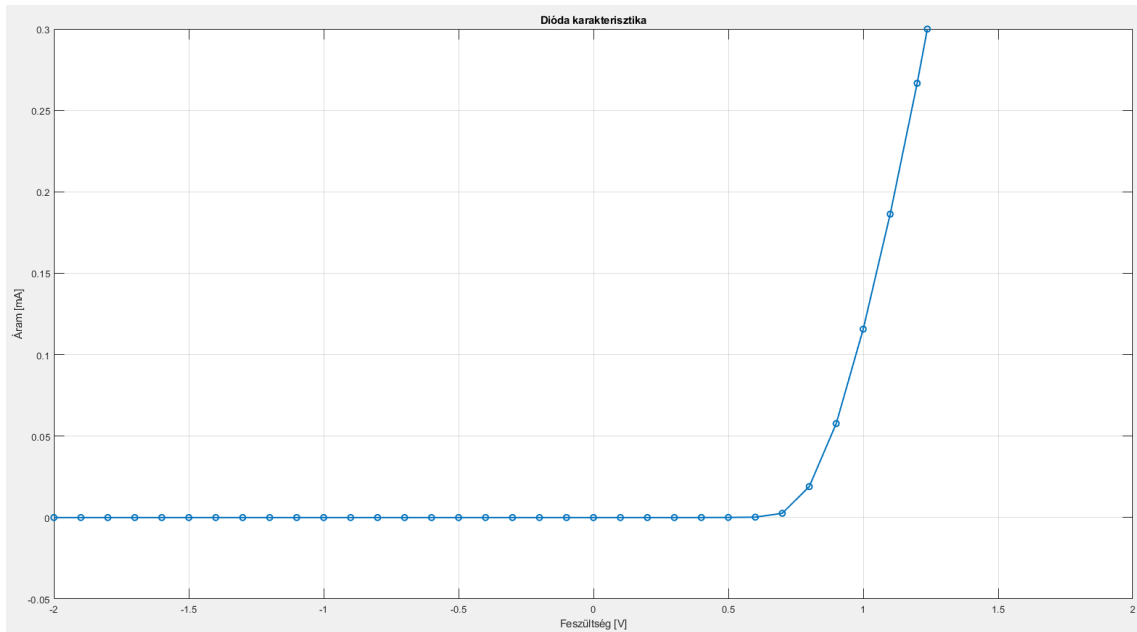
### 5.3 A minták villamos mérése

Az elkészített tesztábrákat miután optikai módon mikroszkóppal megvizsgáltam, következett a minták villamos mérése. Ehhez egy tűs mérőrendszert alkalmaztam, mivel jelenleg a szeletek nem tartalmaznak kivezetéseket. Így a méréseket úgy végeztem el, hogy a tűket hozzáérintettem a pad-ekhez, ezzel létrehozva az elektromos kontaktust.

#### 5.3.1 A diódák mérése

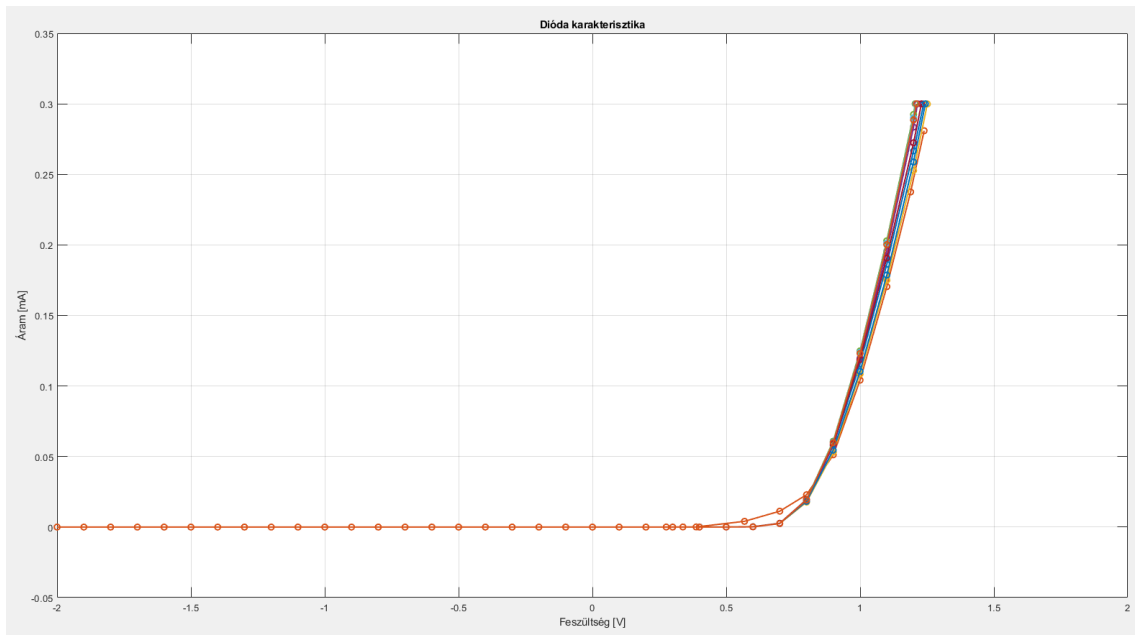
A tesztchip nagyobb mennyiségű dióda struktúrát is tartalmazott, így a mérés egyszerűségéből adódóan elsőnek ezeket a struktúrákat vizsgáltam meg. A mérés célja a diódák karakterisztikájának lemérése volt. Ehhez a Tektronix által gyártott Keithley 2450 forrásgenerátort is tartalmazó grafikus multiméterét használtam. Az mérőeszköz nagy előnye, hogy a feszültséggenerátornak megadott értékhatárok és lépésközök függvényében automatikusan elvégzi a mérést és a kapott áram értékeket a feszültség

függvényében grafikusán meg is jeleníti. Az összes mérést négyvezetékes mérési elrendezéssel készítettem, ezzel kiküszöbölve a mérővezetékek ellenállását. Az alábbi ábra, egy dióda nyitókarakterisztikáját ábrázolja.



**5.11. ábra: Dióda karakterisztika**

Jól mutatja az ábra is, hogy a dióda nyitófeszültsége 0,6-0,7 V között van. Ez az érték megegyezik egy ideális dióda nyitófeszültségével. Az ábrán jól látható, az exponenciális jelleg, illetve, a nagyon alacsony záró irányú áram is. A technológia minősítésére továbbá alkalmas lehet annak a vizsgálata, hogy a többi dióda karakterisztika milyen jelleget mutat. A diffúzió egyenletlenségéből adódóan a többi dióda esetén magasabb nyitófeszültség lehetséges, illetve laposabb karakterisztika várható. A karakterisztika ellaposodását a soros ellenállás okozza, így a legjobb eredményt az erősen adalékolt homogén szelet adja. Az 5.12 ábra összesen 10 darab dióda nyitókarakterisztikáját tartalmazza egy grafikon az összehasonlítás érdekében.



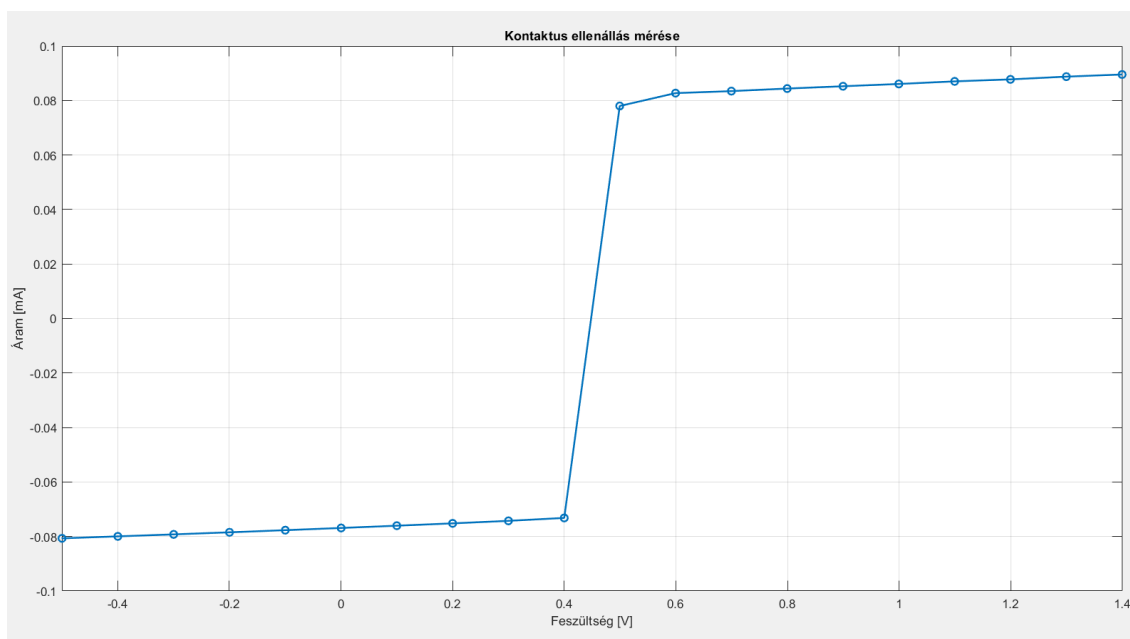
**5.12. ábra: Diódák karakterisztikája**

A méréshez, mint fent említettem összesen 10 diódát mértem meg. Annak érdekében, hogy minél több információval szolgáljon a mérés, a 10 diódát 3 külön testchípről mértem le. Ezen túl, arra is figyeltem, hogy az összes chip esetén lehetőleg egymástól távol elhelyezkedő diódákat mérjek meg. Az eredmény magáért beszél, a karakterisztika sereg nagyon kis mértékű szórást mutat. Gyakorlatilag teljesen azonos nyitófeszültséggel.

### 5.3.2 Kelvin kereszt mérése

A Kelvin kereszt struktúra mérésével az úgynevezett kontaktus ellenállás értékét lehet meghatározni. Ehhez a méréshez a korábbi dióda karakterisztika méréshez használt mérési elrendezést használtam. A Tektronix Keithley 2450 forrásgenerátort tartalmazó grafikus multiméterét használtam ismét. Az mérőeszköz nagy előnye, hogy a feszültséggenerátornak megadott értékhatárok és lépésközök függvényében automatikusan elvégzi a mérést és a kapott áram értékeket a feszültség függvényében grafikusan meg is jeleníti.

A mérési eredmények az alábbi ábrán láthatóak.



**5.13. ábra: A Kelvin kereszt ábra mérési eredménye**

Az 5.13 ábrán elsőre különös eredményt tapasztalhatunk, 0,4 V feszültség esetén egy nagy meredekségű áram ugrás figyelhető meg. Ennek a jelenségnek a magyarázatához és megértéséhez meg kell vizsgálnunk a tesztábra réteg felépítését. A tervezett teszt struktúrából adódóan a Kelvin kereszt ábrán jelen van egy PN átmenet, majd ezen átmenet felett található egy fémezési réteg is. Ezt a fém-P-N átmenetet egy Schottky diódát alakít ki. Ezzel a háttér tudással könnyen belátható, hogy a teszt struktúrával együtt készült egy parazita Schottky dióda is, amely 0,4V feszültség esetén kinyit. A nyílt Schottky dióda okozza a meredek áram változást a mérés során. Ettől függetlenül szerencsére továbbra is meghatározható a kontaktus ellenállás a két réteg között, hiszen szemmel is látható, hogy a dióda nyitását megelőzően, illetve a nyitást követően a görbe meredeksége közel azonos. A mérési pontokban felvett adatok alapján kiszámítottam ennek a két szakasznak a meredekségét. A kontaktus ellenállás értékére átlagban  $137 \Omega$  adódott, szórása  $17 \Omega$ . A mérési eredmény 5 darab kereszt külön-külön szakaszainak méréséből adódott. A mérési tartomány ennél a struktúránál aszimmetrikus volt, annak az érdekében, hogy mindkét szakasz esetén 10 darab mérési pont legyen, ami által pontosabban számítható a meredekség.

### 5.3.3 A kontaktus lánc mérése

A kontaktus lánc teszttábra esetén a mérés kellően egyszerű. A mérés elve azon alapul, hogy az egyes kontaktus lánc elemek közti átmenet együttesen alkot egyetlen ellenállást. Így az általam tervezett struktúra mérési szempontból tekinthető 50 darab egymással sorba kapcsolt ellenállásnak. Ezzel kapcsolatban kettő dolgot kell megjegyezni. Első sorban fontos tudni, hogy a kivezetések helyzetéből adódóan nagyon fontos, hogy a lánc összes eleme sikeresen elkészüljön, különben nem mérhető ki az ellenállás érték. Másodszor, az egy szem kontaktus ellenállás méretéből következtethető, hogy a mérés során tapasztalt ellenállás érték a  $k\Omega$ -os tartományban helyezkedik el. Ebből kifolyólag ennél a mérésnél a négyvezetékes mérési módszer elhanyagolható. Én a mérés során így tettem, egyszerűen 2 mérő tű segítségével egy „” műszer által kimértem az ellenállását a kontaktus láncnak. Természetesen itt is, mint ahogy a többi mérés esetén is az összes azonos struktúrát kimértem, ezzel is pontosítva az eredményt. Az eredmény átlagosan  $0,8k\Omega$  lett, alacsony szórással. Ez visszaszámítva egy darab kontaktus ellenállására  $16\Omega$ -ot eredményez.

Az előző fejezet során bemutattam a teszttchipen található összes teszttábrát. A jelenlegi fejezetben be nem mutatott ábrák mérése nem lehetséges. Ide tartozik, a fallon létra teszt struktúra, illetve a felhasított keresztteszt ábrák. Ez annak köszönhető, hogy ezek a teszt ábrák olyan hibákkal készültek el, amik lehetetlenné teszik a mérést. Annak érdekében, hogy ezen teszt ábrákat is meg lehessen mérni és azokból információt tudjunk szerezni szükséges a struktúrák újra tervezése. Első sorban a méretek és az objektumok távolságának szempontjából.



## 6. Jövőbeli tervek

A teszchipet elkészítve a jövőben fő cél az összeköttetési technológia kidolgozása és megvalósítása. Ez alapvetően a jelenlegi maszk tervek alapján első sorban egy flip - chip bonding technológia lenne. A tervezéskor fő szempont volt a modularitás is, így egy további maszk elkészítésével a kivezetések helyei megváltoztathatóak és más összeköttetési technológia megvalósítása is lehetséges. Ezt követően az összeköttetések kialakítása a további cél. A végső cél megvalósítása érdekében az összeköttetések valós idejű monitorozását lehetővé tevő mérési elrendezés megtervezése és megvalósítása a következő lépés. Ennek nagyon fontos paramétere maga a teszchip, ami a dolgozat során be lett mutatva. A teszchip rendelkezésre állása erősen segíti a végső cél megvalósulását.

## 7. Összefoglalás

A TDK dolgozatomban bemutattam a Budapesti Műszaki és Gazdaságtudományi Egyetem Elektronikus Eszközök Tanszékének félvezető laboratóriumában alkalmazott gyártástechnológia minősítésére alkalmas teszchip tervezését, kialakítását és megvalósításának egyes lépéseit. A teljes félvezető gyártástechnológiai lépéssor pontosan ki lett dolgozva, és részletesen dokumentálva is lett. Az elkészített teszchipet, illetve a rajta található tesztábrákat megvizsgáltam optikai és villamos szempontból is, ezzel információt nyerve a technológia minősítésére. Ezeknek a méréseknek a módszere és eredménye a dolgozatban be lettek mutatva. A teszchip tervezésének kezdetekor olyan újszerű, plusz funkcióval bővítettem a teszchip működőképességét/funkcionalitását, amivel közvetlenül alkalmassá válik a teszchip tokozásának elektromos összeköttetésinek későbbi vizsgálatára. Egy kiválasztott összeköttetés megvalósítása, illetve az elkészített összeköttetés valós idejű vizsgálata megmaradt későbbi kutatási célnak.

## Irodalomjegyzék

- [1] Andreas Tsiamis: Electrical Test Structures and Measurement Techniques for the Characterisation of Advanced Photomasks 2009
- [2] Laszlo Petho & Anita Pongracz: 0.35  $\mu\text{m}$  CMOS PROCESS ON SIX-INCH WAFERS, Baseline Report VI. Electrical Engineering and Computer Sciences University of California at Berkeley Technical Report No. UCB/EECS-2008-168  
<http://www.eecs.berkeley.edu/Pubs/TechRpts/2008/EECS-2008-168.html> Direct Connection and Testing of TS and Microbump devices for 3D-IC Integration, FormFactor, Livemore California, July 2013
- [3] David Rodriguez: Electrical testing of a CMOS baseline process, University of California, Berkley August, UCB/ERL M94/63 1994
- [4] A.J. Walton: *Microelectronic Test Structures* Edinburgh Microfabrication Facility Department of Electrical Engineering Kings Buildings University of Edinburgh Edinburgh, EH9 3JL, UK
- [5] Merényi Tamás: Technológia teszchip tervezése (önálló laboratóriumi beszámoló)
- [6] Marek Gábor: Hazai félvezető gyártósor technológiai könyvtárának fejlesztése Cadence Virtuoso 6 IC tervező rendszerhez (TDK dolgozat)
- [7] Rózsás Gábor, Bognár György, Takács Gábor, Plesz Balázs, Koncentrátoros napelemek hűtésére szolgáló hátoldali kontaktusba integrált mikroméretű hűtőcsatornák kialakítási technológiája
- [8] Hajdu Ádám, Retkes Tamás, Weidisch Tamás Endre: Félvezető alapú, 3D tapintásérzékelő MEMS eszköz fejlesztése (TDK dolgozat)
- [9] Hajdu Ádám: Technológiai monitorozó chip továbbfejlesztése, a bemérés feltételeinek megteremtése, alternatív technológiai lépéssorrend kidolgozása (önálló laboratóriumi beszámoló)

# Függelék

## Tisztítás és foszforhoz maszkoló oxid növesztés

1. RCA1 tisztítás: oldat  $T=80^{\circ}\text{C}$   $\rightarrow$  vizet melegíteni  $t=10$  percig, a tisztítás  $t=15$  perc, 5:1:1 – DI  $\text{H}_2\text{O}$ :  $\text{NH}_4\text{OH}$ :  $\text{H}_2\text{O}_2$  (200ml DI  $\text{H}_2\text{O}$ , 40ml  $\text{NH}_4\text{OH}$ , 40ml  $\text{H}_2\text{O}_2$ ).
2. Öblítés 3x.
3. Oxid marása
4. 1:20HF-ben,  $t=30$ s.
5. RCA2 tisztítás: oldat  $T=80^{\circ}\text{C}$   $\rightarrow$  vizet melegíteni  $t=10$  percig, a tisztítás  $t=15$  perc, 6: 1: 1 – DI  $\text{H}_2\text{O}$ :  $\text{HCl}$ :  $\text{H}_2\text{O}_2$  (180ml DI  $\text{H}_2\text{O}$ , 30ml  $\text{HCl}$ , 30ml  $\text{H}_2\text{O}_2$ ).
6. Öblítés 3x.
7. Szárítás centrifugálással.
8. Éles mintákon 150 nm maszkoló oxid növesztése a foszfor diffúzió ellen, 3-as csőben,  $T=1100^{\circ}\text{C}$ -on,  $t=1,5$ óra és száraz oxid, 100%  $\text{O}_2$ .  $\text{O}_2$  (601 cső) 100 egység. A csónak mozgatása  $t=3$ perc.

---

## Litográfia a foszfor diffúziós ablaknyitáshoz és SOD foszfor diffúzió

9. Szeletek dehidratálása  $T=200^{\circ}\text{C}$ ,  $t=10$  perc.
10. Nitrogénes lefújás, AZ1505 felvitele az előoldalra 0,5ml, kiegyengetni a szelet széléig, 2200 RPM, felfutás 5s, centrifugálás 30s, beszárítás  $T=100^{\circ}\text{C}$ -on,  $t=50$ s-ig.
11. Megvilágítás –  $t=3$ s diffúzió ablak maszk!
12. Előhívás AZ826 MIF hívóban,  $t=30$ s.
13. Öblítés és szárítás.
14. Beégetés  $T=115^{\circ}\text{C}$ -on,  $t=50$ s.
15. Ablakból  $\text{SiO}_2$  eltávolítása BOE oxidmaróban,  $t=130$  s. (80um/perc+20sec)
16. Öblítés 3x.
17. Fotoreziszt eltávolítása:
  - öblítés használt acetonban majd tiszta acetonban,  $t=15$ s
  - öblítés izopropil-alkoholban,  $t=15$ s
  - öblítés nagy tisztaságú vízben
18. Az esetleges lakkmaradvány eltávolítása forró ( $\sim 100^{\circ}\text{C}$ -on, hot plate beállítva  $310^{\circ}\text{C}$ ) Salétromsavban,  $t=10$  percig.
19. A szeletek 3x öblítése nagy tisztaságú vízzel.

20. A szeletek hátoldalának megjelölése.
21. Szárítás centrifugálással.
22. Nitrogénes lefűjás, Foszfor folyadék felvitele a polírozott oldalra, V= 0,4ml, pipettával a folyadékot kiegyengetni a szelet széle felé az egyenletes terület érdekében, centrifugálás 3000rpm, t=20s. Elszívás a szelet fölött 15cm magasságban.
23. Foszfor szárítása hot plate-en, T=150°C (beállítva 215°C), t=2 perc. Elszívás a szelet fölött 10cm magasságban.
24. Spin-onos csőnél a gázáram beállítása 1,8 slpm, a koncentráció (N<sub>2</sub> 98% - O<sub>2</sub> 2%). **Acél golyóra nézve: N<sub>2</sub> (603 cső) 40 egység – O<sub>2</sub> (601 cső) 40 egység (fekete 89-90)**
25. A szeletek nagy csónakba helyezése, a csőben a foszforos oldalak egymás felé néznek. A flat felfelé néz. A csónak mozgatása t=3perc.  
Gáz→ DDD-(kísérő P2, P1, P3) -DDD
26. Leválasztás T=900°C, t=30 perc.
27. PSG marás 1:20HF-ben, t=8 perc.
28. Öblítés 3x.
29. Szárítás centrifugálással.
30. Behajtás és fémezéshez oxid növesztés, spin-on-os csőben, kis csónakban, T=1100°C-on, t=35 perc száraz oxid (~70nm), 100% O<sub>2</sub>. O<sub>2</sub> (601 cső) 150 egység.

---

### Fémezés és kontaktus kialakítása

31. Szeletek dehidratálása szükség esetén  $T=200^{\circ}\text{C}$ ,  $t=10$  perc.
32. AZ1505 felvitele az előoldalra 0,5ml, kiegyengetni a szelet széléig, 2200 RPM, ramp 9s, centrifugálás 30s, beszárítás  $T=100^{\circ}\text{C}$ -on,  $t=50$ s.
33. Megvilágítás –  $t=3$ s, kontaktus ablak maszk!
34. Előhívás AZ826 MIF hívóban,  $t=30$ s.
35. Öblítés és szárítás.
36. Beégetés  $T=115^{\circ}\text{C}$ -on,  $t=50$ s.
37. Ablakból  $\text{SiO}_2$  eltávolítása BOE oxidmaróban (oxidvastagság: vékonyabb részen  $\sim 70$  nm, vastagabb oxid  $\sim 120$  nm),  $t=90$ s.
38. Öblítés 3x.
39. Gőzölő bekapcsolása és diffúziós szivattyú bemelegedése.
40. Fotoreziszt eltávolítása:
  - öblítés használt acetonban majd tiszta acetonban,  $t=15$ s
  - öblítés izopropil-alkoholban,  $t=15$ s
  - öblítés nagytisztaságú vízben.
41. Szárítás centrifugálással.
42. Tiszta Al lovasok elhelyezése
43. 4V fűtőfeszültség és a III pozíció kiválasztása.
44. Leírás szerint a berendezés kezelése, forgatás beállítása.
45. Gőzölés, alumínium réteg, 8 egységig feltekerés, 20 Angstrom rétegnövekedési sebesség beállítása; szükség esetén feljebb lehet tekerni, ha leesik a leválasztási sebesség. 280 nm alumínium réteg leválasztása.
46. AZ1505 felvitele az előoldalra 0,5ml, kiegyengetni a szelet széléig, 2200 RPM, ramp 9s, centrifugálás 30s, beszárítás  $T=100^{\circ}\text{C}$ -on,  $t=50$ s.
47. Megvilágítás –  $t=3$ s, kontaktus ablak maszk!
48. Előhívás AZ826 MIF hívóban,  $t=30$ s.
49. Öblítés és szárítás.
50. Beégetés  $T=115^{\circ}\text{C}$ -on,  $t=50$ s.
51. Alumínium marás
52. Öblítés és szárítás
53. Beégetés  $T=115^{\circ}\text{C}$ -on,  $t=50$ s.

54. Alumínium marás (160ml H<sub>3</sub>PO<sub>4</sub>, 10ml HNO<sub>3</sub>) majd a szeletek egyenkénti marása amíg szabad szemmel láthatóan elmaródik az Al a felületről; kis túlmarás (20 sec) alkalmazása a biztos Al réteg eltávolítása érdekében!! (4:30 + 30 másodperc minden esetben)
55. Al maró leöblítése és lakk eltávolítása a felületről aceton és alkoholos öblítéssel.
56. Minták hőkezelése T=450°C, t=30 perc, 100% Ar gázban.