



M Ű E G Y E T E M 1 7 8 2

Budapesti Műszaki és Gazdaságtudományi Egyetem
Villamosmérnöki és Informatikai Kar
Elektronikus Eszközök Tanszéke

Szele Dávid

**ALACSONY FOGYASZTÁSÚ ILO
ALAPÚ FREKVENCIAOSZTÓ
ÁRAMKÖRÖK TERVEZÉSE**

KONZULENSEK

Dr. Bognár György

Takács Gábor

BUDAPEST, 2017

Tartalomjegyzék

Összefoglaló	4
Abstract.....	6
1 Bevezetés	8
2 Frekvenciaosztó áramkörök felépítése [2].....	10
2.1 Állandó osztásarányú frekvenciaosztó áramkörök	10
2.2 Két érték között változtatható osztásarányú frekvenciaosztók (DMP).....	10
2.3 Állítható osztásarányú frekvenciaosztók	10
2.3.1 Számlálóval felépített frekvenciaosztók	11
2.3.2 Léptetőregiszterrel felépített frekvenciaosztók.....	11
2.3.3 DMP-ből felépülő frekvenciaosztók.....	11
2.3.4 Pulzuselnyelő frekvenciaosztók.....	12
2.4 Fázisváltó frekvenciaosztók.....	12
3 A ring-oszcillátor.....	15
3.1 Az oszcilláció feltételei – Barkhausen-kritériumok.....	15
3.2 A ring-oszcillátor felépítése és működése	15
4 Az Injection Locking jelenség, Injection Locked Oscillator (ILO) áramkörök és felhasználásuk frekvenciaosztásra	19
4.1 Az Injection Locking jelenség és ILO áramkörök.....	19
4.2 Az ILO áramkörök felhasználása Injection Locked Frequency Divider (ILFD) frekvenciaosztóként	20
5 Ring-oszcillátor tervezése.....	22
5.1 CMOS ring-oszcillátor tervezése.....	22
5.1.1 Elméleti megközelítés.....	22
5.1.2 Szimuláció	23
6 Alacsony fogyasztású ILFD tervezése	26
6.1 Célkitűzés.....	26
6.2 Kiindulási áramkör	27
6.3 Első struktúra – fázistolás kapacitásokkal	28
6.3.1 Egyfázisú jelbecsatolás az nMOS tranzisztorokba	28
6.3.2 Egyfázisú jelbecsatolás a pMOS tranzisztorokba.....	31

6.3.3 Differenciális jel becsatolása	32
6.3.4 Az első struktúra összefoglalása	33
6.3.5 Az első struktúra értékelése	34
6.4 Második struktúra – fázistolás a fokozatok késleltetésének felhasználásával	34
6.4.1 A végső-, megtervezett áramkör	35
6.4.2 A második struktúra értékelése	37
7 Összefoglalás.....	39
8 Függelék.....	40
Irodalomjegyzék.....	44

Összefoglaló

A frekvenciaosztó áramköröket széles körben alkalmazzák a nagyfrekvenciás digitális (pl.: rendszerchip eszközök) és analóg rádiófrekvenciás áramkörökben. Távközléstechnikában leggyakrabban a vivőfrekvencia gyors és pontos beállításáért felelősek. A vivőfrekvencia előállítását az ún. frekvenciaszintézer áramkörök (pl: fáziszárt hurok – PLL) végzik, melynek így elengedhetetlen részei a frekvenciaosztó áramkörök. Ezen áramkörök alacsony fogyasztása, menet-közbeni gyors osztásarány-változtató képessége (akár másodpercenként több ezerszer pl.: Bluetooth 1600-szor másodpercenként) és robusztus működése kiemelkedő fontosságú.

A digitális áramkörök integráltságának és sebességének növekedésével új igények és elvárások merültek fel a frekvenciaosztó áramkörökkel szemben. Mivel rendszerchip eszközökben a szilícium területe egyre inkább növekszik, így nagyon fontossá vált, hogy a digitális áramkörünk különböző részeit különböző órajel frekvencián tudjuk üzemeltetni. Ennek érdekében az órajel-előállító központo(k)nak is dinamikusan változtatható frekvenciájú (stabil, jitter mentes) órajelet kell tudni(uk) szolgáltatni, ami ugyancsak mutatja a frekvenciaosztó áramkörök jelentőségét.

Az egyik legnagyobb kihívás a frekvenciaosztó áramkörök fogyasztásának csökkentése, ugyanis a működési frekvencia növekedésével az áramkörök disszipációja is növekszik. A fokozott disszipáció következtében az áramkörök hőmérséklete szintén megnövekszik, magasabb hőmérsékleten pedig a tranzisztorok munkapontja, nyitófeszültsége megváltozik, ami például digitális áramkörökben a késleltetések megváltozásához, és akár hibás működéshez is vezethet.

Ezen új kihívásokra jelenthet egyféle megoldást az úgynevezett Injection Locked Oscillator (ILO), azaz külső jellel befogott oszcillátor áramkörök alkalmazása. Az ILO áramkörök felhasználása az említett területeken az elmúlt évtizedben kezdődött el és jelenleg is aktív kutatásuk folyik.

A TDK munkámban bemutatom a különböző frekvenciaosztó áramkörök felépítését, architektúráját és működését különös tekintettel az ILO alapú frekvenciaosztókra. Céloom olyan ILO alapú frekvenciaosztó áramkört tervezni, amely képes a beérkező nagyfrekvenciás jelet befogni és leosztani annak frekvenciáját egy előre

beállított arányban. Továbbá olyan ILO áramkört tervezni, amely kiegészítő digitális áramkörökkel képes egy futási időben állítható osztásarányú frekvenciaosztó áramkört alkotni. A tervezés folyamán figyelmet fordítok a technológia szórások és a hőmérsékletváltozás okozta hatások minimalizálására a gyárthatóságra tervezés érdekében. Mindezeket figyelembe véve célom az ILO áramkör fogyasztását alacsony szinten tartani, és egy széleskörűen alkalmazható áramkört készíteni.

A tervezőmunkát a Cadence IC 6.1.5. integrált áramkörtervező eszközzel és az Austria Micro Systems 350 nm-es és 180 nm-es technológiáján végzem.

Abstract

Frequency dividers are widely used in high-frequency digital (for example System-On-a-Chip) and analog radio frequency circuits. In telecommunications frequency dividers are most often used to synthesize the carrier signal accurately and fast. The carrier signals are turned out by so called frequency-synthesizers (for example PLL – Phase Locked Loop) which crucially includes frequency dividers. Low consumption, the ability to change the division ratio fast during the operation (even some thousand times per second, for example BlueTooth 1600 times per second) and robust operation is prominently important.

As the integrity and the frequency of the digital integrated circuits have raised, new demands and expectations appeared. Since the area of the chips have continuously grown, the importance of the ability to use clock signals with different frequency at different locations on the chip have raised. Because of this, the clock signal synthesizer centers have to be able to produce signals with dynamically changeable frequency.

The biggest challenge is to reduce the consumption of the circuits, because as the running frequencies of the integrated circuits raise, their dissipation raises as well, which leads to higher temperatures of the circuits during the running. When the temperature of the circuit increases, the operating points and threshold voltages of the transistors change, which leads to the changing of the delays in the digital circuits and it can cause failures in the operation.

For these new challenges, using Injection Locked Oscillator (ILO) circuits can be a solution. The ILO circuits appeared in the past decade and still an active field of researches.

In my Scientific Students' Association work I present the architecture and the functioning of different frequency divider circuits especially focusing on the ILOs. The goal of my work is to design an ILO that will be able to lock on the incoming high-frequency signal and can divide its frequency with the given division ratio. Furthermore, I design an ILO that can be connected to digital circuits to create a frequency divider with adjustable division ratio. During my work I will make an effort on reducing the effect of the deviation of the transistor parameters and the changing of the temperature to consider

the design for manufacturability. Taking into account of the previous points I try to minimize the power consumption of the ILO to create a widely useable circuit.

During my work I use the Cadence 6 integrated circuit design framework with the Austria Micro Systems 350 nm and 180 nm technologies.

1 Bevezetés

TDK munkámban az integrált áramkörökben alkalmazott frekvenciaosztó áramkörökkel foglalkozom. Amióta elektronikus távközlésről beszélhetünk, digitális áramkörök és számítástechnikai eszközök léteznek, azóta a frekvenciaosztó áramkörök elengedhetetlen részei eszközeinknek. A gyártási és tervezés technológiák és módszerek fejlődésével, az integrált áramkörök megjelenésével és napjainkban ezek bonyolultságának, funkciósűrűségének rohamos növekedésével a frekvenciaosztó áramkörökkel szemben is új igények, elvárások jelentek és jelennek meg. Az új igények kielégítéséhez új tervezési szempontokat kell figyelembe venni, ilyen a nagyobb működési frekvencia, nagyobb pontosság, robusztusság a technológiai szórások és a hőmérsékletváltozások ellen, alacsonyabb fogyasztás. Ezek a tulajdonságok gyakran csak egymás rovására javíthatóak, így az áramkör optimalizálása a kijelölt célra kihívást jelent a mérnökök számára.

TDK dolgozatomban bemutatom a hagyományos frekvenciaosztó áramkörön túl az elmúlt évtizedben a távközlési célú integrált áramkörökben és digitális áramkörök órajelelosztó hálózataiban is megjelent, és a mai napig intenzíven kutatott területet, az Injection Locked Oscillator (ILO), azaz külső jel befogású oszcillátor alapú áramkörök alkalmazási lehetőségét. Bemutatom az injection locking jelenséget, valamint hogy miképp lehet ezt felhasználni frekvenciaosztásra. Igen sok alkalmazásban a frekvenciaosztó áramköröknél nem elég, ha az osztásarány egy meghatározott, előre beállított, konstans érték, hanem működés közben változtathatónak kell lennie. Ennek egy lehetséges megoldása a fázisváltó struktúrájú frekvenciaosztó alkalmazása, melynek bemutatom működési elvét.

Integrált áramkörben különösen fontos kérdés az áramkörök fogyasztásának csökkentése. Egyik oka ennek, hogy ha áramkörünk nem a villamos hálózathoz kapja a táplálást, hanem akkumulátorból vagy elemről, akkor a fogyasztás csökkentésével növelhető ennek üzemideje. A másik fő ok, hogy a disszipáció integrált áramkörön növeli a szilíciumlapka hőmérsékletét, melynek hatására a tranzisztorok munkapontja eltolódik és ez akár nem kívánt jelenségeket okozhat. Analóg áramkörökben ez torzításokat, RF áramkörökben akár a helyi oszcillátor frekvenciájának ingadozását, így a vivőfrekvencia-

ingadozását okozhatja, digitális áramkörökben a kapukésleltetések megváltozását eredményezi, amely akár funkcionális hiba bekövetkezéséhez is vezethet.

. A CMOS áramköri kapcsolástechnikával megvalósított digitális integrált áramkörök statikus fogyasztása elhanyagolható (ha nem számolunk a méretcsökkenésnek köszönhetően egyre jelentősebb szivárgási árammal), a dinamikus fogyasztás-összetevő a jelentős. A dinamikus fogyasztás az átkapcsolásokból eredő, azzal arányos fogyasztás. Legfontosabb összetevője a töltéspumpálás, mely a következő képlettel számítható:

$$P = C \cdot f \cdot V_{DD}^2$$

P : a fogyasztás

C : a terhelő kapacitás

f : a működési frekvencia

V_{DD} : a tápfeszültség

Ennek köszönhetően CMOS gyártástechnológián realizált, tisztán CMOS áramköri kapcsolástechnikával megvalósított frekvenciaosztók esetében a fogyasztás jelentős részét a maximális frekvencián működő fokozatok adják (amennyiben több fokozatú az osztó).

Munkám során egy CMOS ring-oszcillátor alapú frekvenciaosztó áramkört terveztem. A tervezés célja egy olyan ILO frekvenciaosztó áramkör létrehozása, úgynevezett Injection Locked Frequency Divider (ILFD) megtervezése volt, melynek fogyasztása igen alacsony és a fázisváltó struktúrában elhelyezhető, csökkentve annak fogyasztását és így növelve felhasználhatóságát. Az általam megtervezett áramkör képes helyettesíteni a *Fázisváltó frekvenciaosztók* fejezetben bemutatott áramkör első két flip-flop áramkörét, melyek a bejövő frekvencián üzemelnek, így a fogyasztás jelentős hányadát adják.

Irodalomkutatás során több ILFD áramkört megismertem, és ezek közül kiválasztottam egyet, melynek tulajdonságait a legelőnyösebbnek ítélt meg. Ezt az áramkört átterveztem és méreteztem úgy, hogy fogyasztása minimális legyen, működőképes legyen -40 °C és 85 °C közötti hőmérsékleteken, valamint alkalmas legyen differenciális jel becsatolása esetén is a frekvenciaosztásra. Bemutatom az áramkör tervezésének folyamatát és a szimulációs eredményeket, melyek igazolják a tervezés sikerességét.

2 Frekvenciaosztó áramkörök felépítése [2]

2.1 Állandó osztásarányú frekvenciaosztó áramkörök

Az állandó osztásarányú frekvenciaosztó áramkörök a legegyszerűbb felépítésűek. A bejövő frekvenciát egy előre meghatározott arányban osztják le, és ez az arány sem működés közben sem előtte nem változtatható. Ilyen áramkör nagyon egyszerűen készíthető digitális alapáramkörök, T flip-flopok felhasználásával. Ha egy szinkron T flip-flopot (amely minden beérkező órajelre megnegálja a kimenetét, ha a T bemenetére logikai magas érték van csatolva) állandó $T=1$ bemenettel látunk el, akkor az órajel frekvenciát 2-vel osztó áramkört kapunk. A flip-flop ilyenkor a kimenetét egy órajel ciklusig az egyik logikai értéken tartja, majd a következő ciklusban a másik logikai értéken. T flip-flopot készíthetünk D flip-flopból is, ha annak negált kimenetét kötjük vissza a D bemenetre. N darab ilyen T flip-flopot sorba kötve $1:2^N$ osztásarányt érünk el.

2.2 Két érték között változtatható osztásarányú frekvenciaosztók (DMP)

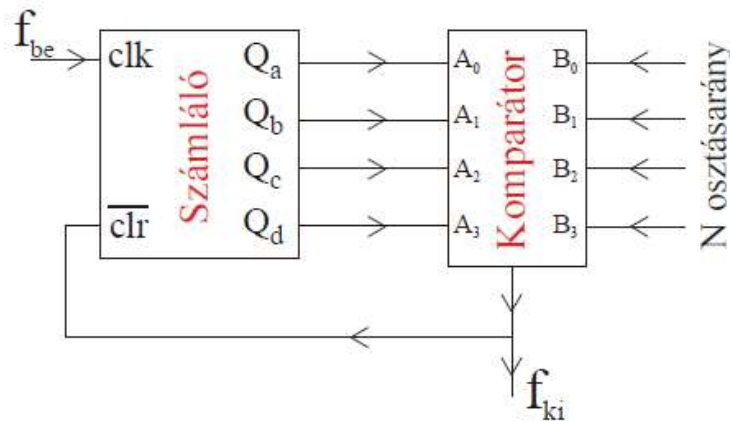
Ilyen áramköröknél az osztásarány két előre meghatározott érték között változtatható, akár működés közben is. A két fix arány között egy kiválasztó jellel lehetséges váltani. Szintén megvalósíthatók digitális áramkörökből, de analóg osztók is képesek lehetnek DMP-ként működni.

2.3 Állítható osztásarányú frekvenciaosztók

Egy frekvenciaosztót akkor nevezünk állítható osztásarányúnak, ha több mint két érték közül változtatható az osztásarány működés közben is. Az ilyen osztók bonyolultabb felépítésűek, így kérdéses lehet, hogy milyen magas frekvencián képesek működni. Ha a bejövő jel frekvenciája olyan nagy, hogy ezek az áramkörök nem képesek a helyes működésre, akkor szokás a bejövő frekvenciát először egy állandó osztásarányú frekvenciaosztóval lecsökkenteni megfelelő mértékben.

2.3.1 Számlálóval felépített frekvenciaosztók

A frekvenciaosztó egy 'reset' vagy 'load' bementtel rendelkező szinkron számlálóból és egy komparátorból épül fel. A számláló a bejövő frekvenciájú órajellel működik és számlál. A számláló kimenete a komparátorba van vezetve, ami összehasonlítja a számláló értékét egy előre beállított N számmal, ami egy regiszterben van eltárolva. Amikor a számláló eléri az N számot, akkor a komparátor kiad egy impulzust, ami törli a számlálót (reset) és egyben az a kimenő jel is, amelynek frekvenciája ekkor N -ed része lesz a bejövő frekvenciának. Az osztásarány működés közben változtatható egyszerűen az N szám átírásával. Ez a struktúrát szemlélteti az 1. ábra.



1. ábra Számlálóval felépített frekvenciaosztó

2.3.2 Léptetőregiszterrel felépített frekvenciaosztók

A frekvenciaosztó áramkör itt egy visszacsatolt léptetőregiszter. A regiszter a bejövő órajel-frekvencián működik. A regiszterbe betöltött bináris számot így ekkora frekvenciával lépteti folyamatosan körbe. A regiszter kimenetén így a betöltött számtól függően leosztott frekvenciájú jel jelenik meg. Például a 01010101 betöltött szám esetén az osztásarány 2 lesz, 00001111 estén pedig 8. A léptetőregiszter felépíthető sorba kötött D flip-flopokkal.

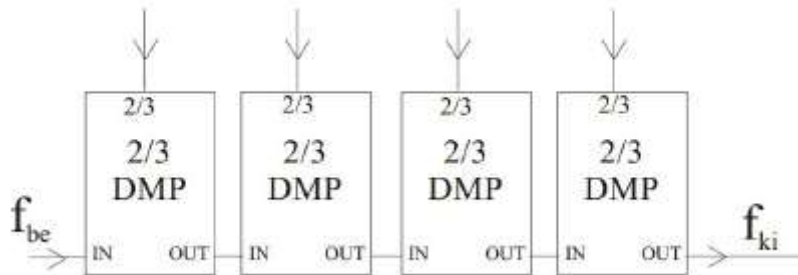
2.3.3 DMP-ből felépülő frekvenciaosztók

A több DMP-ből felépülő frekvenciaosztók képesek működés közben többféle osztásarányal osztani a frekvenciát. Ha sorba kötünk ugyanolyan DMP-eket, akkor ezek osztásarányát különböző módon változtatva meghatározott értékeket lehet elérni. Ha a

DMP-kból N darab X értékre van állítva és M darab Y értékre, akkor kimeneti frekvenciára a következő összefüggés írható fel:

$$f_{ki} = \frac{f_{be}}{X^N \cdot Y^M}$$

Ebből következően a 2. ábra-n látható frekvenciaosztó osztásaránya lehet 16; 24; 36; 54; 81.



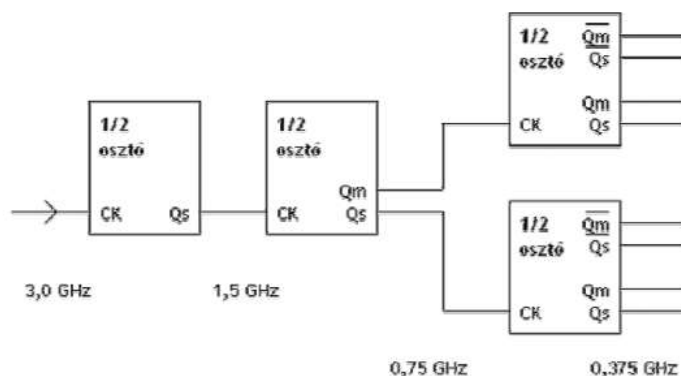
2. ábra DMP-kból felépített frekvenciaosztó

2.3.4 Pulzuselnyelő frekvenciaosztók

A pulzuselnyelő áramkörök felépíthetők DMP-kból. Ezen áramkörök kimenetén kiindulási helyzetben N ütemenként jelenik meg egy impulzus. Ha a bejövő jel ütemeiből el tudunk nyelni X darabot, akkor a kimeneten $N+X$ ütemenként lesz impulzus, azaz ennyi lesz az osztásarány. Ha az áramkörben lévő DMP osztásarányát egy ütem erejéig átállítjuk, akkor elérhető, hogy az elnyeljen egy ütemet. A DMP-k megfelelő vezérlésével így tehát széles értékkészlet állítható elő, amiből az osztásarány megválasztható.

2.4 Fázisváltó frekvenciaosztók

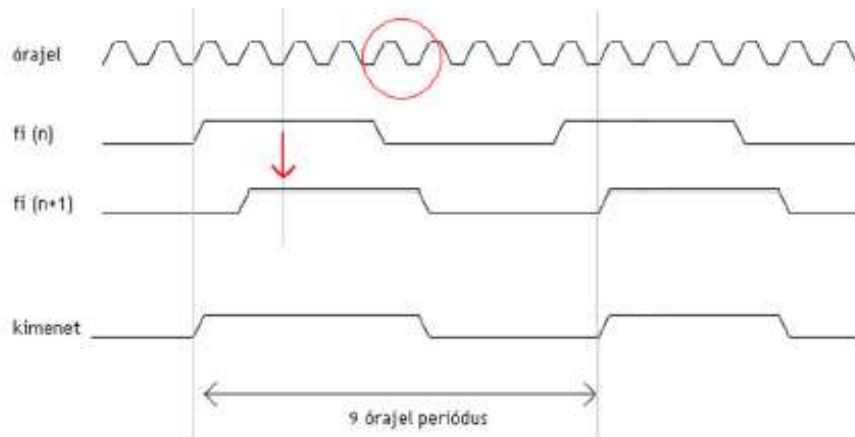
A fázisváltó frekvenciaosztók sokban hasonlítanak a pulzuselnyelésen alapuló osztókhoz. A különbség az, hogy míg pulzuselnyelésnél két érték között változatható arányú osztókból épül fel, és ezek megfelelő vezérlésével érjük el az osztást, addig fázisváltónál azonos frekvenciájú jeleket állítunk el fázisban eltolva egymáshoz képest, és ezek között megfelelő vezérléssel kapcsolgatva nyelünk el pulzust. Ennek nagy előnye a DMP-ből felépülő pulzuselnyelő kapcsoláshoz képest, hogy elég állandó osztásarányú frekvenciaosztókat felhasználni hozzá, hogyha ki tudunk nyerni fázisban eltoló kimeneteket, így a fogyasztás jelentősen csökkenthető.



3. ábra Fázisváltó frekvenciaosztó

A 3. ábra mutat egy példát fázisváltó struktúrára. Itt Master-Slave flip-flopokat felhasználva egymáshoz képest 90° -kal eltolt, azonos periódusú jelek állnak elő az egyes flip-flopok kimenetén. A bejövő jel először egy statikusan kettővel osztó áramkörbe érkezik. Ezután ismét egy kettővel osztó frekvenciaosztóba jut, ami már 90° -kal eltolt kimeneteket állít elő. Ez a két fázisban eltolt jel újabb egy-egy kettővel osztó áramkörbe kerül, ahol a master és slave kimeneteken a pozitív és a negatív jelet is kivezelve 8 darab azonos periódusú, egymáshoz képest 45° -kal eltolt jel áll elő.

Az így előállított 8 jelet egy multiplexerbe vezetjük. A multiplexer mindig csak az egyik jelet engedi a kimenetére. Ha a multiplexer címző bitjeit nem változtatjuk, akkor mindig egy kiválasztott jelet jut a kimenetre, így az osztásarány 8 lesz. Ha viszont a multiplexer címzését működés közben változtatjuk, akkor különböző osztásarányokat érhetünk el. Ha például egy kiegészítő áramkörrel a multiplexert úgy vezéreljük, hogy az éppen kiválasztott jelet lefutó élére a szomszédos (45° -kal késő) jelet válassza ki, akkor 9 lesz az osztásarány. Ennek oka, hogy a 45° időeltolásban éppen a multiplexerbe érkező jelet periódusának nyolcada, ami pedig a bejövő jeletnek egy teljes periódusa. Minden periódusban egyet léptetve a multiplexer címzésén így egy statikus 9-cel osztó áramkört kapunk. A 4. ábra mutatja a fent leírt működést.



4. ábra Fázisváltó frekvenciaosztó működése

További áramkörökkel kiegészítve újabb osztásarányokat érhetünk el, melyek között futási időben lehet váltani. Ha a fázisváltó frekvenciaosztó kimenetét egy következő állandó osztásarányú 8-cal osztóba vezetjük, akkor összességében az arány 64 és 71 között lesz állítható (ha a multiplexert címző regiszter 3 bites). Ekkor a fázisváltó kimenetének 8 periódusa alatt a kimeneten egy periódus jelenik meg. Így annak függvényében, hogy a fázisváltó hány periódusban működik 8-cal vagy 9-cel osztóként, változik a teljes osztásarány. Ha például egyszer oszt 9-el és hétszer 8-cal, akkor $1 \cdot 9 + 7 \cdot 8 = 65$ osztásarányt kapunk.

3 A ring-oszcillátor

Munkám során egy CMOS áramköri kapcsolástechnikával megvalósított ring-oszcillátoron alapuló frekvenciaosztót terveztem. A később bemutatott frekvenciaosztó működésének megértéséhez szükséges a ring-oszcillátor felépítésének és működésének ismerete, ezért ebben a fejezetben ezzel foglalkozom.

3.1 Az oszcilláció feltételei – Barkhausen-kritériumok

Oscillátorokat visszacsatolt rendszerekkel tudunk létrehozni. Ahhoz, hogy a rendszer ne nyugalmi helyzetbe kerüljön, hanem oszcillálni (rezegni) kezdjen, kettő feltételnek kell mindenképpen teljesülnie (ezek az úgynevezett Barkhausen-kritériumok):

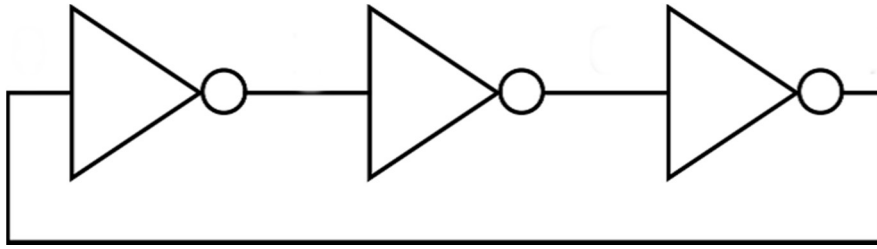
1. Amplitúdó feltétel: A visszacsatolt rendszer hurokerősítésének nagyobbak kell lenni egynél, de az egyenlőség is megfelelő.
2. Fázis feltétel: A visszacsatolás jellege legyen pozitív, azaz a folyamat erősítse önmagát.

Ha fenti két feltétel teljesül, akkor az oszcillátor rezegni fog. A fázisfeltétel egy adott oszcillátor esetén csak bizonyos frekvenciákon teljesül (tipikusan a sajátfrekvencia környezetében), így csak adott frekvenciákon lesz képes rezgésre.

3.2 A ring-oszcillátor felépítése és működése

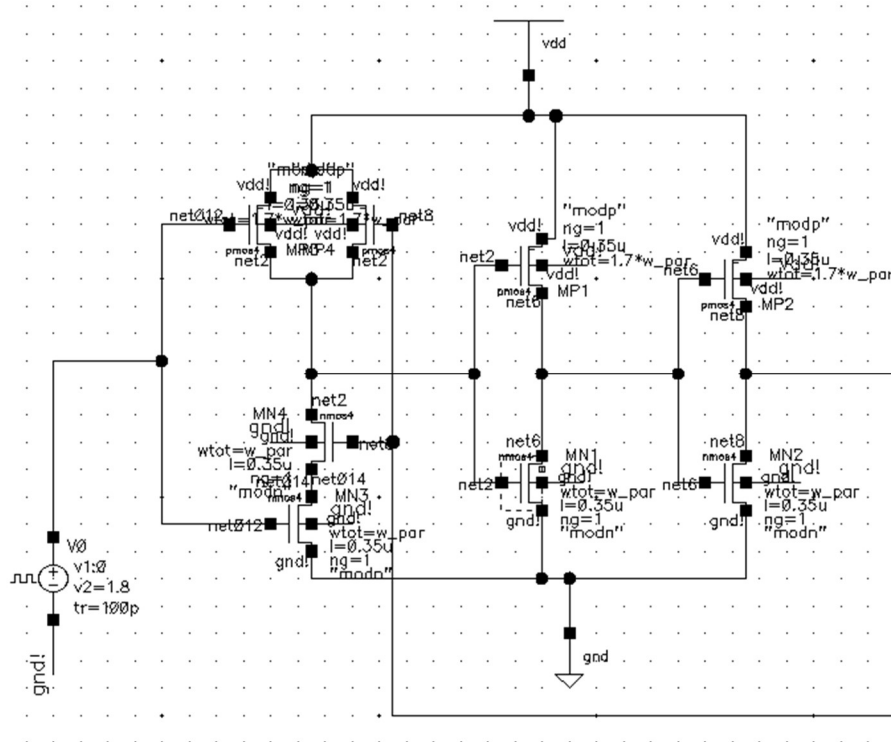
A ring-oszcillátor integrált áramkörökben gyakran alkalmazott kapcsolat egyszerűsége miatt. A ring-oszcillátor helyigénye alacsony, mivel fokozatonként csak két tranzisztorra van szükség. Hátránya, hogy a hőmérsékletváltozásra és a technológiai szórásokra igen érzékeny, illetve fogyasztása is nagyobb, mint például egy integrált LC oszcillátoré.

A ring-oszcillátor páratlan számú inverterből áll, melyek sorba vannak kapcsolva és az utolsó inverter kimenete vissza van csatolva az első bemenetére. Egy három fokozatból álló ring-oszcillátort mutat az 5. ábra.



5. ábra 3 inverterből álló ring-oszcillátor

A 6. ábra egy általam tervezett CMOS ring oszcillátort mutat, amely engedélyező bemenettel van ellátva. Az első fokozat egy NAND kapu, amelynek egyik bemenetére az engedélyező jelet előállító feszültséggenerátor van kapcsolva. Amennyiben ez a generátor logikai alacsony feszültségszintet állít elő, akkor a NAND kapu kimenetén minden esetben logikai magas feszültségszint lesz, így az oszcilláció nem lehetséges. Ellenkező esetben a NAND kapu inverterként viselkedik, ekkor az áramkör oszcillál. A második és harmadik fokozatban egy-egy CMOS inverter található.



6. ábra CMOS ring-oszcillátor engedélyező bemenettel – saját terv, Cadence 6

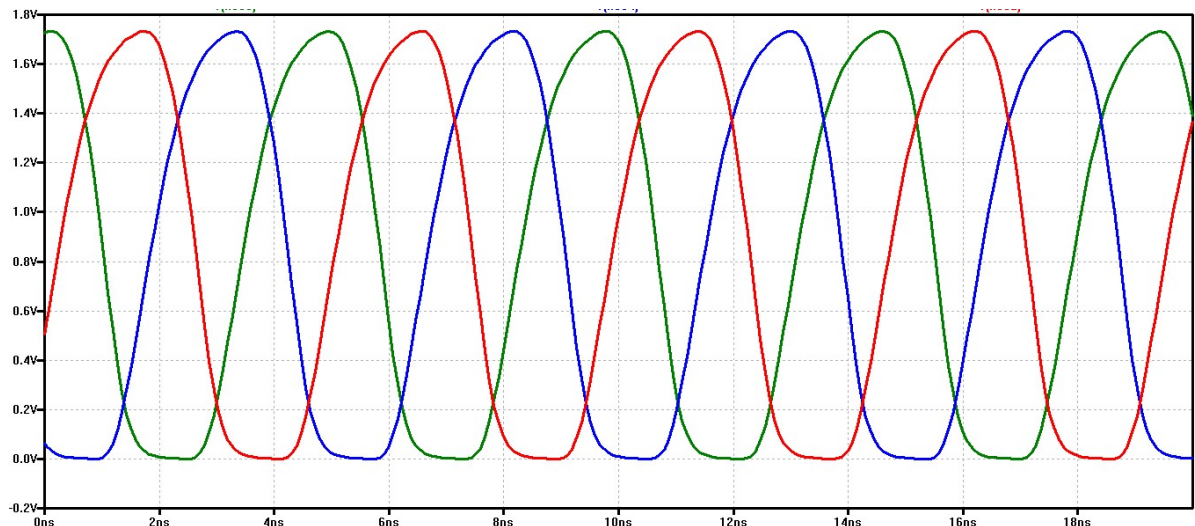
Az inverter egy nemlineáris elem, melynek transzfer karakterisztikája a komparálási feszültség körül nagyon meredek, erősítése nagyobb, mint egy, tehát az amplitúdó feltétel teljesülni tud.

A visszacsatolt jel fázisa a következőképpen alakul. Egy ideális inverter éppen fázist fordít, azaz a kimenetén megjelenő jel 180° -kal tolódik el a bemeneti jeléhez képest. Ehhez a 180° -hoz hozzáadódik a valós inverterek késleltetése okozta fázistolás. Ha feltételezzük, hogy az inverterek egyformák és az oszcillátor a sajátfrekvenciáján oszcillál, akkor elmondható, hogy minden inverter fázistolása a következőképpen alakul:

$$\varphi_1 = 180^\circ + \frac{180^\circ}{n}$$

ahol n az inverterek száma. [3]

Ebből következően az oszcillátor teljes fázisforgatása $(n+1) \cdot 180^\circ$ -lesz, így pozitív visszacsatolásról beszélhetünk, azaz a folyamat erősíti önmagát, amely kielégíti a Barkhausen-kritériumot. A fáziskritérium nem csak a sajátfrekvencián teljesül, hanem annak egy bizonyos környezetében is, melynek később látjuk szerepét az ILO áramköröknél. A 7. ábra egy 3 fokozatú ring-oszcillátor tranziens szimulációs eredményét mutatja. Az idő függvényében van ábrázolva az egyes inverterek kimeneti feszültsége. Megfigyelhető, hogy minden fokozat 240° -ot fordít, így három 120° -kal eltolt szinuszos jellegű feszültség jelenik meg az inverterek kimenetein.



7. ábra 3 fokozatú ring-oszcillátor fázisviszonyai

A ring-oszcillátor tehát a sajátfrekvenciáján működik, amelyet az inverterek száma és a késleltetésük határoz meg.

$$f_{ring} = \frac{1}{2 \cdot n \cdot T}$$

n : az inverterek száma

T : a fokozatok késleltetése

Mindkét paraméter fordítottan arányos a frekvenciával. A minimál inverter (minden W és L érték a technológiai minimumra van állítva) késleltetése a gyártástechnológia jellemző paramétere. A sajátfrekvenciát a tervező a tranzisztorok méretezésével vagy a fokozatok számával tudja befolyásolni.

4 Az Injection Locking jelenség, Injection Locked Oscillator (ILO) áramkörök és felhasználásuk frekvenciaosztásra

4.1 Az Injection Locking jelenség és ILO áramkörök

Megfigyelhető, hogyha két közeli frekvenciájú rezgés egymással kapcsolatba kerül, akkor azok hatnak egymásra. Ha elég erős a csatolás és a frekvenciakülönbség egy adott tartományon belül van, akkor a két rezgés összehangolódik, azonos frekvencián kezdenek rezegni, állandó fáziseltéréssel. Ez a jelenség az injection locking. Ha valamelyik feltétel nem teljesül, akkor az is megtörténhet, hogy a rezgések elhangolják egymást.

Ezt a jelenséget először Christiaan Huygens holland fizikus ismerte fel. Miközben betegsége miatt ágyban feküdt, megfigyelte, hogy két ingaóra, melyek a falon egymáshoz közel helyezkedtek el, egy idő után összehangolódtak és azonos fázisban jártak tovább. Ezek alapján később megállapította, hogy az ingórak a falon keresztüli mechanikai csatolás miatt szinkronizálódtak. Később ezt a jelenséget sikerült az elektronikában is felhasználni.

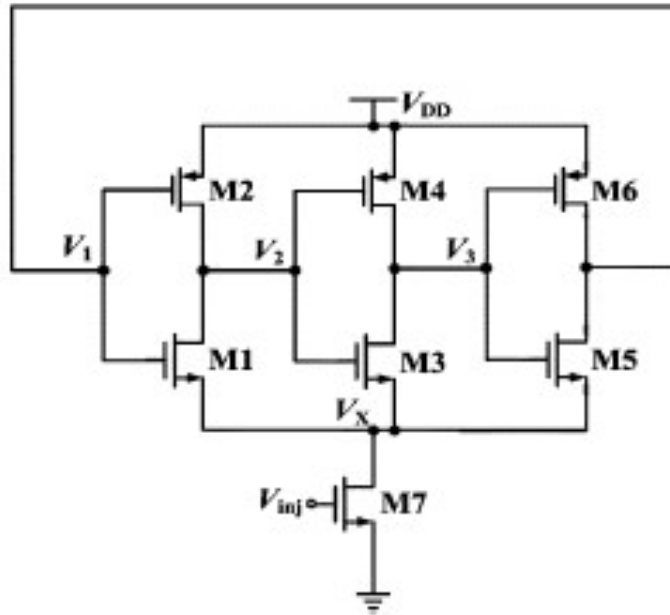
Ha egy oszcillátorba elhelyezünk egy fázistoló elemet, akkor az oszcillátor az addigi $n \cdot 360^\circ$ -os fázistoláshoz hozzájön ez a plusz fázistolás is, és így az oszcillátor már nem a szabadonfutó frekvenciáján fog rezegni. Ezt a fázistolást létre lehet hozni egy becsatolt periodikus (például szinuszos- vagy négyszög-) jellel. Az így létrehozott áramköröket nevezzük ILO (Injection Locked Oscillator) áramköröknek. Az injection locking jelenség felhasználható például arra, hogy az oszcillátor áramkör rászinkronizáljon egy globális órajelre és így frekvenciában és fázisban is követni tudja. Ez utóbbi jelenleg is kutatás tárgya. Azt a frekvenciatartományt, amelyen belül létrejön az injection locking jelenség locking range-nek vagy befogási tartománynak hívjuk. A külső jelet mindig egy (vagy több) további tranzisztorral csatoljuk be az áramkörbe, ezt nevezzük keverő tranzisztornak. Érdekes azt megjegyezni, hogy külső jel becsatolásával az oszcillátor a sajátfrekvenciájánál nagyobb frekvenciákon és képes a befogásra, és így magasabb frekvenciájú oszcilláció állhat elő, mint a sajátfrekvencia. [4]

Az ILO áramkörök nagyon kedvező tulajdonsága, hogy a kimenő és a becsatolt jel között állandó fáziskülönbség áll fenn. Ez bonyolult digitális áramkörök órajelelosztó hálózataiban nagyon jól felhasználható az egyes órajelrégiók közötti órajelcsúszás minimalizálásához.

4.2 Az ILO áramkörök felhasználása Injection Locked Frequency Divider (ILFD) frekvenciaosztóként

Megfigyelhető az a jelenség, hogyha az ILO áramkörben nem a sajátfrekvenciája körüli frekvenciájú jelet csatolunk be, hanem ennek egész számú többszörösét, akkor az ILO azt is képes befogni. Ám ekkor az ILO továbbra is sajátfrekvencia körüli frekvenciatartományban rezeg, azaz lényegében leosztja a becsatolt jel frekvenciáját. Tehát az ILO-ba a sajátfrekvencia n -edik felharmonikusát becsatolva egy a frekvenciát n -nel osztó ILO-t, azaz ILFD-t kapunk.

A 8. ábra egy CMOS ring-oszcillátorral felépített ILFD áramkört mutat. Ebben az áramkörben a ring-oszcillátor nMOS tranzisztorainak összekötött Source-a és a föld közé van elhelyezve a keverő tranzisztor (M7). A keverő tranzisztorba az oszcillátor saját frekvenciájához képes háromszoros frekvenciájú bejövő jelet csatolunk. Az oszcilláció egy periódusa alatt minden inverter pontosan egyszer billen át egyik állapotából a másikba. Az M7-es tranzisztor áramkorlátozó hatással bír az oszcillátorra. Az egyes fokozatok csak akkor tudják a kimenetüket 1-ből 0 állapotba váltani, ha M7 éppen nyit és áram folyhat rajta. Ennek köszönhetően minden periódusban az éppen 1-ből 0-ba váltó fokozatok kényszere miatt összehangolódik az oszcilláció a becsatolt jellel és létrejön a befogás, valamint megjelenik a kimeneten (ami jelen esetben bármelyik inverter kimenete) a becsatolt jel frekvenciájának harmada.



8. ábra Hárommal osztó ILFD CMOS ring-oszcillátorral [5]

Másik megközelítéssel felfogható ez az áramkör úgy, hogy M7 tranzisztoron összegződik a három fokozat árama. Ha az egyszerűség kedvéért szinuszosnak tekintjük az áramokat, akkor a három áram $\sin(\omega t)$, $\sin(\omega t + 120^\circ)$ és $\sin(\omega t - 120^\circ)$ formában írhatóak fel. (Amennyiben nem tekinthető szinuszosnak az áram, akkor az áram Fourier-sorával számolva hasonló eredményre jutunk.) Ekkor a három áram összege a harmadik harmonikust fogja tartalmazni hangsúlyosan, azaz $\sin(3\omega t)$ -t, mert az alacsonyabb harmonikusok kiejtik egymást a 120° -os fáziskülönbség miatt. Az M7 tranzisztorba becsatolt feszültségjel szintén $\sin(3\omega t + \varphi)$ alakban írható fel, így létrejön a befogás és a kimeneten a hárommal leosztott frekvenciájú jel jelenik meg. Ezt bővebben az [1] forrás tartalmazza.

5 Ring-oszcillátor tervezése

TDK munkám célja tehát olyan ILFD áramkör tervezése volt, mely képes a fent bemutatott fázisváltó frekvenciaosztó első két flip-flopjának kiváltására a fogyasztás csökkentése érdekében.

Ehhez olyan ILFD áramkörre van szükség, amely négyfelé osztja le a becsatolt jel frekvenciáját és előállít egymáshoz képest 90° -kal eltolt kimeneti jeleket, illetve fogyasztása nem haladja meg a pár mW-ot. Mivel integrált áramkörökről beszélünk, ezért az áramkörnek túrni-e kell a technológiai szórásokat és a hőmérséklet különböző értékeit. Lefordítva ezt az ILO áramkörök nyelvére, széles befogási tartományú áramkört kell terveznünk.

A tervezést a Cadence IC 6.1.5. integrált áramkörtervező eszközzel és az Austria Micro Systems 350 nm technológiáján végeztem. Az áramkört 1,8 V-os tápfeszültségre terveztem.

5.1 CMOS ring-oszcillátor tervezése

5.1.1 Elméleti megközelítés

Ebben az alfejezetben egy CMOS ring-oszcillátor tervezésén keresztül bemutatom, hogy a későbbi ILFD áramkör tervezése során milyen lehetőségekkel élhetünk, illetve milyen kényszerek korlátozzák a tervezőt.

CMOS integrált áramkör tervezésekor elsődlegesen nMOS és pMOS tranzisztorokból építkezhetünk, mivel a technológia erre lett optimalizálva. Mind ellenállások, kapacitások, tekercsek és egyéb építőelemek is létrehozhatók, de ezek paraméterei erősen korlátozottak és szórásuk jelentős. Ezen felül helyigényük is jóval meghaladja tranzisztorokét, amely ezáltal értékes területet vesz el a szilíciumlapkáról.

A tranzisztorok méretezése a karakterisztika egyenleten alapszik, mely a telítéses tartományban (ahol $U_{DS} > U_{GS} - V_{TH}$), a csatornarövidülést első közelítésben elhanyagolva a következő:

$$I_D = \frac{1}{2} \mu \cdot C_{ox} \cdot \frac{W}{L} \cdot (U_{GS} - V_{TH})^2$$

I_D : a Drain áram

μ : a csatorna töltéshordozóinak mozgékonyága

C_{OX} : a Gate-oxid kapacitása

W és L : a tranzisztor csatornájának szélessége és hossza

U_{GS} : a Gate-Source feszültség

V_{TH} : a tranzisztor küszöbfeszültsége

Ebből következik, hogy a tranzisztorok W és L paraméterét kell méretezni, mivel a többi paramétert az adott gyártástechnológia határozza meg, illetve U_{GS} -t és a tápfeszültséget, mely jelen esetben 1,8 V. Tervezéskor a következőket kell figyelembe venni: ring-oszcillátor esetén, a tranzisztorokon folyó Drain áram növelésével nő a frekvencia, viszont ehhez a tranzisztorok méreteinek növelése szükséges, aminek következtében nő a tranzisztor kapacitása is, ami viszont csökkenti a frekvenciát. Ezt könnyen meg lehet érteni, ha úgy gondolunk az egyes fokozatokra, mintha azokat egy-egy terhelő kapacitással zárnánk le. Ez alapján a következő egyszerűsített képleteket írhatjuk fel:

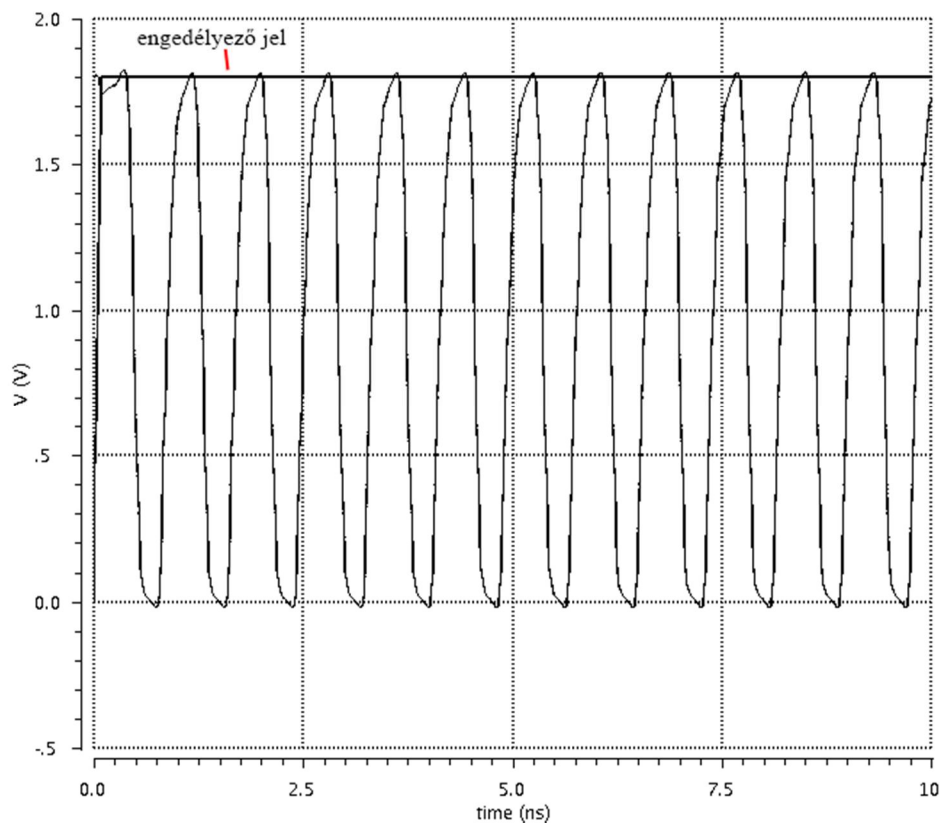
$$I_D = C_{OX} \cdot \frac{\Delta U}{\Delta T} \quad \text{ahonnan} \quad f = \frac{1}{T} = \frac{I_D}{C_{OX} \cdot \Delta U}$$

Ahol T a késleltetés, f a frekvencia. Jelen esetben ΔU a tápfeszültség, és I_D -t tudjuk a tranzisztor paramétereivel állítani.

5.1.2 Szimuláció

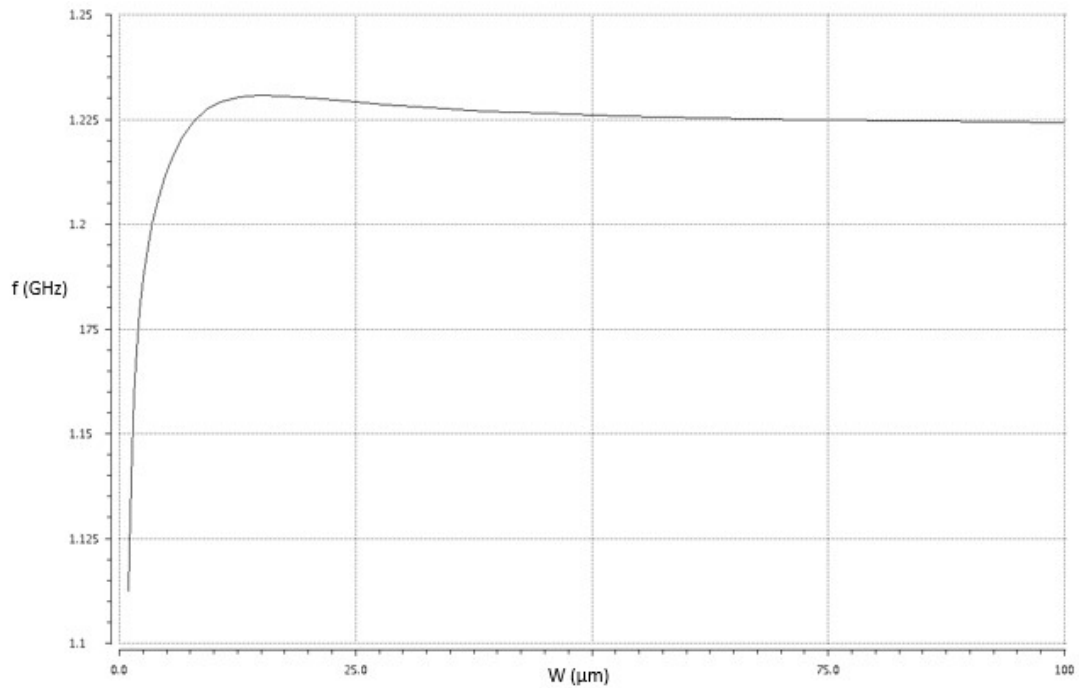
Az 5. ábrán látható oszcillátor tervezése során szimulációval határozható meg, hogy a különböző W/L értékekre mekkora rezgési frekvenciát kapunk. A valóságot jól leíró szimulációhoz az oszcillátor kimenetére érdemes még egy inverter elhelyezni, ami azonban nem része huroknak. Ennek célja, hogy az oszcillátor által meghajtott további áramkörök így nem az oszcillátort terhelik, és így kapacitásuk sokkal kisebb mértékben befolyásolja a rezgési frekvenciát. A további áramkörök kapacitív terhelésének modellezésére a terhelő inverter kimenetére elhelyezhető egy kapacitás.

A szimuláció során $L=350$ nm értéket állítottam be a legnagyobb frekvencia elérése érdekében. Meg kellett határoznom a W_p/W_n arányt. Ennek oka, hogy a pMOS tranzisztor inverziós csatornájában a lyukak a többségi töltéshordozók, míg nMOS-nál az elektronok. Tudjuk, hogy az elektronok mozgékonyasága kb. 2...2,5-ször akkora, mint a lyukaké, így ugyanolyan gyorsaságú tranzisztorokhoz a W_p -t nagyobbra kell állítani. CMOS invertereknél W_n és W_p aránya a kitöltési tényezőre, illetve a fel- és lefutó élek meredekségére van hatással. Ezt az arányt végül - iterálással és az időfüggvény vizsgálatával - 1,7-re állítottam be. Ekkor $W_n = 1 \mu\text{m}$ és $W_p = 1,7 \mu\text{m}$ beállításokkal a tranziens szimuláció eredményét mutatja a 9. ábra. Az ábrán azt láthatjuk, ahogy az engedélyező jel felfutása következtében megindul az oszcilláció.



9. ábra Az oszcilláció időfüggvénye $W_n = 1 \mu\text{m}$, $W_p = 1,7 \mu\text{m}$

Elhelyeztem az oszcillátor kimenetén egy terhelő inverter és annak kimenetére egy 100 fF értékű kapacitást. Ilyen feltételekkel további parametrikus szimulációt futtattam a megfelelő W_n és W_p meghatározására. Ennek eredményeként a 10. ábra grafikonját kaptam, amely W_n függvényében mutatja a kimeneti frekvenciát.



10. ábra Terhelt ring-oszcillátor frekvenciájának W függése

A görbe a vártaknak megfelelően telítéses jellegű. Látható, hogy ilyen esetben a maximális frekvencia, azaz 1,23 GHz eléréséhez $W_n = 12,5 \mu\text{m}$ -t kell választani. E fölött a W érték fölött a tranzisztorok szélességének növelésekor a kapacitás növekedése lesz a domináns jelenség, így ennél magasabb frekvenciát nem érhetünk el.

6 Alacsony fogyasztású ILFD tervezése

6.1 Célkitűzés

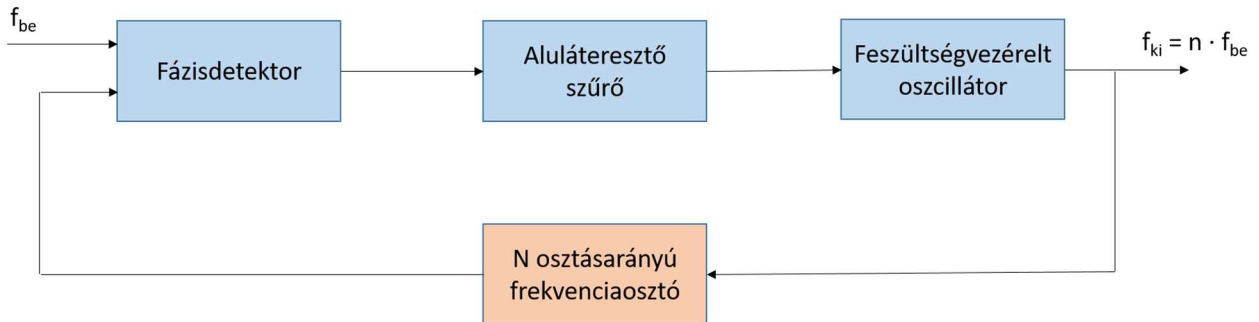
Irodalomkutatás során több ILFD struktúrát ismertem meg. Ezek közül kiválasztottam a kitűzött céloknak leginkább megfelelő áramkört, melyet később átterveztem, hogy alacsony fogyasztás mellett kapjunk két egymáshoz képest 90° -kal eltolt kimenetet, valamint alkalmas legyen differenciális jel becsatolására. A tervezés célja egy a 2,4 GHz-es ISM sávban működő, alacsony fogyasztású frekvenciaosztó áramkör létrehozása.

A megtervezett áramkör végül egy fázisváltó architektúrájú, állítható osztásarányú frekvenciaosztó áramkör bemenetén található első két (állandó osztásarányú) fokozat leváltását célozza. Ezek a fokozatok működnek a bejövő, legmagasabb frekvencián, ezért ezek leváltásával lehet a fogyasztást legjobban csökkenteni. Ezt alátámasztják az irodalmi források [6], amelyek alapján a bejövő fokozatok felelősek az állítható osztásarányú frekvenciaosztó áramkör összes fogyasztásának kb. 90%-ért.

Az ITU, ETSI és FCC szabályzások értelmében a 2,4GHz ISM (B) sávot rádiókommunikációs célra felhasználó eszközök pontosan a 2,4...2.5GHz közötti csatornákat használhatják. Ezért fontos, hogy a megtervezett áramkör ebben a frekvenciatartományban megfelelően működjön. Azonban az áramkör robusztusságának biztosítása miatt, az áramköröket úgy terveztem, majd méreteztem, hogy ennél a frekvenciatartománynál szélesebb sávban is működőképes lehessen.

Az, hogy az áramkörbe differenciális jelet tudjunk becsatolni, azért fontos szempont, mert az integrált áramkörökben alkalmazott PLL-ekben található VCO-k (Voltage Controlled Oscillator) általában differenciális jelet állítanak elő. Ennek a differenciális jelnek felhasználható csak az egyik fázisa is, de ekkor a frekvenciaosztóba kisebb amplitúdójú, alacsonyabb jel-zaj viszonyú jelet csatolunk be. Ha képessé tesszük áramkörünket a differenciális jel becsatolására, akkor növeljük a hatásfokát (például, mint látni fogjuk a befogási tartományt) és javíthatjuk ezáltal tulajdonságait.

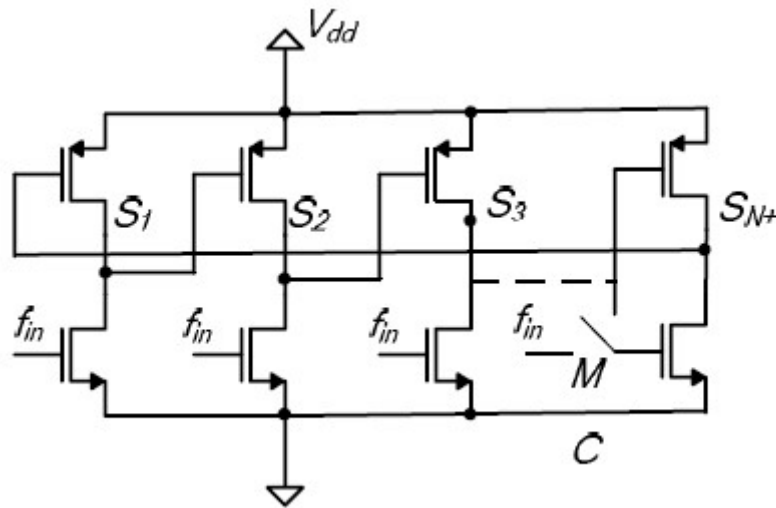
A 11. ábra egy PLL blokkvázlatát mutatja. A visszacsatoló ágban elhelyezett N osztásarányú frekvenciaosztó révén a PLL a berkező jel frekvenciáját N -szeresére növeli. Ilyen PLL-ek gyakran alkalmazottak távközlésben a vivő jel előállítására, valamint órajelelosztó hálózatokban a chip-re érkező külső órajel (amely érkezhethet egy az alaplapon elhelyezett kvarc-oszcillátorból) felszorzására.



11. ábra PLL blokkvázlata

6.2 Kiindulási áramkör

A 12. ábra a kiindulási áramkört mutatja, amely az [1] forrásban található meg. Az áramkör $N+1$ darab fokozatból áll, ahol N páros szám. Az első N fokozatba közvetlenül van becsatolva a jel. Az utolsó fokozatot az MC (Modulus Control – osztásarány vezérlő) kapcsolóval (ami lehet egy egyszerű MOS kapcsoló) állítani lehet két állapot között. Ha az MC kapcsoló logikai magas szintet kap, akkor az utolsó fokozatba is közvetlenül becsatoljuk a jelet, így $N+1$ -es osztót kapunk. Ha MC logikai alacsony szintet kap, akkor viszont az utolsó fokozatot egy szimpla inverterre alakítjuk, és ekkor egy N -nel osztót kapunk. Így tehát működés közben csak az MC jelet változtatva kapunk egy N és $N+1$ osztási arány között változtatható frekvenciaosztót.



12. ábra $N/N+1$ változtatható osztásarányú osztó - az eredeti áramkör [1]

Az áramkör kiválasztásának fő oka az alacsony fogyasztása volt. A fázisváltó áramkörben való felhasználhatósághoz nincs szükség MC kapcsolóra és a változtatható arányra, viszont ki kell nyerni belőle két 90° -kal eltolt jelet. Ehhez két különböző struktúrájú áramkört terveztem meg, melyek különböző előnyös tulajdonságokkal bírnak. A következő fejezetben ezt a két struktúrát mutatom be és részletesen kitérek előnyeikre és hátrányaikra.

6.3 Első struktúra – fázistolás kapacitásokkal

6.3.1 Egyfázisú jelbecsatolás az nMOS tranzisztorokba

Az első általam tervezett struktúrát mutatja a 18. ábra (Függelék). Az áramkör két kimenete az ábrán „kimenet1” és „kimenet2”-vel van megjelölve. Az új áramkör az előző fejezetben bemutatott áramkör azon változata, ahol a beérkező jel az oszcillátor első négy fokozatának nMOS tranzisztoraiba van becsatolva. Az 5. fokozat egy CMOS inverter. Ekkor megfelelő méretezéssel az áramkör osztásaránya 4. Az oszcillátor kimenetén egy újabb inverter található, így a további áramkörök nem közvetlenül az oszcillátort terhelik. További két fokozat található az áramkörben, melyek inverterek a kimenetüket terhelő kapacitásokkal. Ezek késleltetik a „kimenet1”-en lévő jelet $2 \cdot 180^\circ + 90^\circ$, azaz 450° -kal 2,4 GHz-en. Így tehát a két kimeneten megjelenő jelet között 90° -os fáziseltolást kapunk.

A becsatolt jel 2,4 GHz frekvenciájú négyszögjel 1,8 V peak-to-peak feszültséggel. Az 5. bekezdésben leírtak alapján a ring-oszcillátor sajátfrekvenciájának maximalizálásához, azaz az 1,23 GHz eléréséhez $W_n = 12,5 \mu\text{m}$ -t kellene választanunk.

Ám jelen esetben a cél a 2,4 GHz frekvenciájú bejövő jel frekvenciájának 4-gyel való leosztása, így tehát az oszcillátor sajátfrekvenciájának 600 MHz körül kell lennie, hogy képes legyen a becsatolt jelet befogni. Az egyes fokozatokban a W_p / W_n arányt is meg kellett változtatnom a megfelelő működés érdekében. Az áramkör méretezése során a következő paraméter-beállítások adódtak:

	Első 4 fokozat	5. fokozat	Kimeneti inverter	Késleltető fokozatok	Kapacitások
W_n	1 μm	3 μm	1 μm	3 μm	
W_p	3,5 μm	6 μm	3,5 μm	10,5 μm	35 fF
L	0,43 μm	0,35 μm	0,35 μm	0,35 μm	

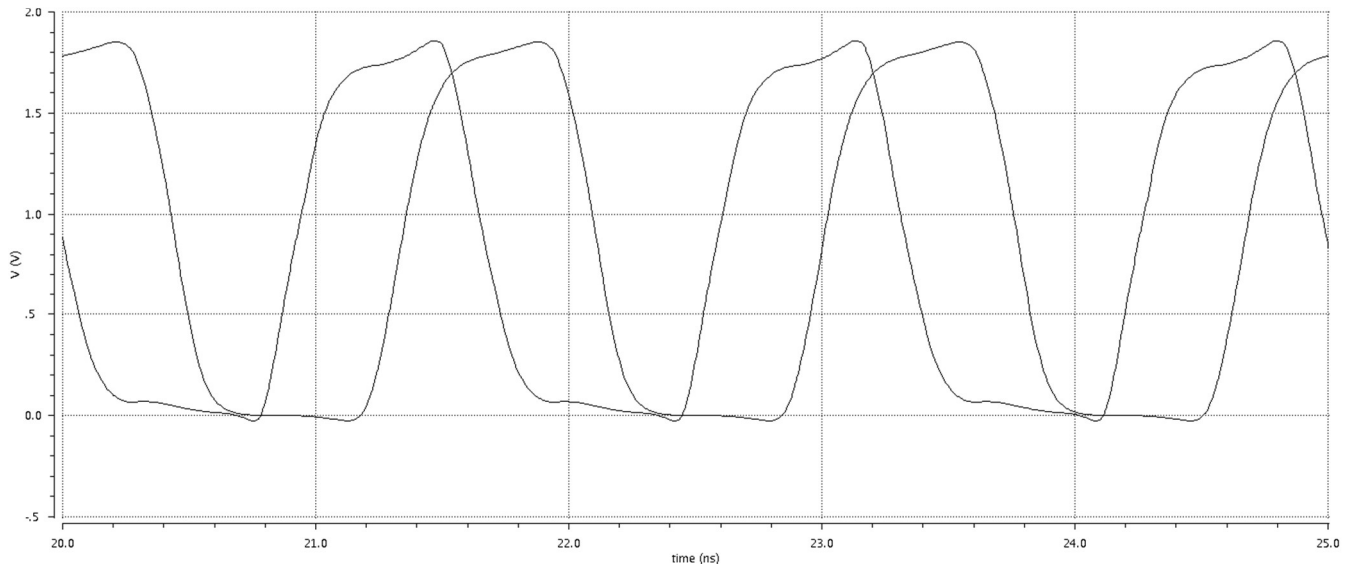
Ekkor a 13. ábra-n látható jelalak jelenik meg a két kimeneten, amelyen jól látható, hogy az jelek periódusideje 1,667 ns, azaz a frekvenciájuk 600 MHz. Látható továbbá a két jel közötti fáziskülönbség, amely éppen 90° . A két jel közötti fáziseltérés a jól ismert fázismérési módszerrel úgy határozható meg, hogy a jelek egymás után következő felfutó élének közepén, ahol a legmeredekebb a jel (ez jelen esetben a tápfeszültség fele: 0,9 V) leolvassuk, hogy mennyi az időbeli eltolódás majd a következő képlettel átszámolhatjuk ezt fokokra:

$$\varphi = \frac{\Delta t}{T} \cdot 360^\circ$$

ahol φ a fáziskülönbség

Δt az időkülönbség a két felfutóél között

T a periódusidő

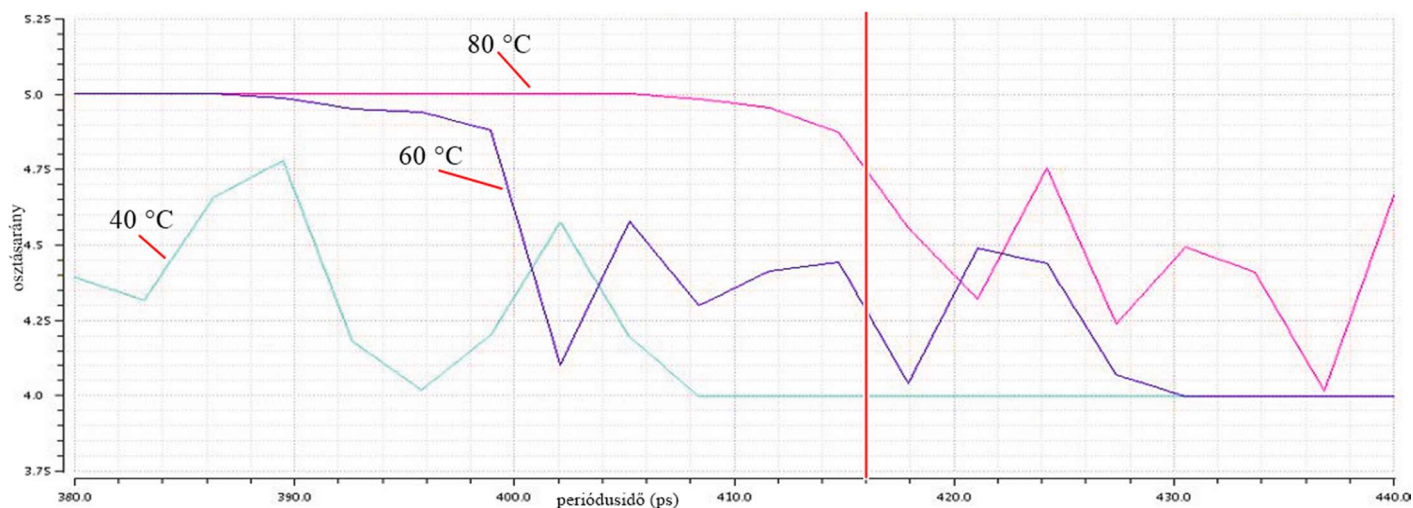


13. ábra Az áramkör két kimeneti jele

Az áramkör befogási tartománya: **2,336 GHz-től 2,545 GHz-ig** terjed. A fogyasztását a következő összefüggés segítségével határoztam meg:

$$P = \frac{1}{T} \int_t^{t+T} u_{(\tau)} \cdot i_{(\tau)} d\tau$$

Így a fogyasztásra **644,3 μ W** adódott, amely a hagyományos SCL vagy tisztán CMOS áramköri kapcsolástechnikával megvalósított áramkörök fogyasztásához képest (jellemzően néhány mW) igen alacsony ([6]). Jelen esetben még nem differenciális jelet csatoltunk be az áramkörbe, illetve a hőmérsékletváltozás hatását vizsgálva nem kapunk jó eredményeket (a fent látható eredmények 27°C-on születtek). A 14. ábra a befogási tartomány hőmérsékletfüggését mutatja be. A vízszintes tengelyen a becsatolt jel periódusideje van, a függőleges tengelyen az f_{be}/f_{ki} hányados, azaz az osztásarány. Látható, hogy a vártaknak megfelelően a hőmérséklet növekedésével az áramkör lassul, azaz a sajátfrekvenciája csökken (a görbék a nagyobb periódusidők felé tolódnak). A görbék vízszintes részei a befogási tartományok, mert itt a különböző frekvenciákhoz ugyanaz az osztásarányt tartozik. Ilyen vízszintes részek csak egész osztásarányoknál fordulhatnak elő, ugyanis ekkor a felharmonikusok befogása történik. Az ábrában a függőleges piros vonal 416 ps – 2,4 GHz-nél van. Leolvasható, hogy már 60 °C-on az áramkör nem fogja be a 2,4 GHz-es jelet. Továbbiakban szükségessé válik az áramkör robusztussá tétele hőmérsékletváltozás ellen.



14. ábra A befogási tartomány hőmérsékletfüggése

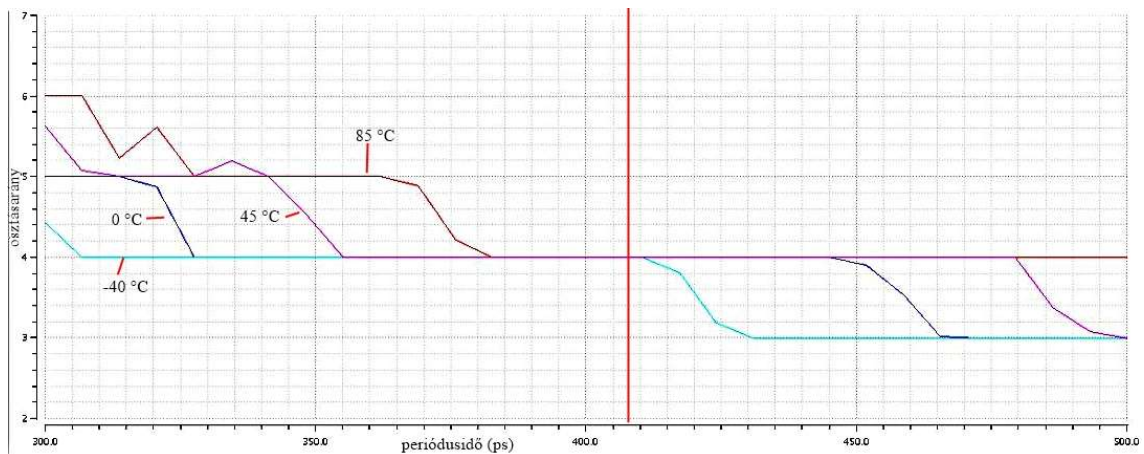
6.3.2 Egyfázisú jelbecsatolás a pMOS tranzisztorokba

Az áramkör annyiban változik az előzőhöz képest, hogy a külső jel becsatolása az első négy fokozat pMOS tranzisztoraiba történik, és az nMOS tranzisztorok alkotják a ring-oszcillátor jellegű felépítést. Ez a struktúra látható a 19. ábra-n (Függelék).

Az áramkör paraméterei a következők:

	Első 4 fokozat	5. fokozat	Kimeneti inverter	Késleltető fokozatok	Kapacitások
W_n	1,75 μm	3 μm	3 μm	3 μm	
W_p	2,625 μm	6 μm	10,5 μm	10,5 μm	26 fF
L	0,43 μm	0,35 μm	0,35 μm	0,35 μm	

Ilyen paraméterekkel **2,14 GHz – 2,9156 GHz** közötti befogási tartományt és **589 μW** fogyasztást kapunk, amelyek előnyösebbek, mint az előző áramkörben. A két előállított kimeneti jel között **90,3°** fáziseltolás van 2,4 GHz frekvenciájú becsatolt jelnél. A hőmérsékletváltozás hatását a következő 15. ábra mutatja.



15. ábra A hőmérsékletváltozás hatása a befogási tartományra

Ez az áramkör láthatóan kevésbé érzékeny a hőmérsékletváltozásra és a -40 °C -tól 85 °C -ig terjedő hőmérséklettartományon az áramkör képes befogni a $2,4\text{ GHz}$ frekvenciájú becsatolt jelet, tehát működőképes.

Egy lehetséges oka annak, hogy ez az áramkör kevésbé érzékeny a hőmérsékletváltozásra, hogy itt az oszcillátor nMOS tranzisztorokból épül fel, a becsatolás történik a pMOS tranzisztorokba. Mint azt feljebb említettem nMOS tranzisztoroknál az inverziós csatornában az elektronok a többségi töltéshordozók, míg pMOS-nál a lyukak. A lyukak mozgékonyasága alapvetően alacsonyabb, mint az elektronoké és a hőmérséklet növekedésének hatására így a pMOS tranzisztor árama nagyobb mértékben csökken, mint az nMOS tranzisztoroké. Az áram csökkenés pedig azonos kapacitások mellett az oszcillátor sajátfrekvenciájának csökkenéséhez vezet, ezáltal a befogási tartomány eltolódik.

6.3.3 Differenciális jel becsatolása

A differenciális jel becsatolása mindkét előbbi áramkörnél releváns. A becsatolás elve azonos mindkettőnél, így most csak az utóbbi áramkörre mutatom be, ahol a pMOS tranzisztorokba csatoltuk be a jelet. Az eredményeket mindkét áramkörre közlöm később egy összefoglaló táblázatban.

A ring-oszcillátor működéséből adódóan az egymás utáni fokozatok ellentétes fázisban működnek, azaz amikor az egyik 0-ból 1-be vált, akkor a következő éppen fordítva. Analóg áramköri szemlélettel ez azt jelenti, hogy az egyik fokozat a földdel teremt (közel) rövidzárat, míg a következő a tápfeszültséggel. Ebből az következik,

hogya a differenciális jel egyik fázisát az i -edik fokozatba csatoljuk, az $i+1$ és $i-1$ fokozatba pedig az ellentétes fázist, akkor a becsatolás és a befogás hatékonyan tud működni. Ennek megfelelően a 20. ábra (Függelék) szerint az első és harmadik fokozatba 0° kezdőfázisú bemeneti jelet, a második és negyedik fokozatba a 180° kezdőfázisú jelet csatoltam be. A szimulációban ezt a két jelet két azonos négyszögjel-generátorral állítottam, melyeknek kezdőfázisa ellentétes.

Ezt az áramkört a következőképpen méreteztem a kívánt működés érdekében:

	Első 4 fokozat	5. fokozat	Kimeneti inverter	Késleltető fokozatok	Kapacitások
W_n	1,4 μm	1,4 μm	1 μm	3 μm	
W_p	2,8 μm	2,8 μm	2 μm	10,5 μm	25 fF
L	0,5 μm	0,5 μm	0,35 μm	0,35 μm	

A befogási tartomány: **2,04 GHz – 2,856 GHz**. A fogyasztás **559 μW** . A két kimenő jel fázisa egymáshoz képest **$90,79^\circ$** 2,4 GHz-en.

6.3.4 Az első struktúra összefoglalása

A bemutatott áramköröknél még egy kérdés maradt nyitott, az hogy a két kimeneti jel fázisa hogyan alakul a befogási tartományon. A késleltető fokozatok abszolút késleltetése független a frekvenciától, azaz minden frekvencián a kimeneti jel Δt eltolódást szenved el a bementi jelhez képest. Ez a Δt eltolódás azonban magasabb frekvenciákon nagyobb fáziseltérést fog jelenteni. Az áramkörünkben így tehát magasabb frekvenciákon a két kimeneti jel egymáshoz viszonyított fázisa nagyobb lesz, alacsonyabb frekvenciákon pedig kisebb lesz a kívánt 90° -hoz képest. Ezt a szimuláció is igazolta. Az eredmények a következő összefoglaló táblázatban találhatóak, amely a fejezetben bemutatott négy áramkör tulajdonságait foglalja össze. A Hőmérséklet függés (-40°C és 85°C között) oszlop azt mutatja, hogy az működőképes marad-e a teljes hőmérséklettartományon 2,4 GHz-en.

Becsatolás típusa, helye	Befogási tartomány alja	Befogási tartomány teteje	Fázis a befogási tartomány alján	Fázis a befogási tartomány tetején	Fogyasztás	Hőmérséklet függés (-40°C és 80°C között)
Egyfázisú - nMOS	2,336 GHz	2,545 GHz	86°	93°	644 μW	nem OK
Egyfázisú - pMOS	2,141 GHz	2,915 GHz	81°	106°	589 μW	OK
Differenciális - nMOS	2,29 GHz	2,584 GHz	80°	95°	677 μW	nem OK
Differenciális - pMOS	2,046 GHz	2,856 GHz	77°	107°	559 μW	OK

6.3.5 Az első struktúra értékelése

Megállapítható, hogy a megtervezett áramkörök működőképesek, alacsony a fogyasztásuk, képesek differenciális jel befogására. Az a két áramkör, amelynél a becsatolás a pMOS tranzisztorokba történik, képes széles hőmérséklettartományban működni. A széles befogási tartomány a gyártási szórások ellen is robusztussá teszi az áramkört. Az áramkör gyenge pontja az, hogy a két kimeneti jel közötti fáziseltolás kapacitásokkal van megoldva. Integrált áramkörökben a kapacitások létrehozása (pontosabban a kapacitásérték abszolút pontosságának biztosítása) nehéz feladat (nem beszélve még a parazita elemekről: vezetékvezetés, tranzisztorok parazitakapacitás értékei, stb.). A jelenlegi technológia mellett a chipeken létrehozott kapacitások értéke igen nagy szórással rendelkeznek, így a fázistolás mértéke is erősen szórhat. Továbbá a kapacitások igen nagy helyigényűek, amely éppen a ring-oszcillátor egyik nagy előnyét, a kis helyigényt veszítjük el.

Ezen hátrányok kiküszöbölésére terveztem meg egy másik struktúrát, melyet a következő fejezetben ismertetek.

6.4 Második struktúra – fázistolás a fokozatok késleltetésének felhasználásával

A 3.2 fejezetben bemutatam a ring-oszcillátor fokozatainak fázisviszonyait. Az ott leírtak alapján, az oszcillátor sajátfrekvenciáján a fokozatok éppen $180^\circ + 180^\circ/N$ fokkal tolják el kimenetei jelüket a bemenetihez képest. Jelen esetben ugyan egy

ötfokozatú oszcillátorunk van, de a külső jel csak négy fokozatba van becsatolva és a frekvenciaosztó néggyel oszt. Jelen konstrukcióban az ötödik fokozat kivételével a többi fokozat éppen $180^\circ + 180^\circ/4 = 225^\circ$ fázistolást okoz. Tehát ha például az első fokozat bemenetét 0° kezdőfázisúnak tekintjük, akkor annak kimenetén 225° fázisú jel jelenik meg, a második fokozat kimenetén pedig 450° -kal eltolt jel, ami pedig $360^\circ + 90^\circ$. Ezt a jelenséget szintén fel lehet használni két 90° -kal eltolt jel létrehozásához.

Tervezéskor az első bemutatott struktúránál kapott eredmények alapján csak a pMOS tranzisztorokba történő becsatolást vizsgálok, mivel ezek minden kitűzött célt teljesítenek.

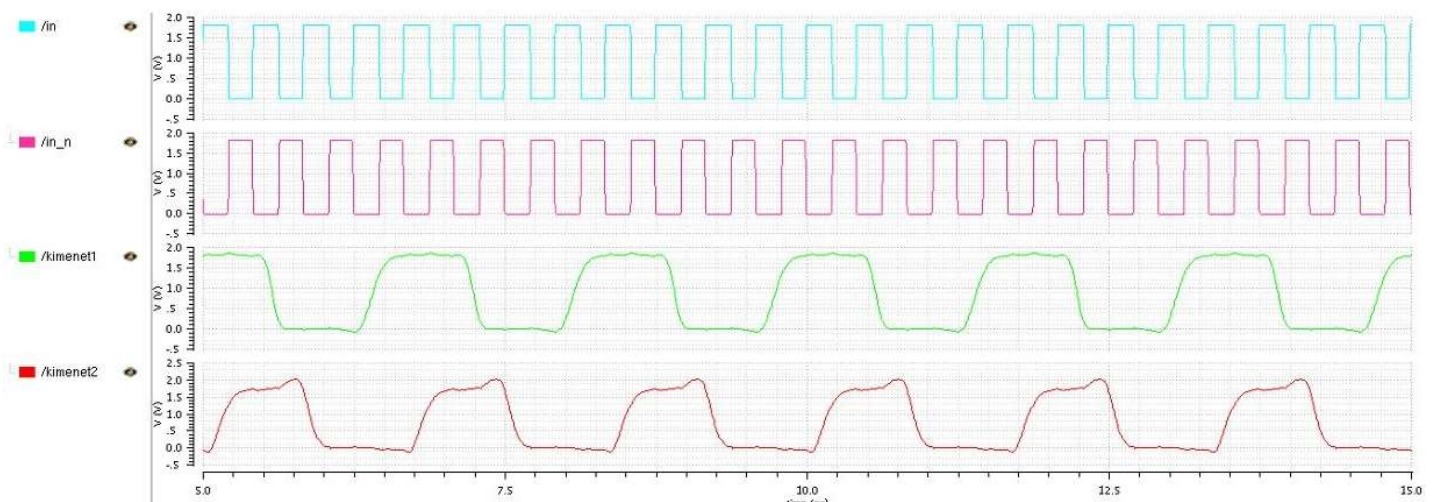
6.4.1 A végső-, megtervezett áramkör

A 21. ábra (Függelék) mutatja a végső-, megtervezett áramkört, amely differenciális-jelbecsatolással van ellátva. A két 90° fáziskülönbségű jelet két fokozatból kicsatolva nyerjük.

A fent leírtakhoz képest itt a kimenet nem egy i -edik és $i+2$ -edik fokozatból csatoltam ki, hanem az első és a negyedik fokozatokból. Erre azért volt szükség, mert ha a fokozatok jelét egy inverterre vezetjük a további terhelések leválasztása végett, akkor ez az inverter a saját kapacitásával terheli az oszcillátor két fokozatát. Így a fokozatok már nem tekinthetőek egyformának és megváltoznak a fázisviszonyok. Vizsgáltam azt az esetet, amikor a második és a negyedik fokozatok jelét csatoljuk ki, ám ekkor a befogási tartomány nem volt kellően széles ahhoz, hogy az áramkör a teljes -40° -tól 85°C -ig terjedő hőmérséklettartományon működőképes maradjon. Ennek megoldásaként az első és a negyedik fokozatok kimeneti jelét használtam fel, amelyek között ideális esetben $3 \cdot 225^\circ = 675^\circ$ a fáziskülönbség, ami 45° eltolást jelent (ahol az ábrán jelölt „U4” feszültség siet „U1” feszültségekhez képest). Ebben a konstrukcióban az áramkör a teljes hőmérséklettartományon működőképes marad. A további 45° fázistolás létrehozását a két terhelő inverter méretezésével oldottam meg. Jelen esetben „U1” feszültség késleltetéséhez a „kimenet2” jelet előállító invertert kell lassabbra méretezni (azaz a késleltetését megnövelni). Az inverter lassításához az alkotó tranzisztorok csatornahosszát növeltem meg, ezáltal csökkentve ezek áramát és növelve a kapacitásukat. Az áramkör méretezési paramétereit a következő táblázatban láthatjuk:

	Az oszcillátor fokozatai	Inverter – „kimenet1”	Inverter – „kimenet2”
W_n	1,4 μm	0,7 μm	0,7 μm
W_p	2,8 μm	1,4 μm	1,4 μm
L	0,45 μm	0,35 μm	0,7 μm

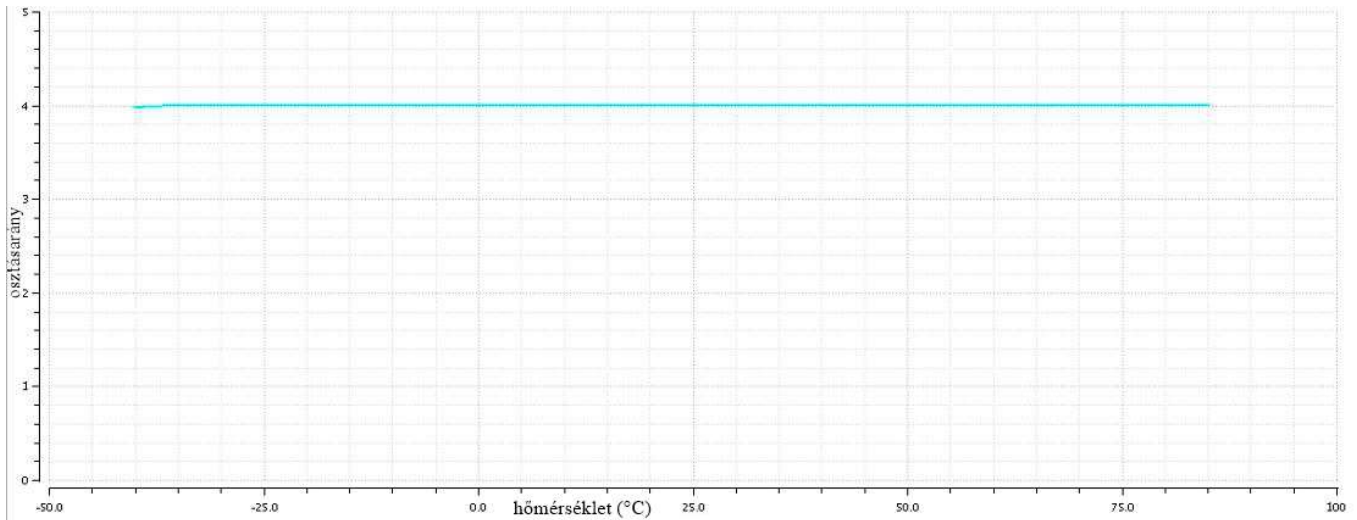
Ezen mértéssel a következő 16. ábra mutatja a tranziens szimuláció eredményét, azaz a ki- és bemeneti feszültségek időfüggvényeit 2,4 GHz-es bemenő frekvencián. Az „in” és az „in_n” jelek a differenciális bemeneti feszültségek, a „kimenet1” és „kimenet2” a két kimeneti feszültséget mutatja.



16. ábra Az ILFD ki- és bemenő jelei 2,4 GHz-en

Látható, hogy a kimeneti jelek frekvenciája negyede a becsatolt jel frekvenciájának. Továbbá látható a két kimeneti jel közötti 90°-os fáziseltérés. Az áramkör befogási tartománya: **2,08 GHz – 2,747 GHz** és a fogyasztása 2,4 GHz-en **324 μW** , amely alacsonyabb az első struktúra fogyasztásnál köszönhetően a kevesebb fokozatnak és annak, hogy ebben az áramkörben nem helyeztünk el kapacitásokat. A két kimenet közötti fáziseltérés **2,08 GHz-en 90,93°; 2,747 GHz-en 84,8°**. A két kimeneti jel közötti fázistolás 2,4 GHz bemeneti frekvencián **-40°C hőmérsékleten 84,42°**, valamint **85°C hőmérsékleten 85,64°**. Érdeemes azt megjegyezni, hogy ennél a struktúránál nem igaz, hogy magasabb frekvencián nagyobb fáziseltérést kapunk a két kimenet között, mert itt az oszcillátor belső fázisviszonyai határozzák meg a fázistolást.

Az áramkör osztásarányának hőmérsékletfüggését 2,4 GHz-en a 17. ábra mutatja. Azt látjuk, hogy az áramkör a -40°C – 85°C -on befogja a 2,4 GHz-es becsatolt jelet és leosztja annak frekvenciáját négygyel.



17. ábra Az osztásarány hőmérsékletfüggése 2,4 GHz-en

A második struktúrát megvalósítottam egyfázisú becsatolással is. Az áramkör méretezése során meghatározott paraméterek a következők:

	Az oszcillátor fokozatai	Inverter – „kimenet1”	Inverter – „kimenet2”
W_n	1,35 μm	0,7 μm	0,7 μm
W_p	2,7 μm	1,4 μm	1,4 μm
L	0,45 μm	0,35 μm	0,7 μm

Az áramkör befogási tartománya: **2,08 GHz – 2,666 GHz**, a fogyasztása **306 μW** . A két kimenete egymáshoz viszonyított fázisa **2,08 GHz-en $73,78^{\circ}$; 2,666 GHz-en $93,66^{\circ}$** . Ezen áramkör is képes a -40°C – 85°C hőmérséklettartományon a működésre.

6.4.2 A második struktúra értékelése

A kapott eredmények alapján a második struktúra is képes a kitűzött céloknak megfelelni. Továbbá kapacitások felhasználása nélkül képes 90° -kal eltolt kimeneti feszültségek előállítására egyfázisú- és differenciális jelbecsatolás esetén is. Fogyasztása jelentősen alacsonyabb, mint az első struktúráé. Ezek alapján megállapítható, hogy a

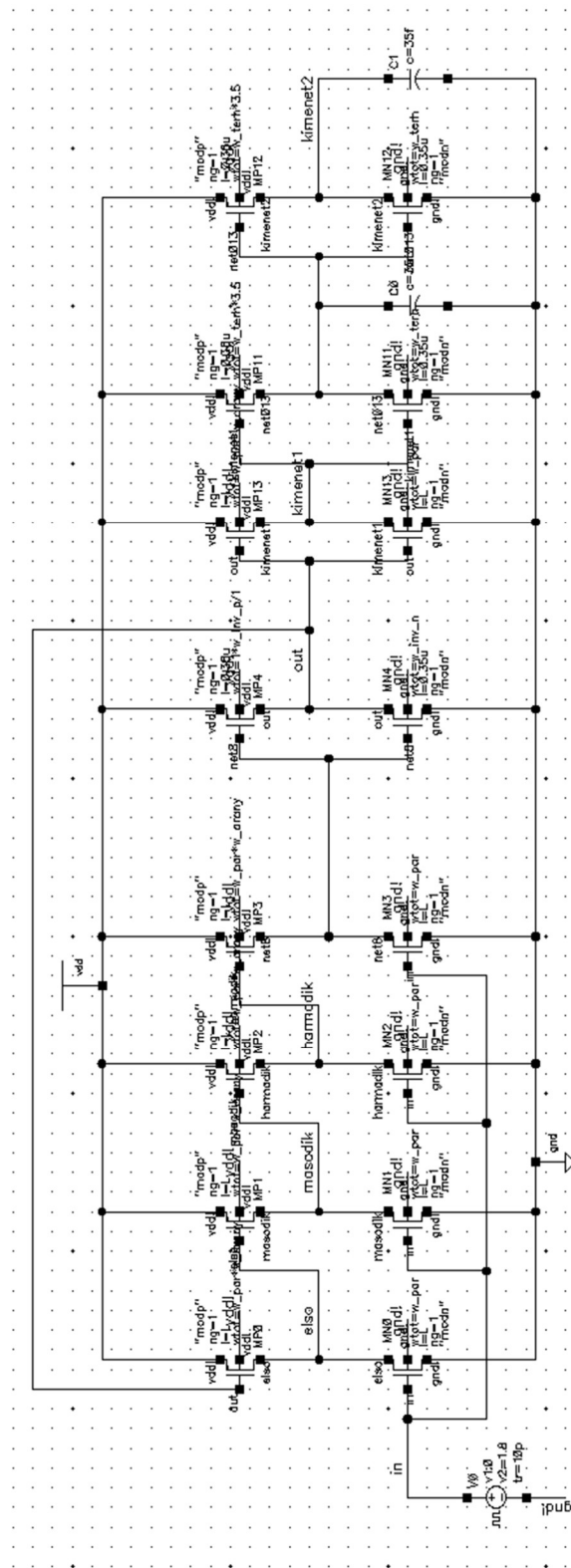
második struktúra előnyösebb, mint az első struktúra mind gyárthatóság, mind fogyasztás szempontjából.

7 Összefoglalás

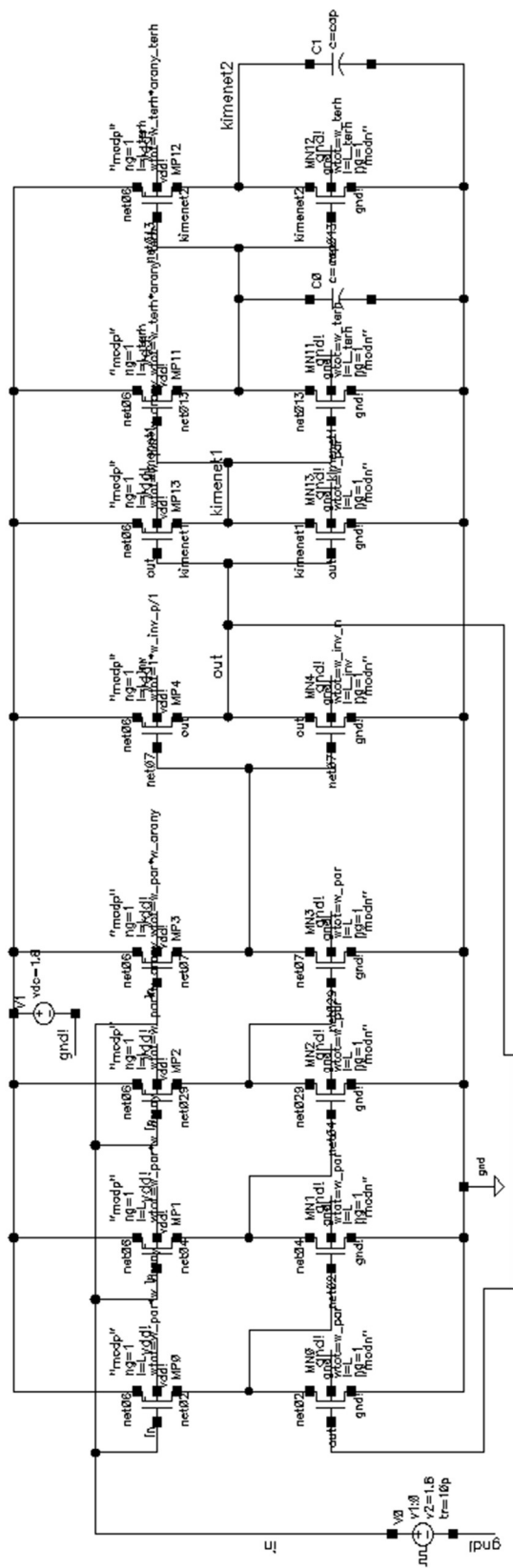
TDK munkámban bemutattam egy újszerű szemléletet, amellyel az oszcillátorokat, a frekvenciaosztó áramköröket, valamint ezek kombinálását és együttes felhasználását közelíthetjük meg. Az elmélet és korábbi kutatások kínálta lehetőségeket felhasználva sikeresen megterveztem két ILFD áramkörstruktúrát, valamint több működőképes áramkört. Az általam megtervezett állandó osztásarányú frekvenciaosztó áramkörök alacsony fogyasztásuknak, egyfázisú- és differenciális jel becsatolású változataiknak, széles működési hőmérséklettartományuknak köszönhetően széles körben alkalmazhatóak. Továbbá képesek két egymáshoz képest 90° -kal eltolt kimeneti jelet előállítani, így felhasználhatóak fázisváltó frekvenciaosztó áramkörökben, azok fogyasztásának csökkentése érdekében.

TDK munkám sikeresnek mondható, hiszen minden kitűzött célt sikerült teljesíteni. Tovább lépési lehetőségként érdemes lenne a megtervezett áramkörökhöz layout-okat készíteni és a post-layout szimulációk eredményeit összevetni az ismertett eredményekkel. Egy másik csapásvonal az LC oszcillátor alapú ILO áramkörök kutatása és tervezése. A továbbiakban érdemes lenne ezekkel az áramkörökkel is foglalkozni, mert új lehetőséget kínálnak a fogyasztás csökkentésére, és eközben természetesen új mérnöki kihívásokat is gördítenek a tervező elé.

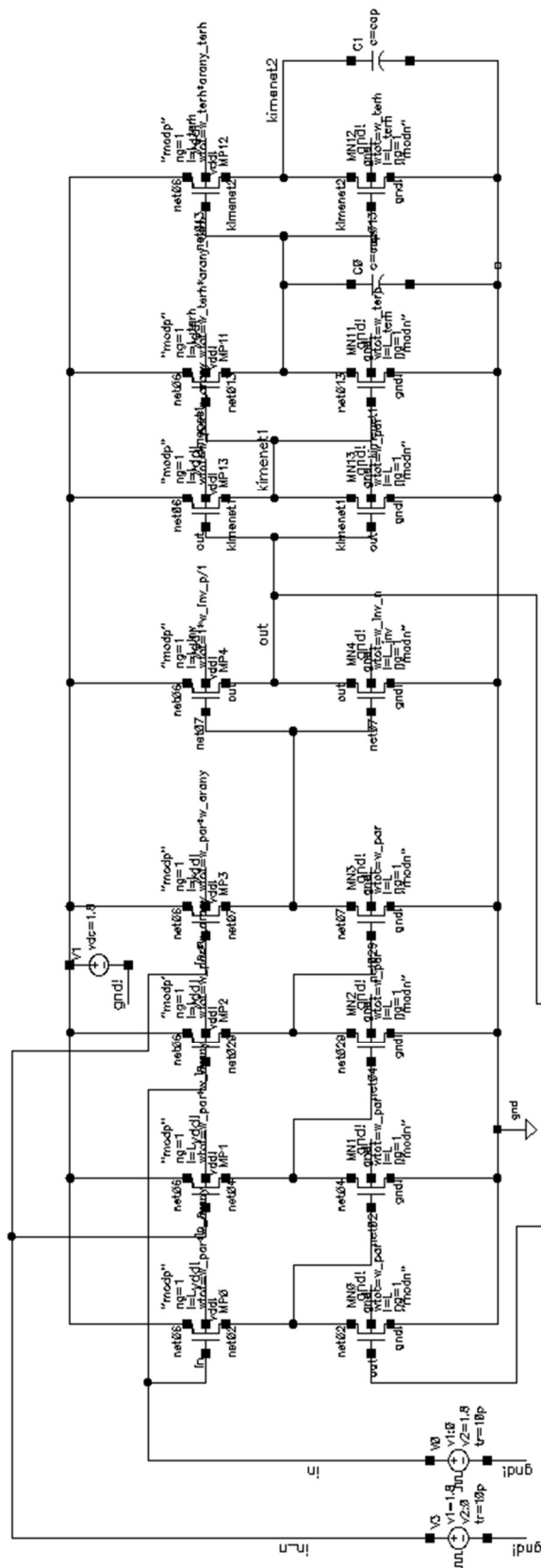
8 Függelék



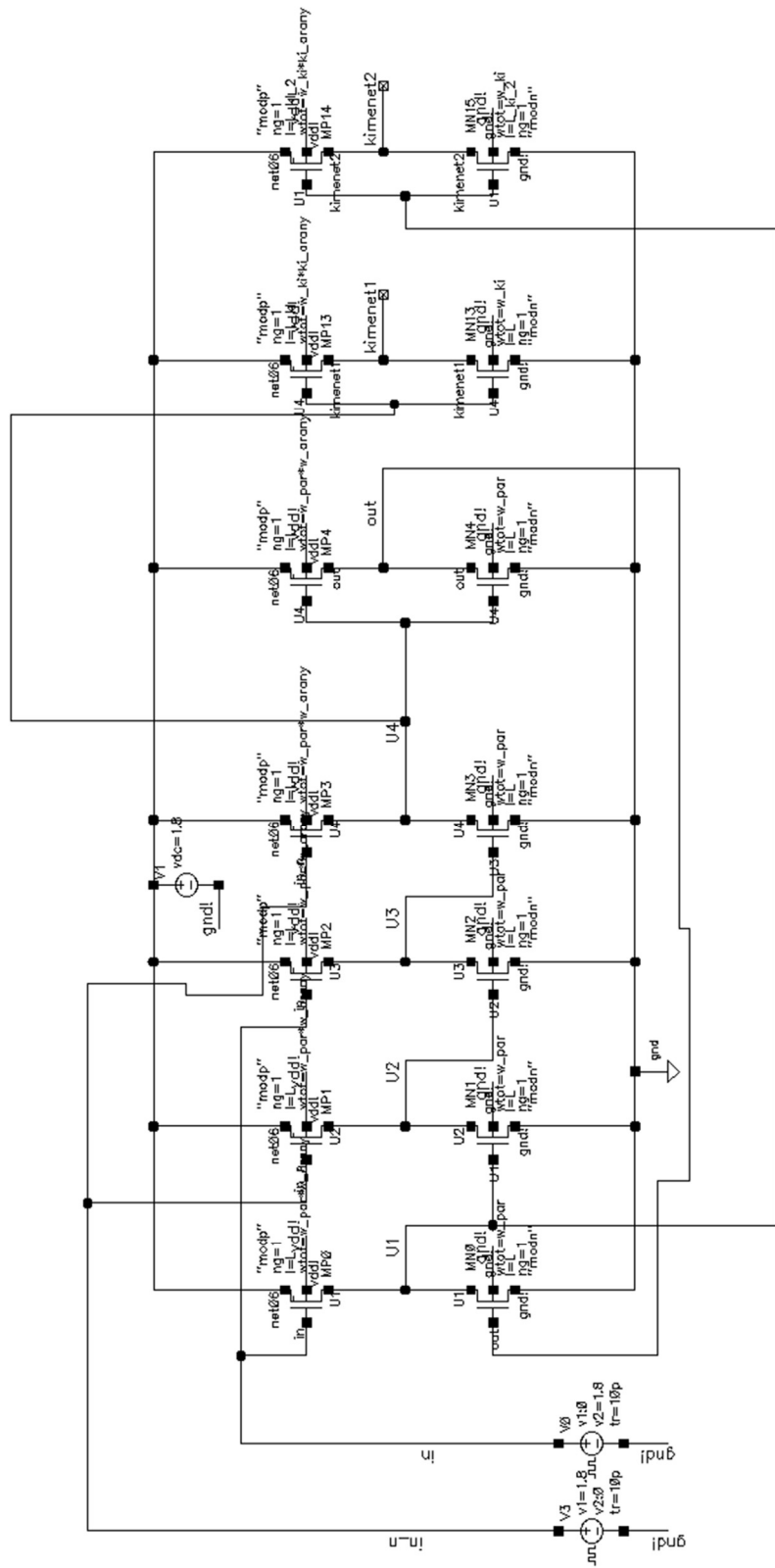
18. ábra 4-gyel osztó frekvenciaosztó – becsatolás az nMOS tranzisztorokba



19. ábra 4-gyel osztó frekvenciaosztó – becsatolás az pMOS tranzisztorokba



20. ábra Differenciális jel becsatolása



21. ábra 4-gyel osztó frekvenciaosztó 90°-kal eltolt kimenetekkel, differenciális jel becsatolással kapacitások felhasználása nélkül

Irodalomjegyzék

- [1] Xiaopeng Yu, Jianjun Zhou, Xiaolang Yan, Wei Meng Lim, Manh Anh Do and Kiat Seng Yeo: *Sub-mW Multi-GHz CMOS Dual-Modulus Prescalers Based on Programmable Injection-Locked Frequency Dividers*, 2008
- [2] Dr. Bognár György: *A mikroelektronika egyes termikus problémáinak kezelése, V. fejezet: A frekvencia-szintézer áramkörök hőmérsékletének csökkentési lehetőségei, különös tekintettel az ambient intelligence alkalmazásokra*, Budapesti Műszaki és Gazdaságtudományi Egyetem, 2009.
- [3] Joonhee Lee, Student Member, Sunghyun Park and SeongHwan Cho: *A 470 μ W 5-GHz Digitally Controlled Injection-Locked Multi-Modulus Frequency Divider with an In-Phase Dual-Input Injection Scheme*, 2009
- [4] Behzad Razavi: *A Study of Injection Locking and Pulling in Oscillators*, 2004
- [5] Sheng-Lyang Jang, Chien-Feng Lee and Wei-Hsung Yeh: *A Divide-by-3 Injection Locked Frequency Divider With Single-Ended Input*, 2008
- [6] Szenté-Varga Domonkos, Bognár György: *Modern áramköri megfontolások 3G integrált áramkörök tervezéshez*, 2007
- [7] Kai Zhu, Syed K. Islam, Jeremy Holleman and Song Yuan: *A Low-Power Dual-Modulus Injection-Locked Frequency Divider for Medical Implants*, 2011